

# Mizuche Electronics

A.Murakami

# Motivation

- Flash ADC の Sampling rate の違いによる  
収集電荷の違い
- Sampling Clock の位相のズレによる収集  
電荷の変化

# Electronics Setting

- Copper, UW-FADC を想定

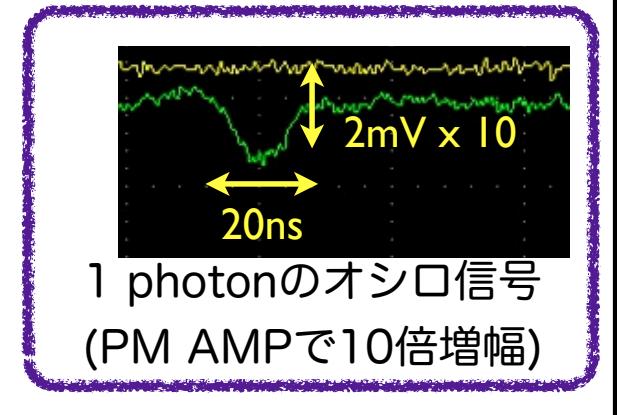
|               | Copper                        | UW-FADC                         |
|---------------|-------------------------------|---------------------------------|
| Sampling rate | 65MHz<br>→ 15nsec             | 125MHz<br>→ 8nsec               |
| Dynamic range | 12bit(2Vpp)<br>→ 0.49mV/count | 12bit (1Vpp)<br>→ 0.24/mV/count |

- amplifier, shaping に関しては値を変える。
  - amp : ×5, ×10, ×20, .....
  - shaping : 50nsec(=copper), 100nsec .....

# Input Signal

- 高橋くんのJPS発表のスライドより

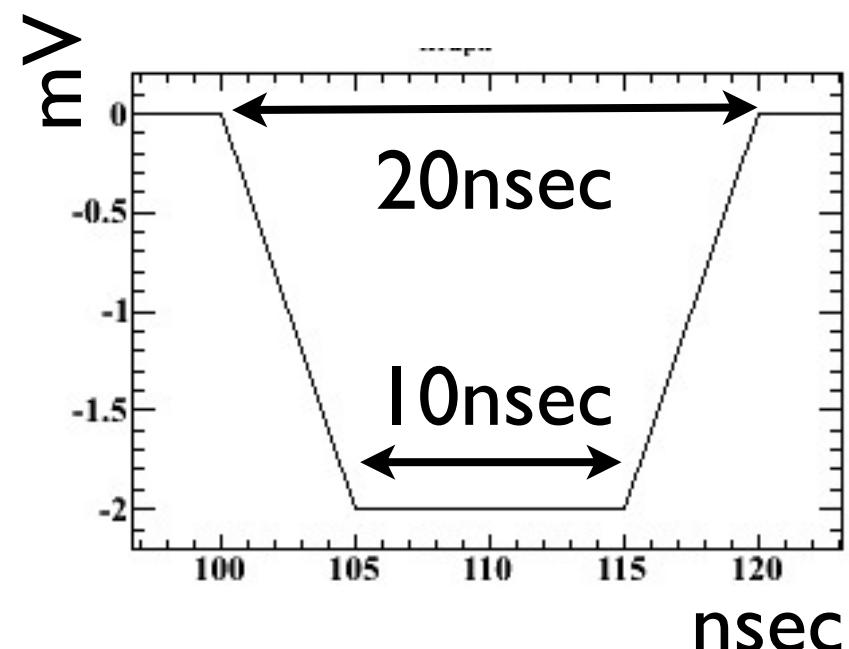
- ゲイン: 2E+05
- Function GeneratorからのpulseでLEDを駆動、  
またそれに合わせてCAMAC Gateを開く
- pulseの周波数10Hz、幅10nsで入力
- pulse heightを変化させて、光量を変化させた
- 得られたADC分布をPoisson分布を仮定してFit



右図のような疑似1photon信号を使用。

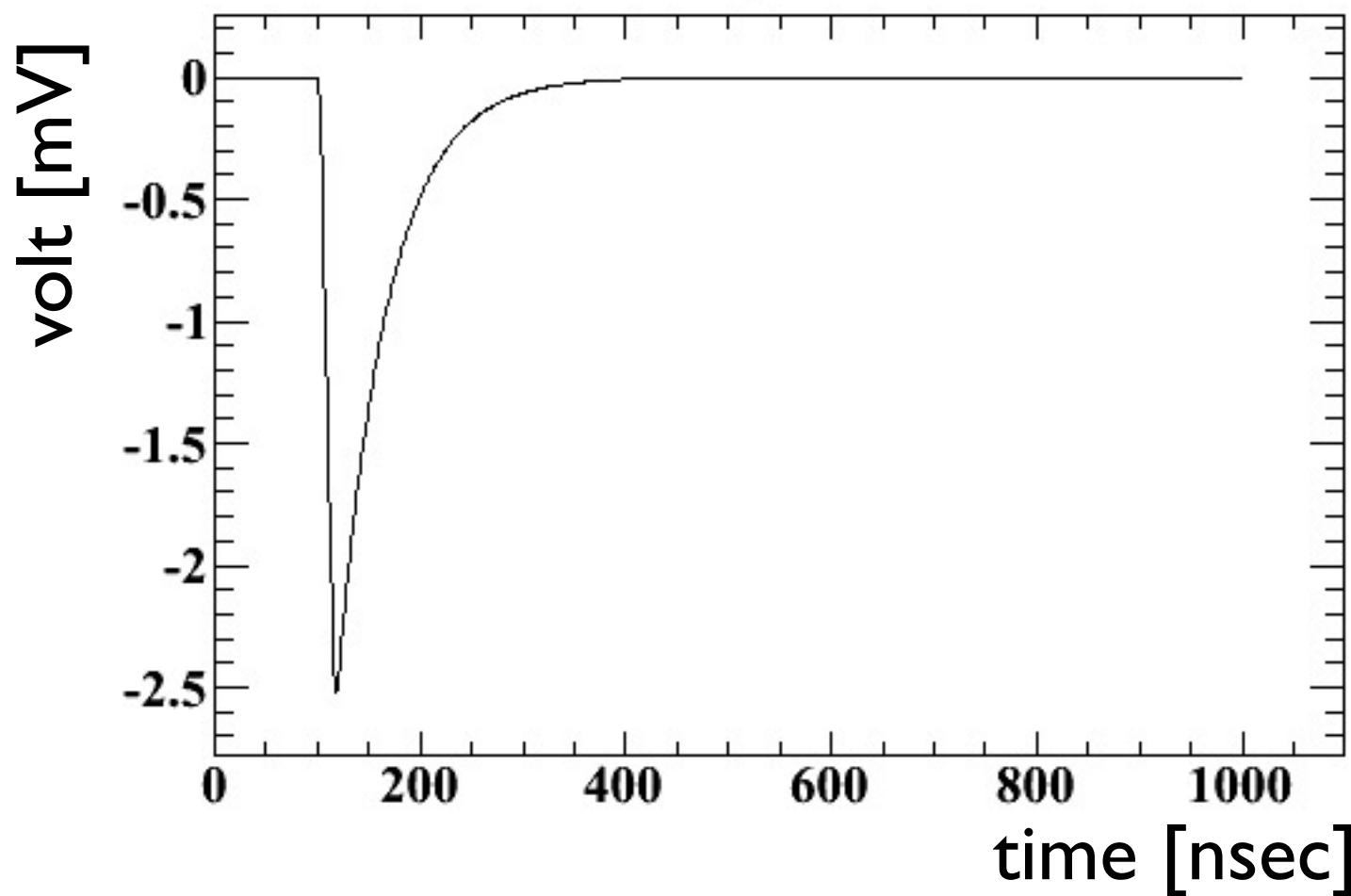
$$Q = 0.6\text{pC} \text{ (1photon)}$$

→ とりあえず、今回はこれで。



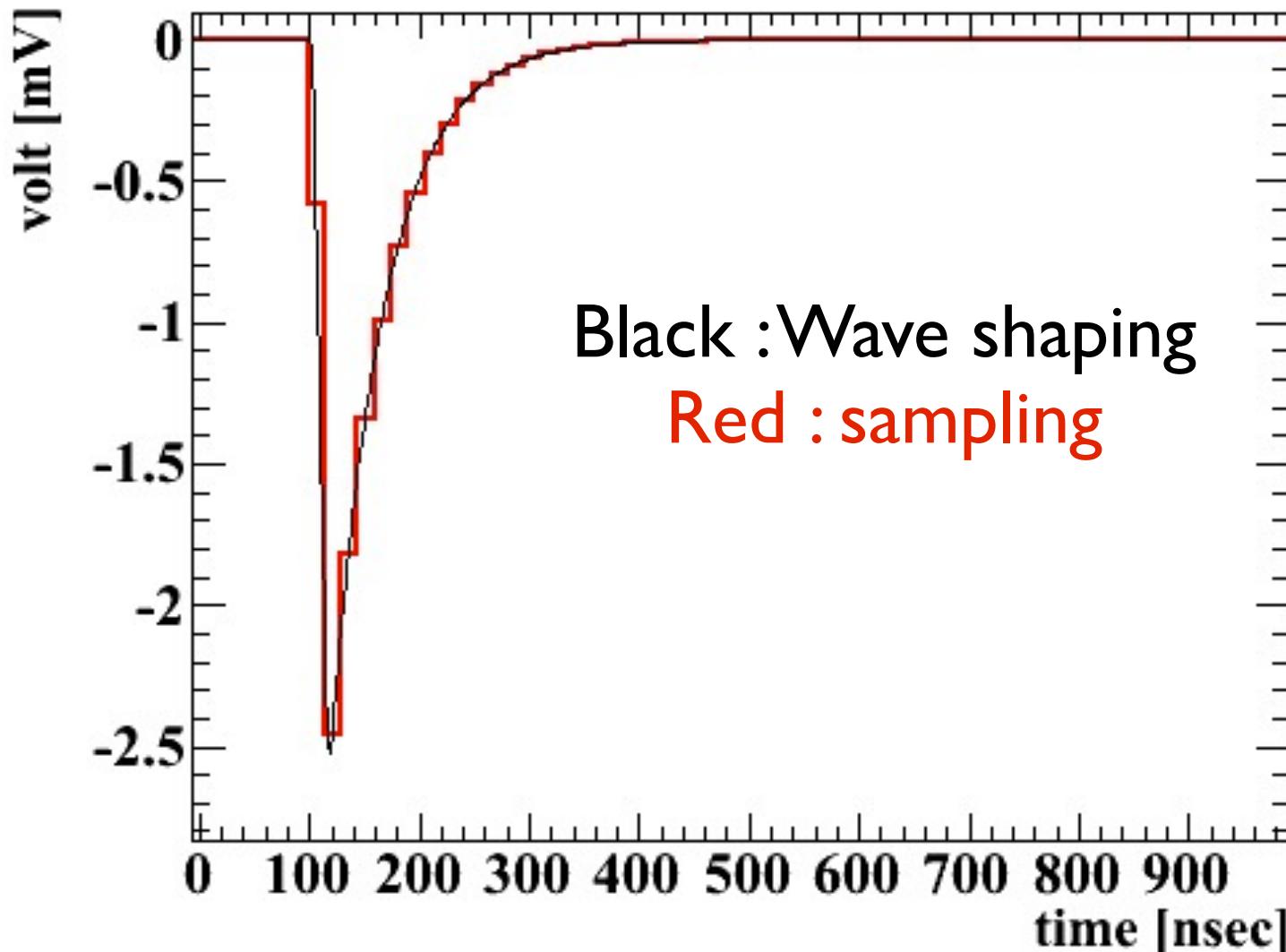
# Wave shaping

- Amp:  $\times 5$ , 時定数: 50nsec (Copper FINNESS)



# Sampling

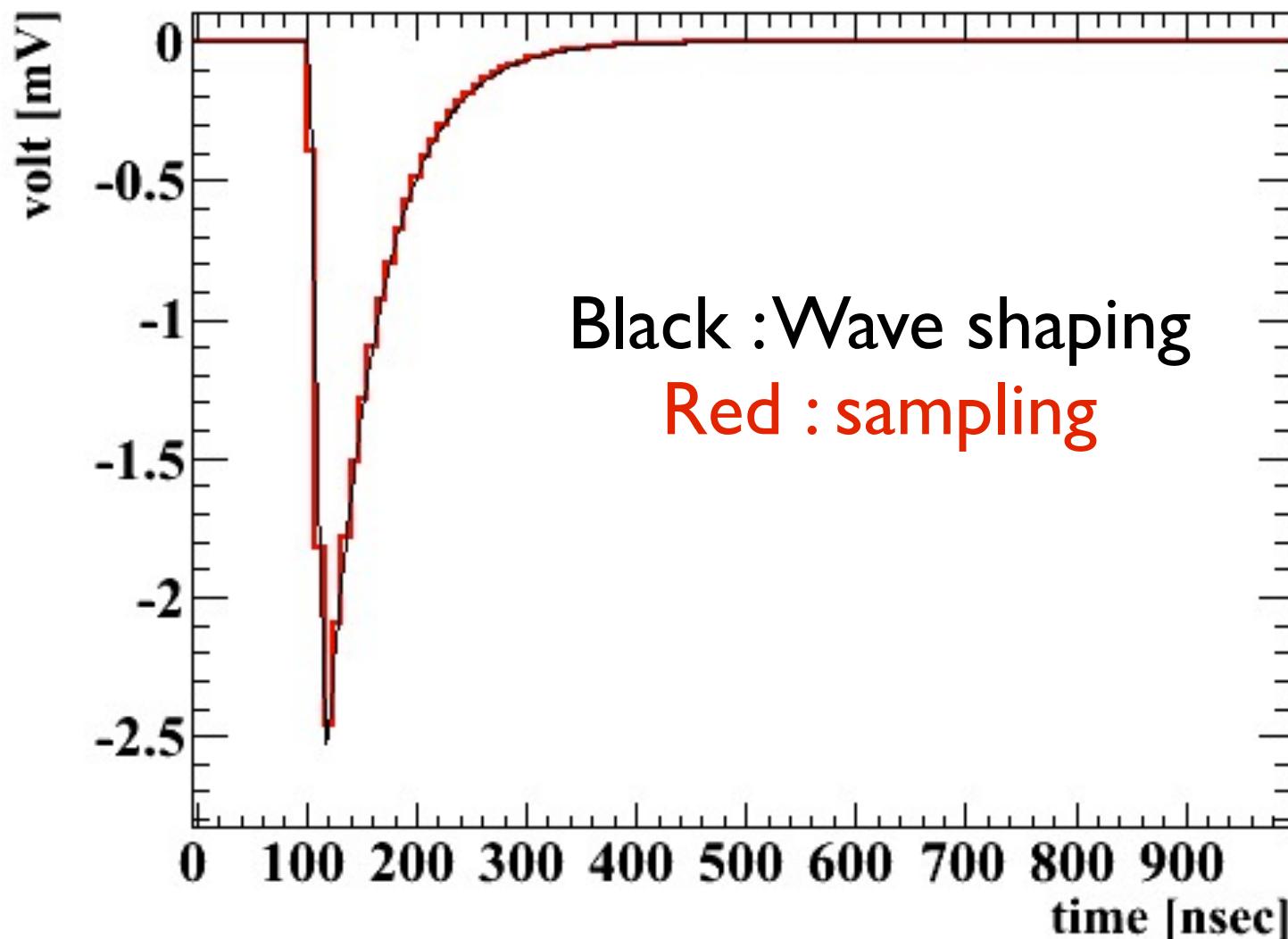
- 65MHz (Copper) でサンプルリング



0~1μsec で積分 → shape:0.6pC, sampling:0.606, sampling/input ~ 1.01

# Sampling

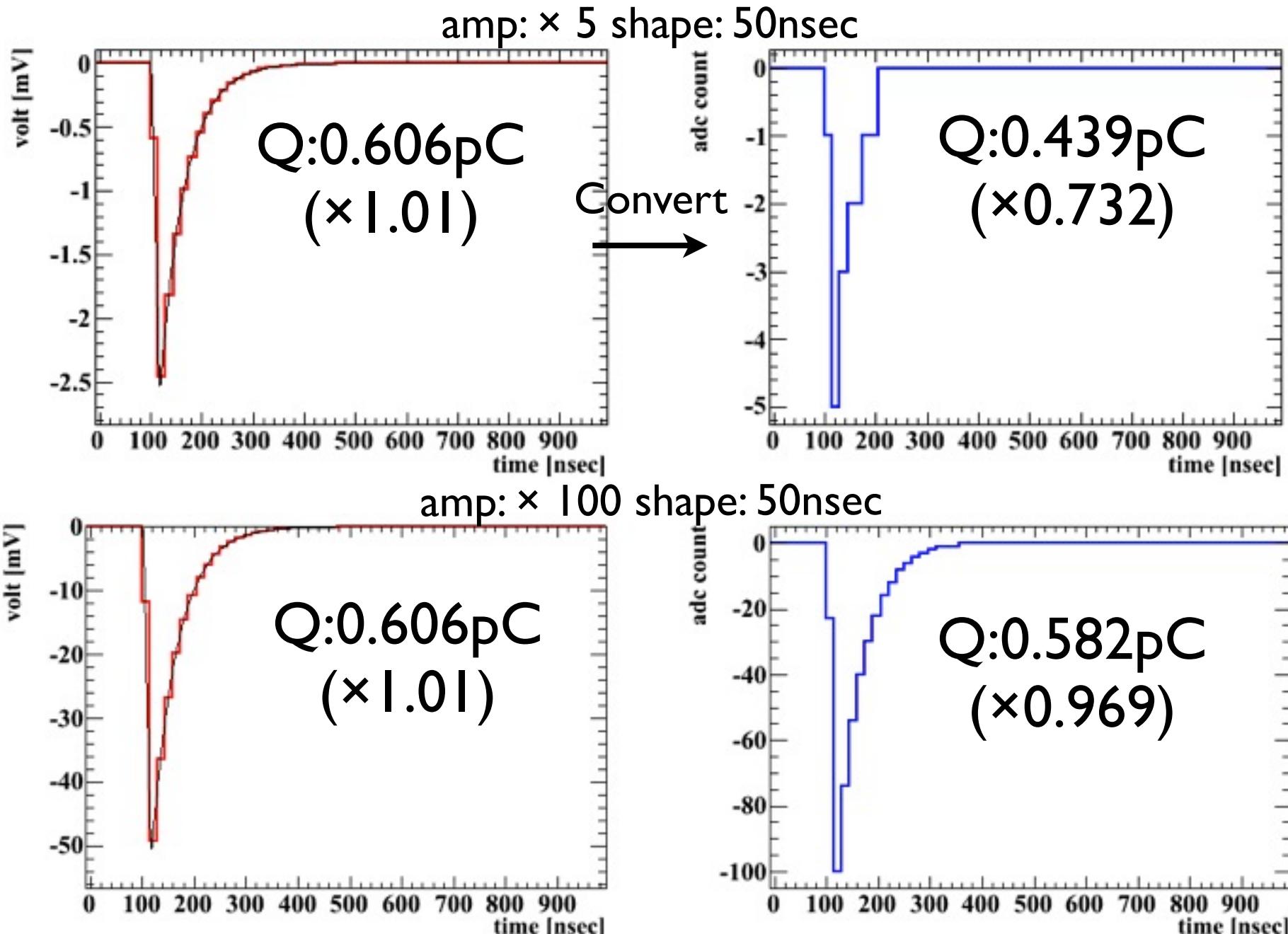
- 125MHz (UW-FADC) でサンプルリング



0~1μsec で積分 → shape:0.6pC, sampling:0.599, sampling/input ~ 0.998

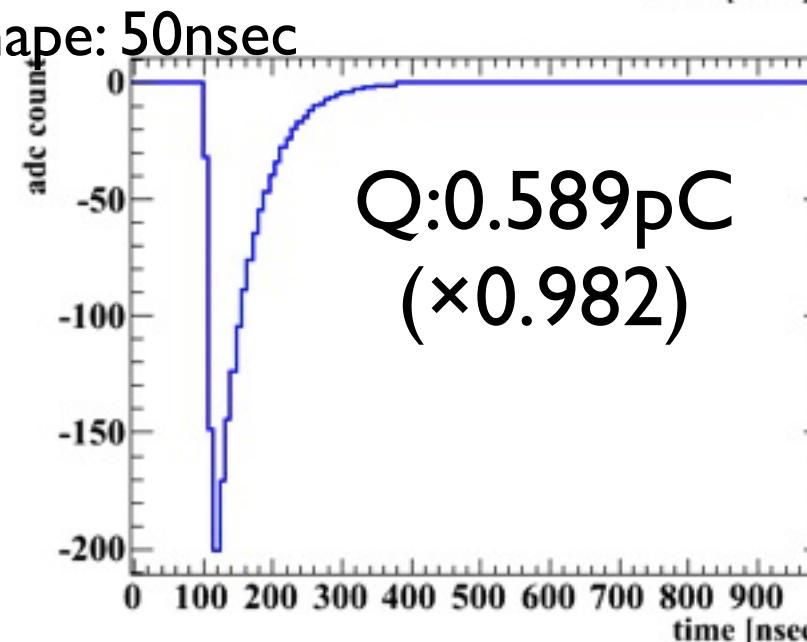
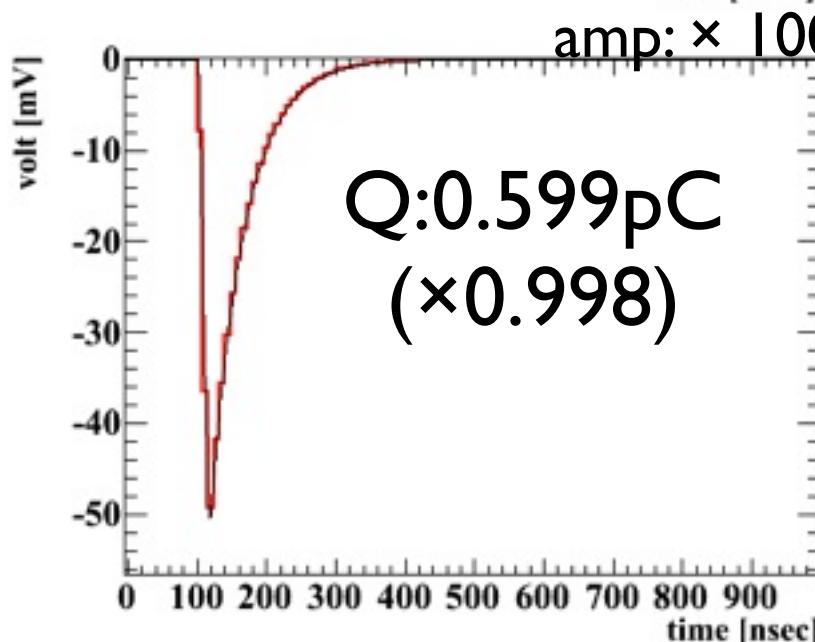
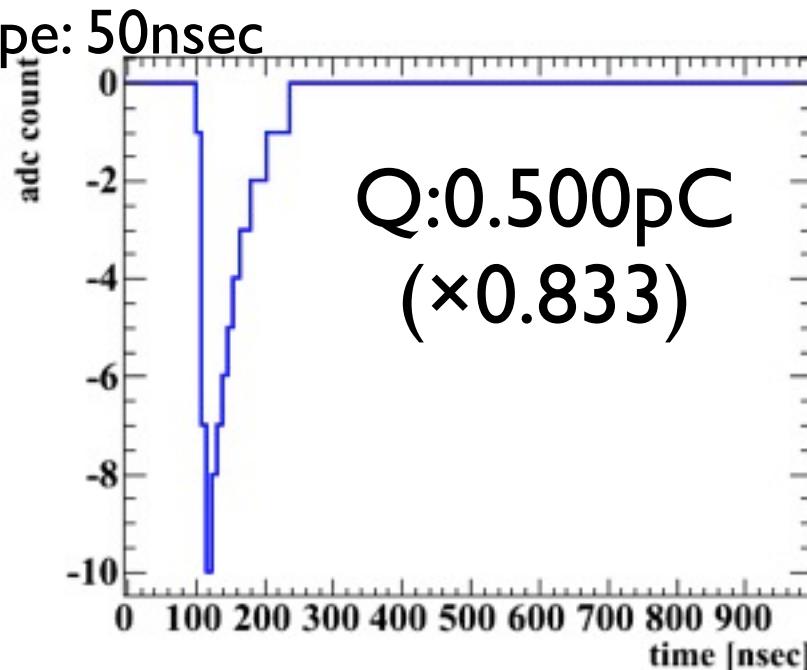
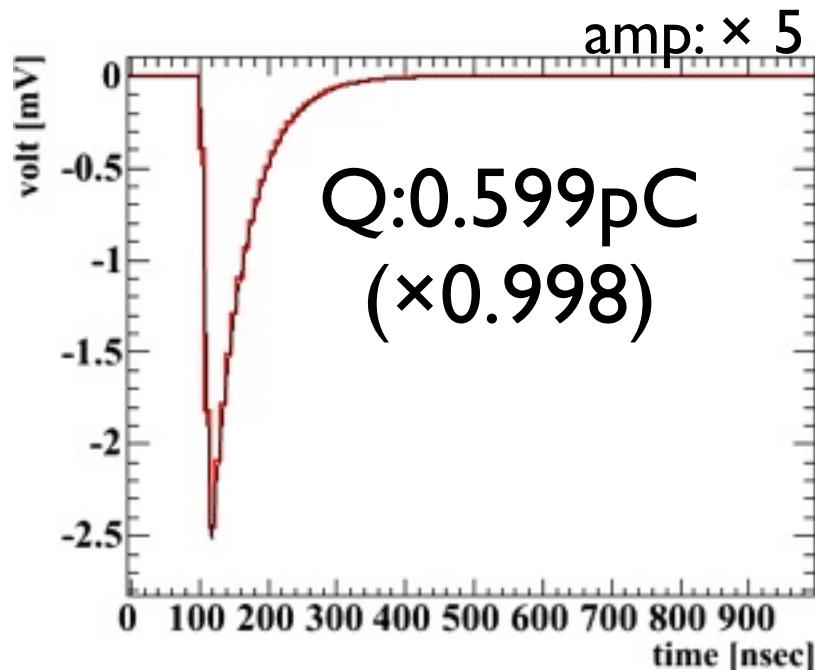
# Convert Volt to ADC (Copper)

- 12bit/2Vpp (Copper)でvoltage→adc count の変換を行う。



# Convert Volt to ADC (UW-FADC)

- 今度はUW-FADC(sampling: 125MHz, 12bin/1Vpp)を想定

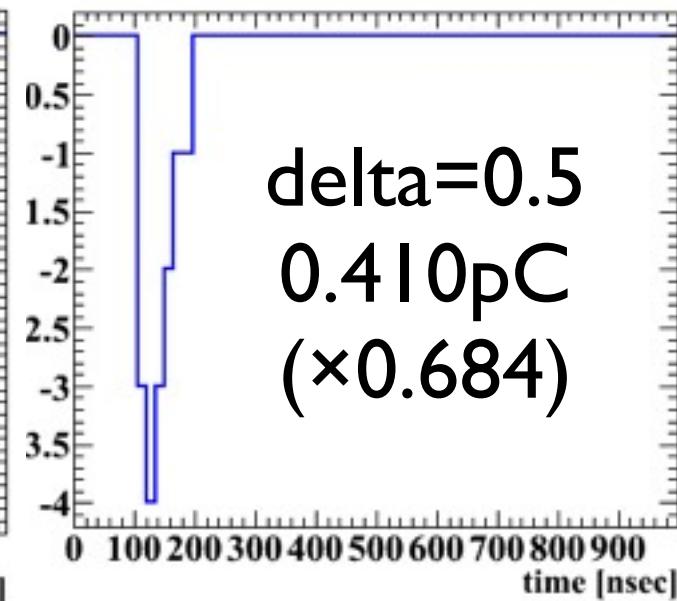
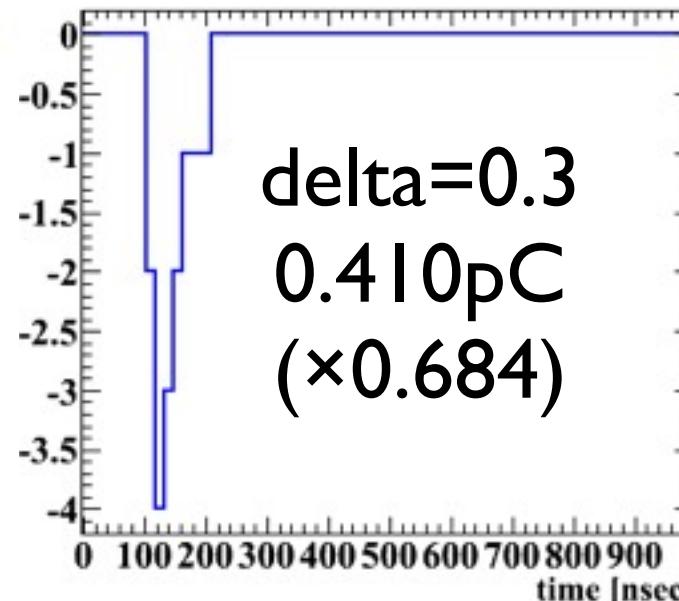
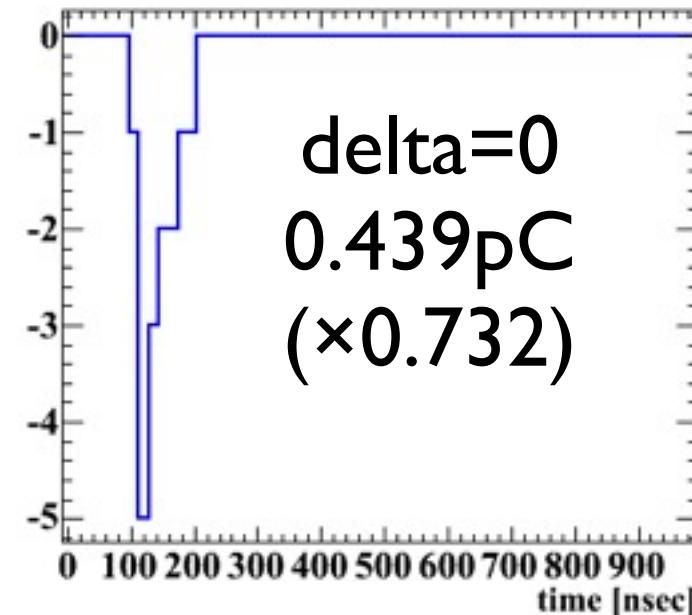


# Clock shift

- Sampling clock の位相をずらした場合に、得られる信号がどのように変わるか。
- Copper, UW-FADCのスペックを想定
- shaping time は同じにする

# Clock shift (Copper)

- AD変換後の波形がどのように変化するか。
  - amp :  $\times 5$ , shaping 50nsec, dynamic range : 12bit/2Vpp
  - $\Delta t = 15\text{nsec}(\text{Copperのsampling rate}) * \text{delta}$



| delta | 0     | 0.1   | 0.2   | 0.3   | 0.4   | 0.5   |
|-------|-------|-------|-------|-------|-------|-------|
| Q     | 0.439 | 0.381 | 0.410 | 0.410 | 0.410 | 0.410 |
| Ratio | 1     | 0.868 | 0.934 | 0.934 | 0.934 | 0.934 |

# Clock shift (Copper)

- shaping 50nsec, dynamic range : 12bit/2Vpp
  - $\Delta t = 15\text{nsec}(\text{Copperのsampling rate}) * \text{delta}$

| delta /amp | 0     | 0.1   | 0.2   | 0.3   | 0.4   | 0.5   |
|------------|-------|-------|-------|-------|-------|-------|
| 5          | 0.439 | 0.381 | 0.410 | 0.410 | 0.410 | 0.410 |
| 10         | 0.513 | 0.483 | 0.498 | 0.498 | 0.469 | 0.483 |
| 20         | 0.535 | 0.527 | 0.542 | 0.542 | 0.535 | 0.535 |
| 40         | 0.560 | 0.560 | 0.568 | 0.568 | 0.564 | 0.568 |
| 60         | 0.574 | 0.574 | 0.574 | 0.574 | 0.571 | 0.574 |
| 100        | 0.582 | 0.580 | 0.584 | 0.583 | 0.580 | 0.584 |

# Clock shift (UW-FADC)

- shaping 50nsec, dynamic range : 12bit/1Vpp
- $\Delta t = 8\text{nsec}(\text{UW-FADCのsampling rate}) * \text{delta}$

| delta /amp | 0     | 0.1   | 0.2   | 0.3   | 0.4   | 0.5   |
|------------|-------|-------|-------|-------|-------|-------|
| 5          | 0.500 | 0.500 | 0.500 | 0.500 | 0.484 | 0.484 |
| 10         | 0.535 | 0.535 | 0.535 | 0.543 | 0.535 | 0.543 |
| 20         | 0.564 | 0.564 | 0.559 | 0.564 | 0.563 | 0.566 |
| 40         | 0.579 | 0.579 | 0.581 | 0.581 | 0.577 | 0.581 |
| 60         | 0.584 | 0.584 | 0.585 | 0.588 | 0.588 | 0.587 |
| 100        | 0.589 | 0.589 | 0.590 | 0.592 | 0.592 | 0.592 |

# Summary

- Copperだとでのクロックの位相ズレによる収集電荷の変化が10%近くある。amp × 10 以上は欲しい。
- UW-FADC, 時定数50nsec, amp×10,
  - 1photon(LED) : pulse hight ~ 5mV, 20 adc count
  - 100photon : pulse hight ~ 500mV, 2000 adc count
  - noise : 2~3 mV ?
- 2photon → S/N ~ 5

# Access Delay time

- UW-FADCはメモリ上のデータを1word(1ch,1sample分のデータ)ずつ読む。
- クレートコントローラからアクセスするのに一定の時間がかかる。
- 1クレート辺りのUW-FADCの数が増えると、この時間が長くなる。
- 最適な1クレート辺りのモジュール数を模索する。

# calculation

- 16bit = 1ch 1sample = 1word を 1M回 読むのに 1.8 sec (山形さんwikiより)
  - 1.8 μsec / access
- 125 MHz sampling rate で 5μsec Gate → 625 sample/ch
- 625 sample/ch × 8 ch/module = 5e3 sample/module
- 5e3 sample/module × 1.8 μsec/access = 90 msec/module
- 181 ch → 23 module (= 8 ch/module × 23 module = 184 ch)

| crate | module/crate | access time [msec] |
|-------|--------------|--------------------|
| 2     | 11, 12       | 1080               |
| 3     | 7, 8, 8      | 720                |
| 4     | 5, 6, 6, 6   | 540                |

10module/crate (だったと思う)ので、crate = 2 は無理

# Need time at each step

| 項目                     | 必要時間   |
|------------------------|--|
| kicker → target → NA   | ~2 μsec  |
| Gate                   | 5 μsec   |
| PMT → electronics      | ~ 50nsec ( $5\text{nsec}/\text{m} \times 10\text{m}$ )     |
| electronics → PC       | delay time + $\alpha$                                      |
| PC → online, date dump | < 1 μsec ?   |
| (NA → fiber → NUI)     | (~ 900nsec ( $3\text{nsec}/\text{m} \times 300\text{m}$ )) |
| 合計                     | ~ 8 μsec + delay   |

spill interval = 3.52 sec  
→ delay = 720 msec でもいいけそうだけど、エレキから  
データ読むだけで 1 sec 近くかかるというのは .....

# Summary

- とりあえずクレート3台で。
- 今、6UVMEが1台(もっと探せば2台？)  
余っているので、新しく1,2台必要。

# HV supply

- NUIに置いてあった2台の黒色のHV
  - 以前ビームロスマニターに使用。壊れたまま放置。
- MUMON Hat にあるHV
  - 2台壊れて修理。1台は現在も使用。もう一台は再び壊れた。