

Mizuche Work DAQ

A.Murakami

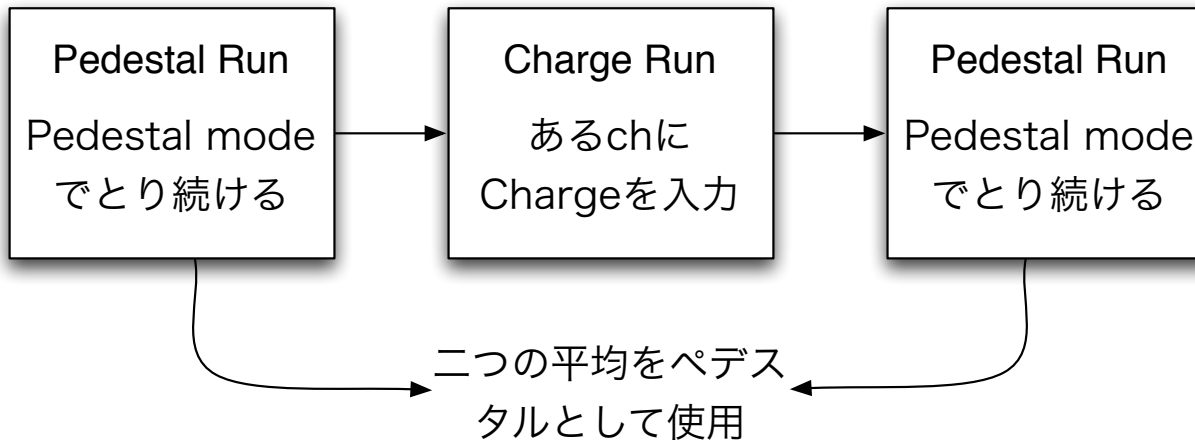
- ATMのキャリブレーション時のプログラムを変更。DAQの最大レートの調査

Calibration

- QT generator を使用することで、input charge、timingの変化に対して、ATMの出力QDC、TDCがどのように対応するかを調べる。
- 理想的には、input charge、timingに対してQDC、TDCの値は線形に変化して欲しい。

Measurement (今まで)

I calibration measurement

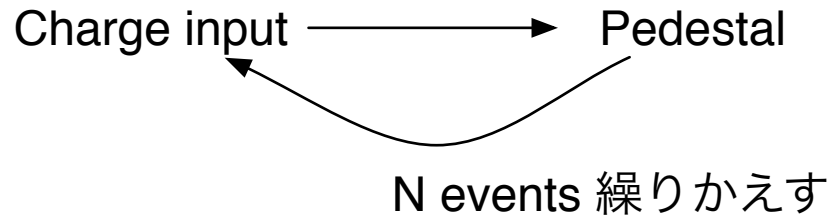


Data吸い出しは20イ
ベント毎(割り込み)

- DAQレート高い：> 100Hz (max 1kHz at pedestal run)
- Charge run 中のpedestalの時間変化に対応できない。
 - ATMのペデスタルは不安定
- 実際のビーム測定時のDAQは1イベント毎にペデスタルをとる。
 - デコード・解析コードが異なる。

Measurement (変更)

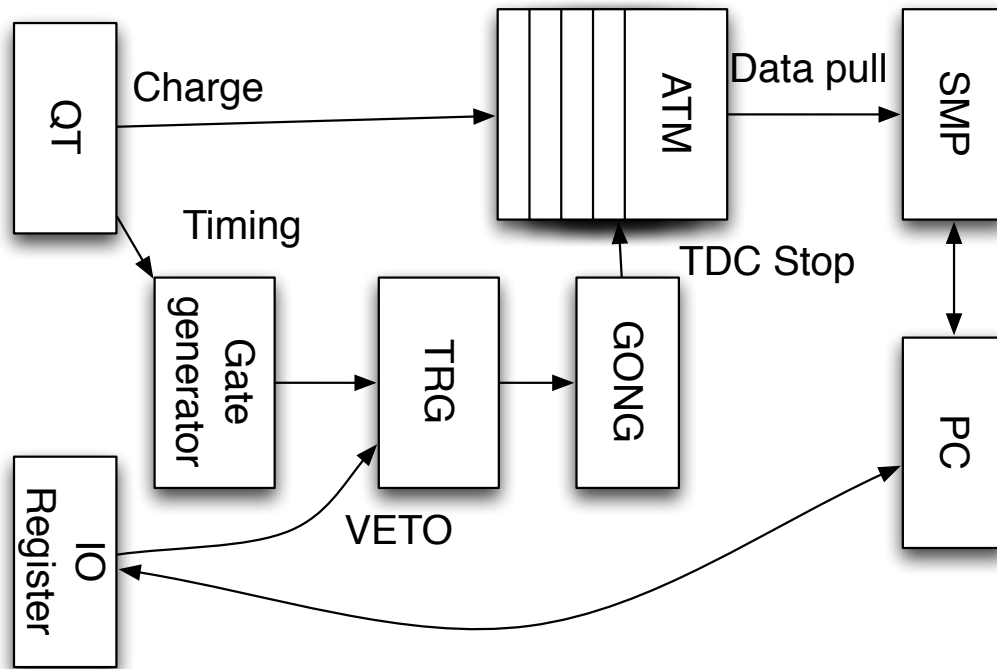
Calibration run



Data吸い出しは1イベント毎(割り込み)

- イベント毎にペデスタルをとる（解析もしやすい）
- イベント毎にモードを切り替える(Operate $\Leftrightarrow$ Pedestal)必要あり。
- Pedestalモード移行時に1秒のスリープが入っている → 全ボードのモード切り替えを待つ。各ボードのモードのレジスタをチェックして、切り替わっていれば待つ必要なし(早戸さん談)
- が、今回はこのスリープ時間を100msecにしてDAQをチェック。
- DAQの最大レートチェック。

DAQ Set up



- QTから、ChargeをATMのあるchに、timing をTRG経由でGONGに配る。

- Charge入力を待っている間のみ、VETOを解除。初期化、Pedestal測定、SMPからのデータ吸い出し、などの間はVETOを掛けて、トリガーがかからないようにする。

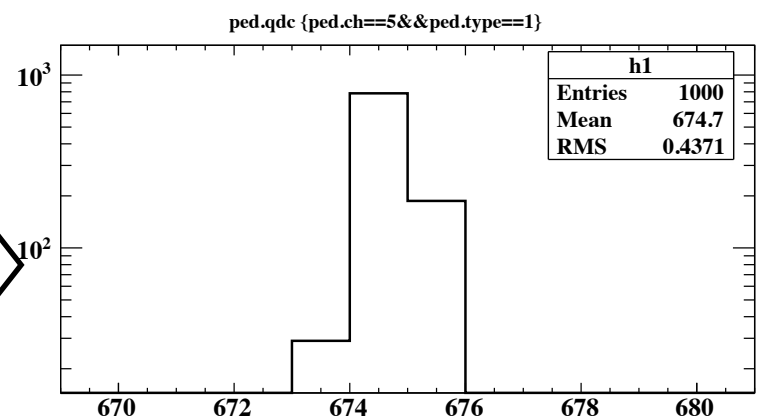
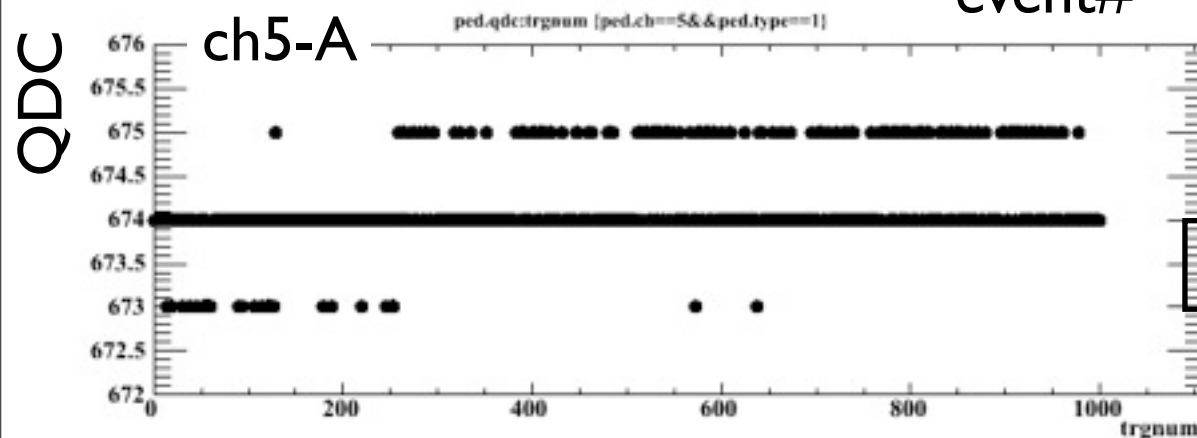
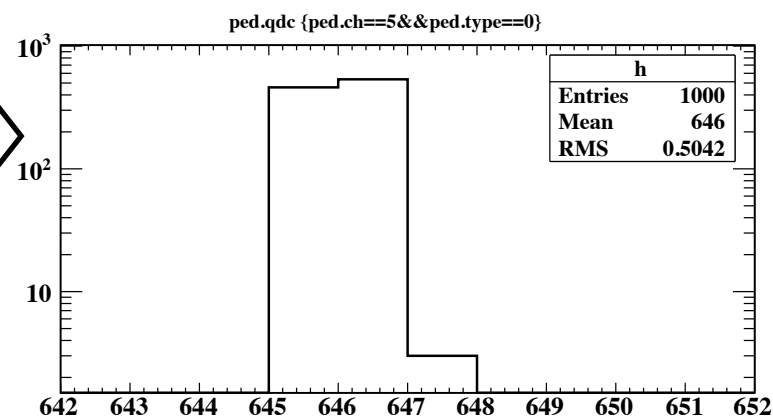
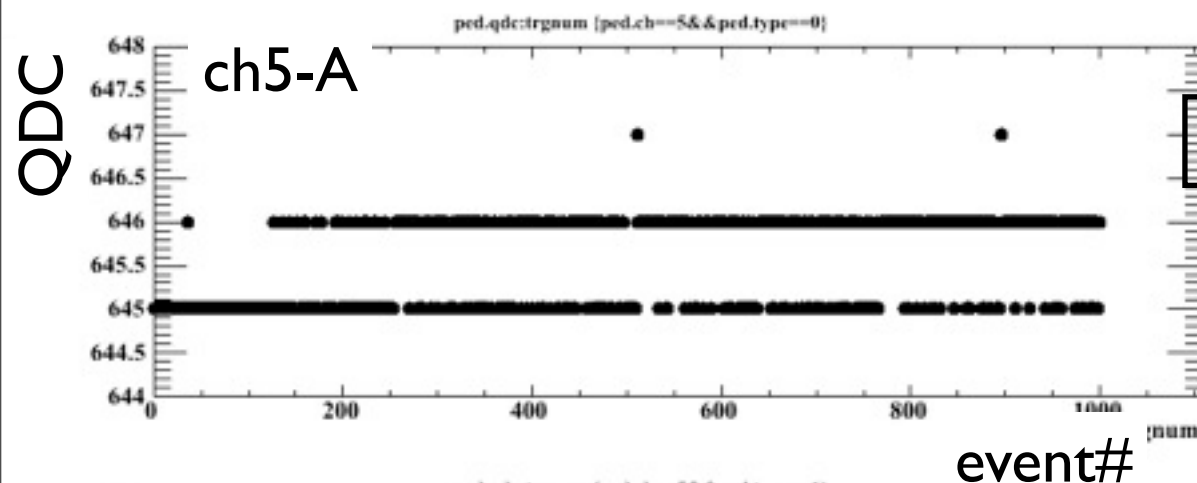
- ビーム測定時はTRGではなく、もっと上流(beam timing)でVETOをかける。

Run & QT Setting

- # of events = 1000
- Charge = 50pC (const.)
 - Input channel# 5
- Timing delay = 0 nsec

Trigger rate = 1 Hz

- Pedestal測定時のデータを用いて、全ATMのチャンネルのイベントタグのマッチングを確認。
- たとえば、ch5のQDC分布



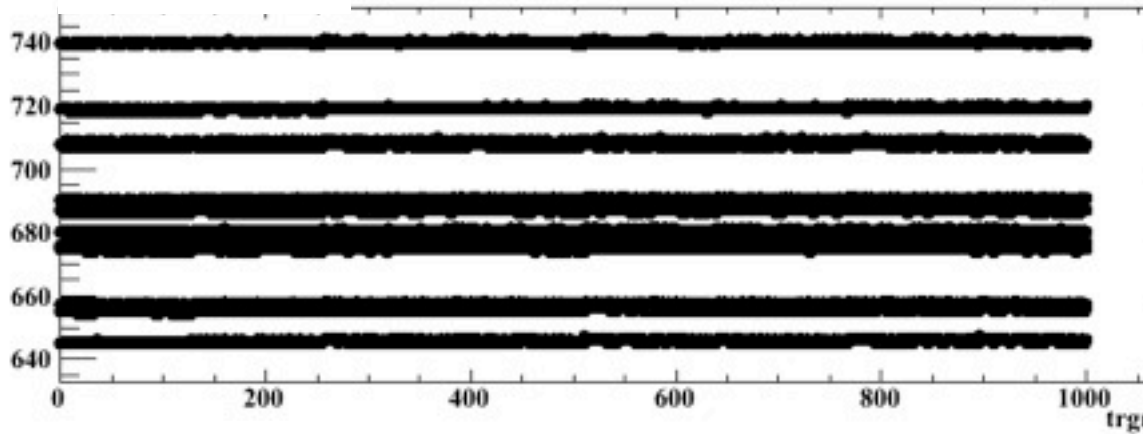
Projection

Trigger rate = 1 Hz

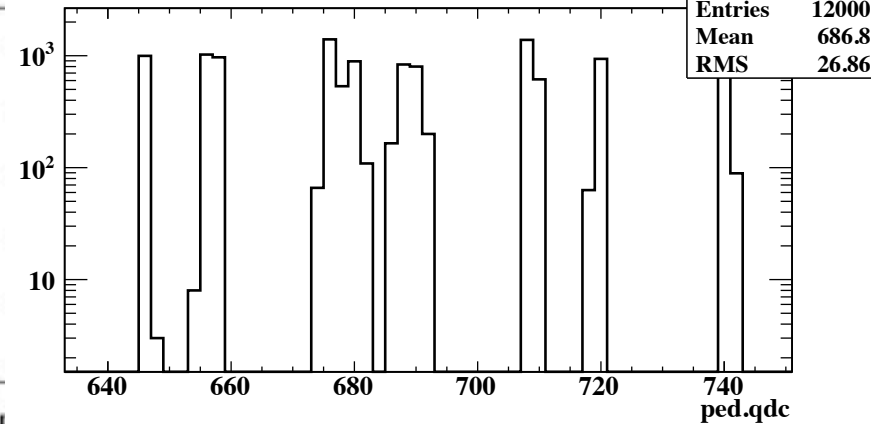
1 board分だと

boar#1-A

ped.qdc:trgnum {ped.ch<12&&ped.type==0}

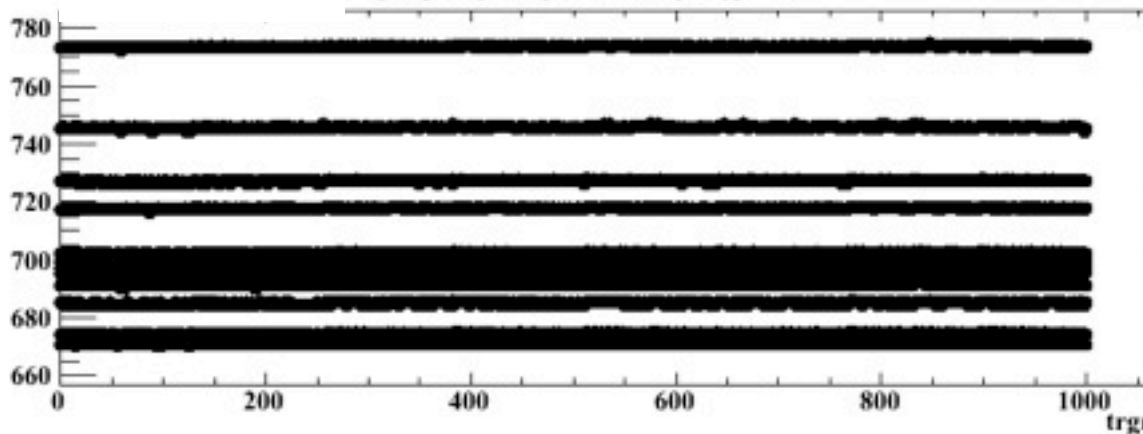


ped.qdc {int(ped.ch/12)==0&&ped.type==0}

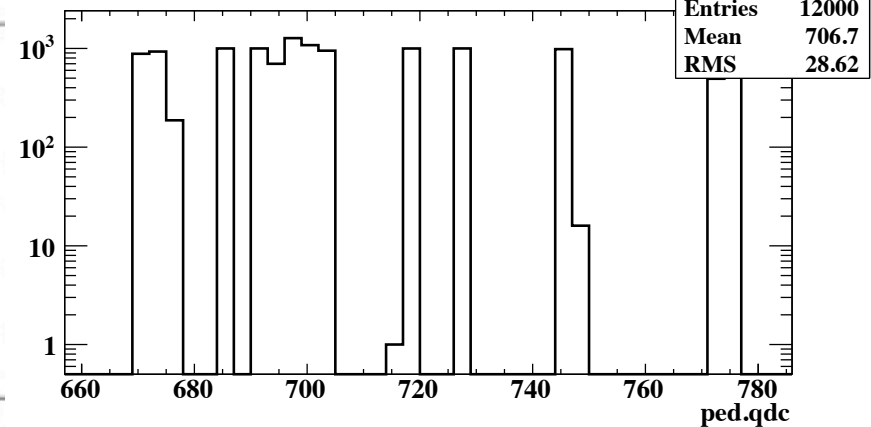


boar#1-B

ped.qdc:trgnum {ped.ch<12&&ped.type==1}



ped.qdc {int(ped.ch/12)==0&&ped.type==1}

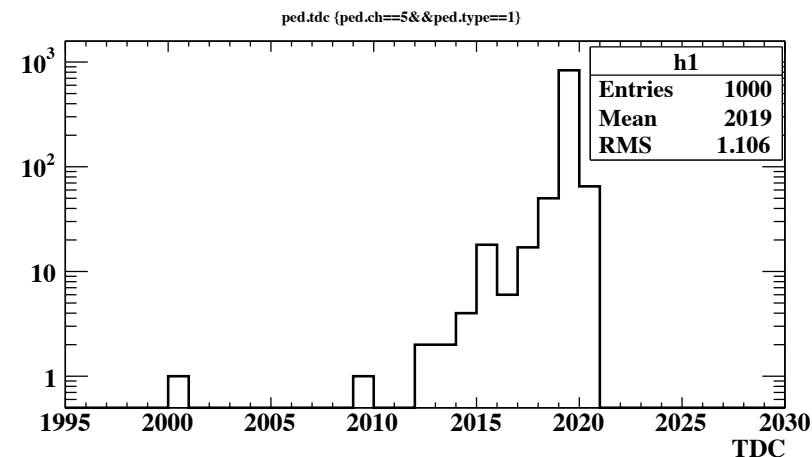
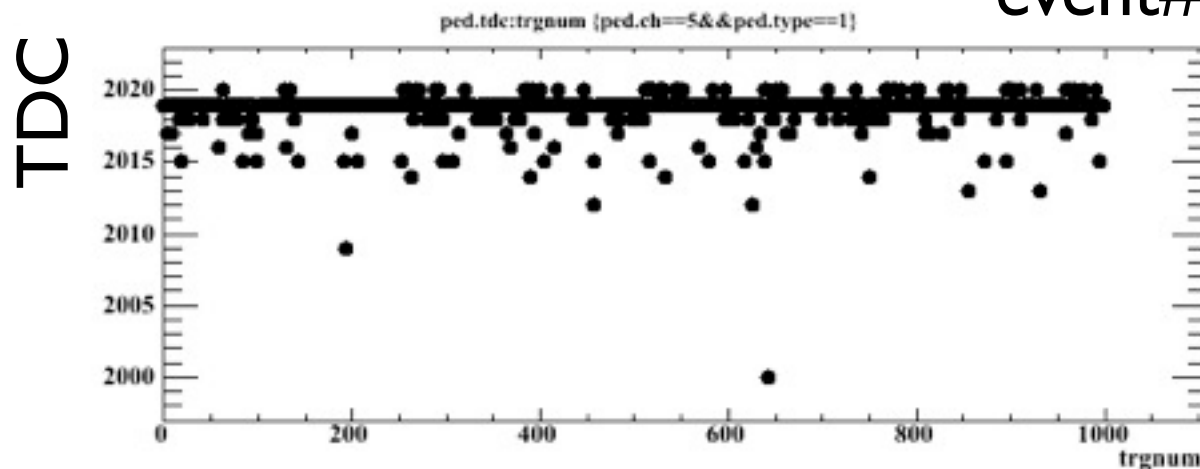
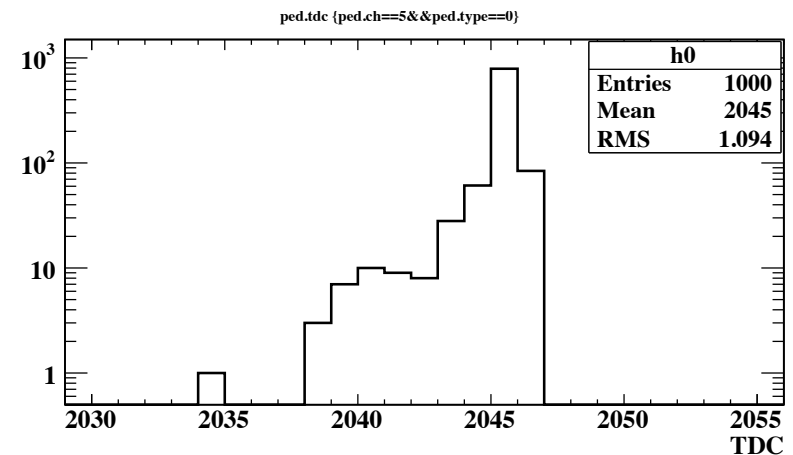
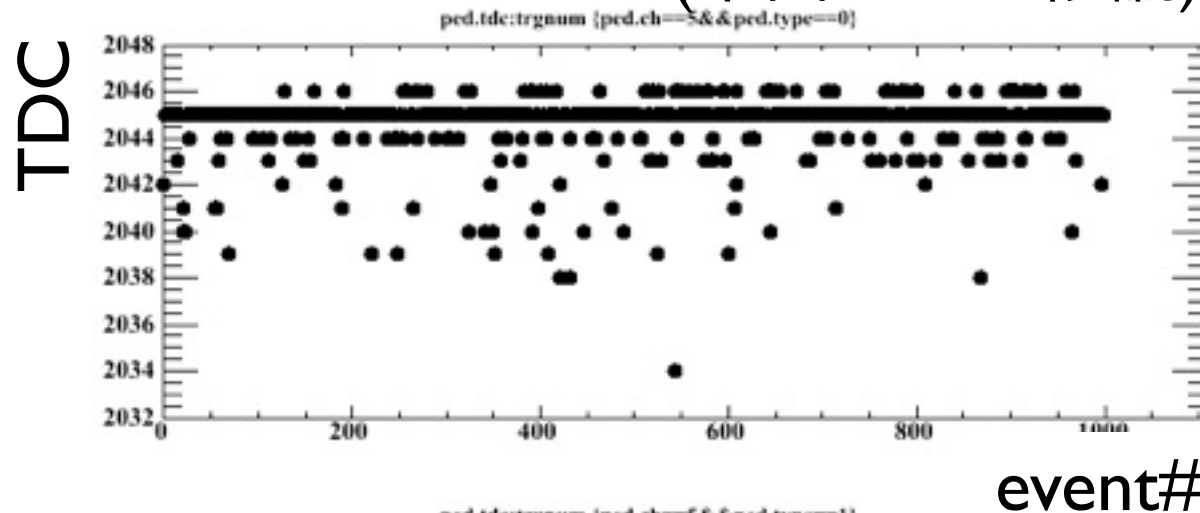


Trigger rate = 1Hz

Pedestalモード時のTDC Stopはプログラムの的に設定(おそらく)

今回のDelay Time = 550nsec (元々セットしてあった値)

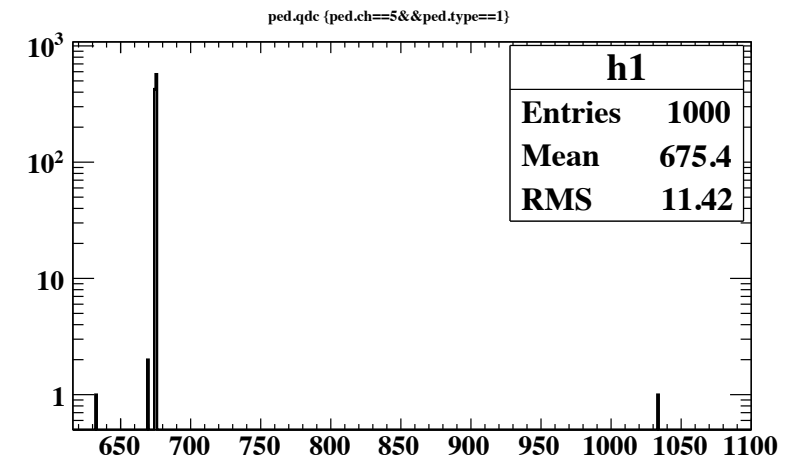
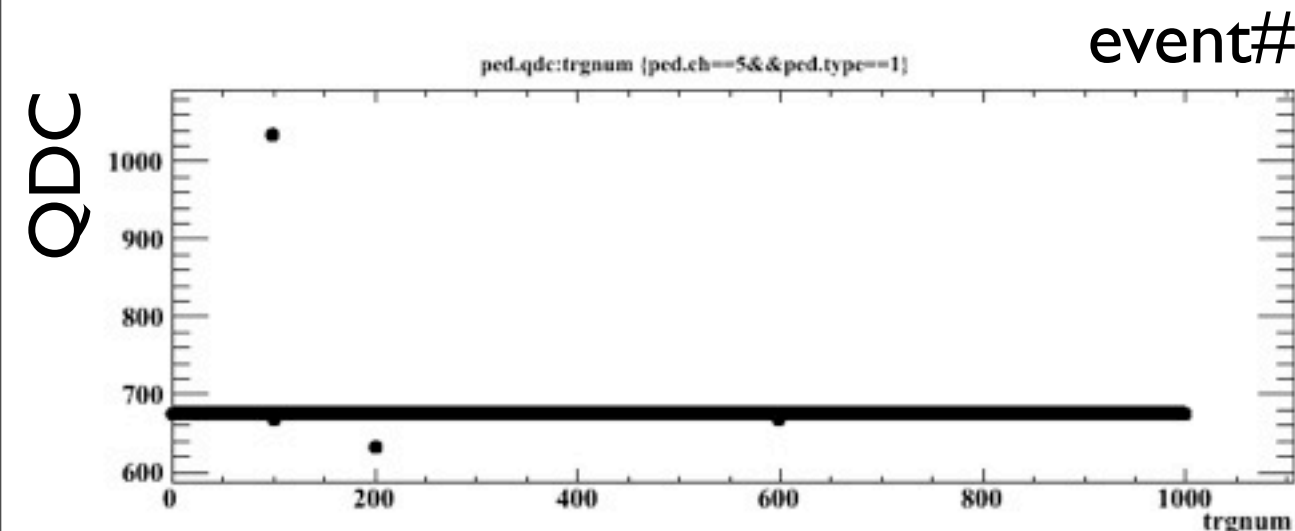
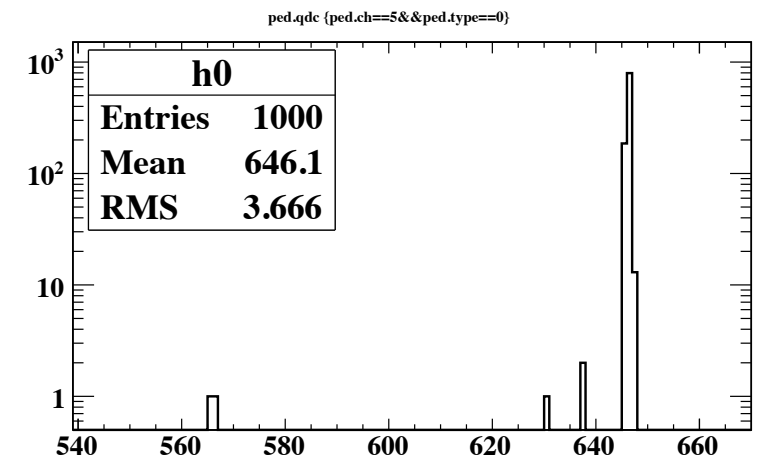
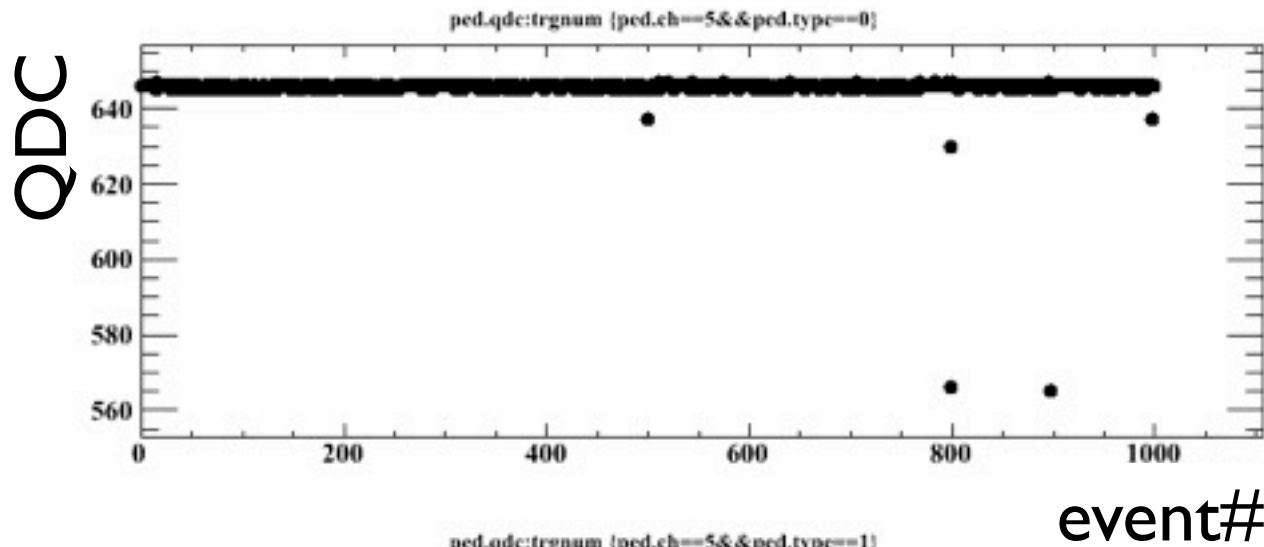
→ TDC=2000 (中山さんの修論)程度のオフセット



→ QDCに比べ、不安定 (イベント毎にペデスタルを引く必要あり)

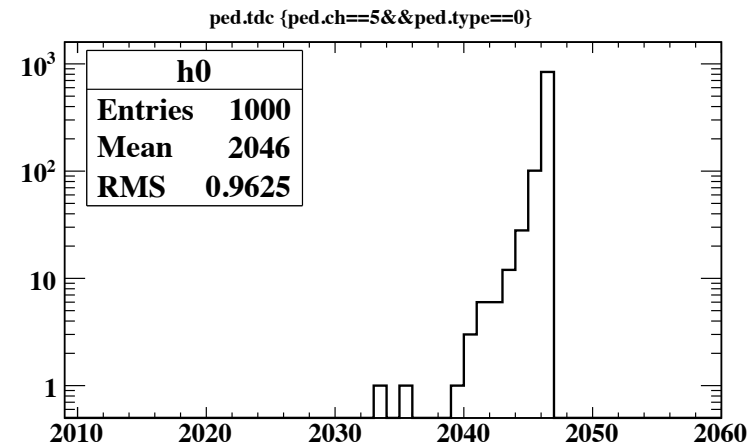
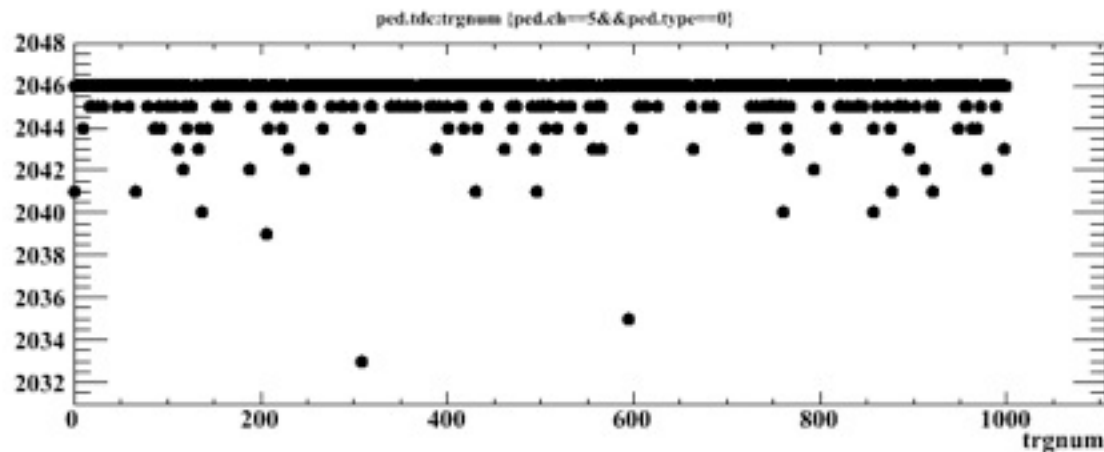
Trigger rate = 10Hz

- 1イベントとるのにかかる時間 ~200msec = 5Hz
- イベント後タグによるマッチングはとれた。
- このときのQDCはまれに平均値から大きくずれる

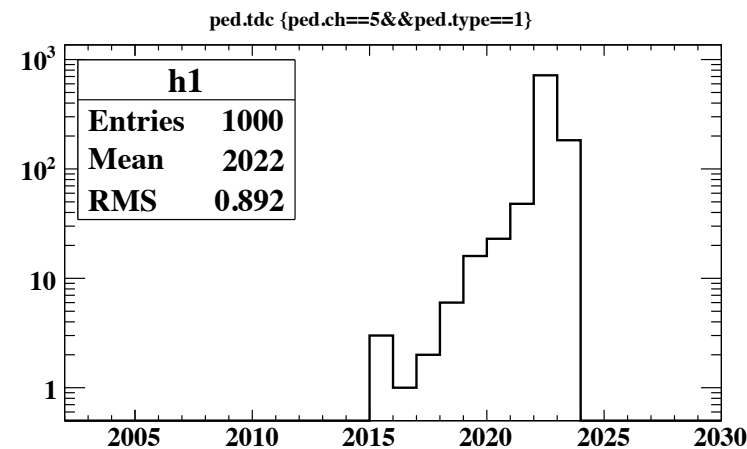
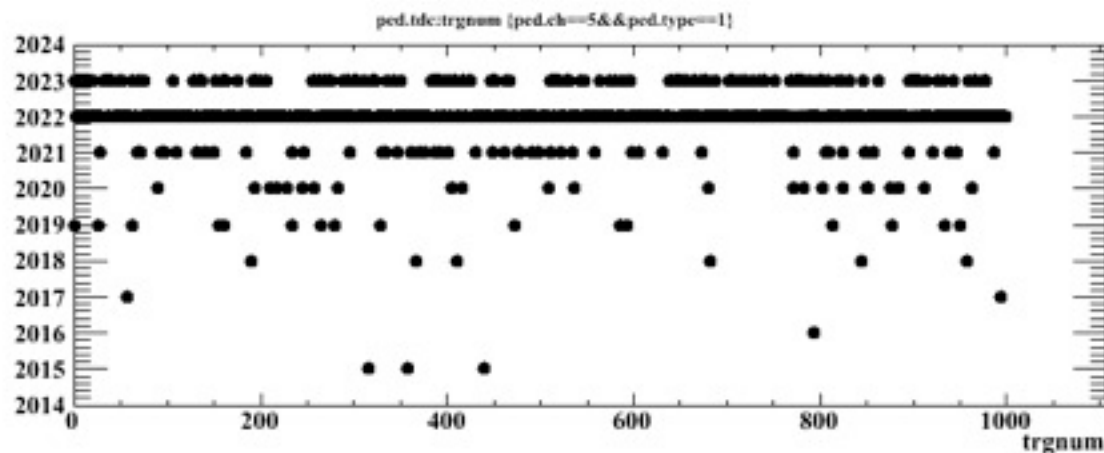


Trigger rate = 10Hz

TDC



TDC

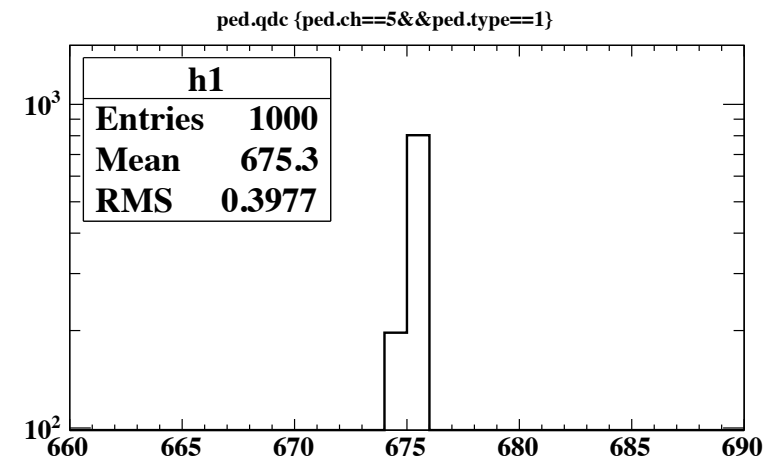
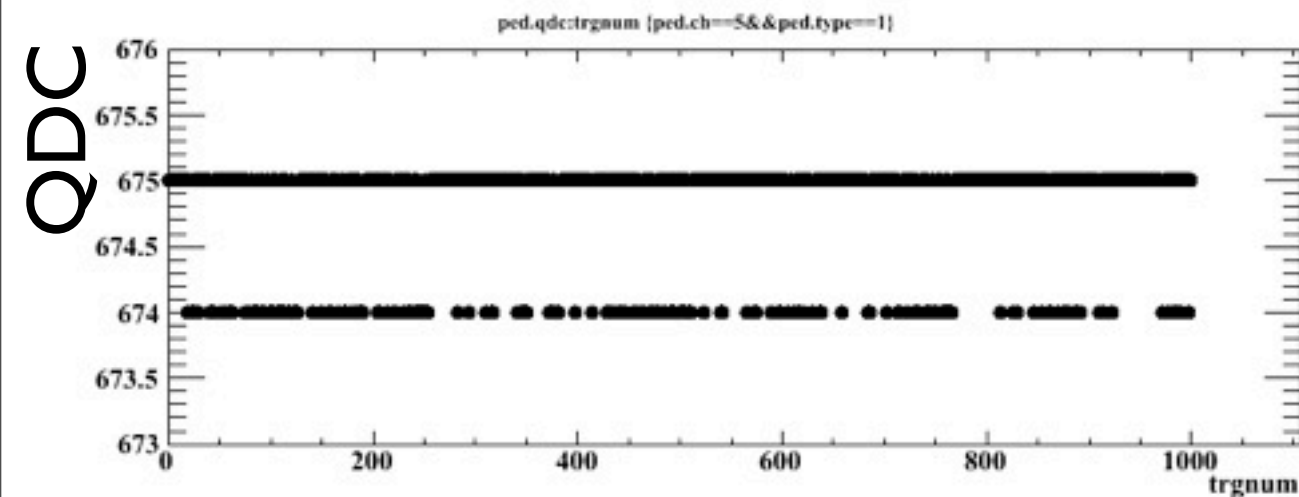
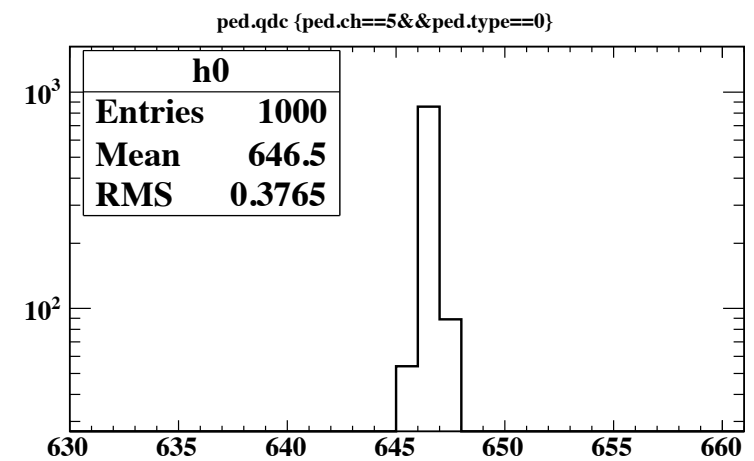
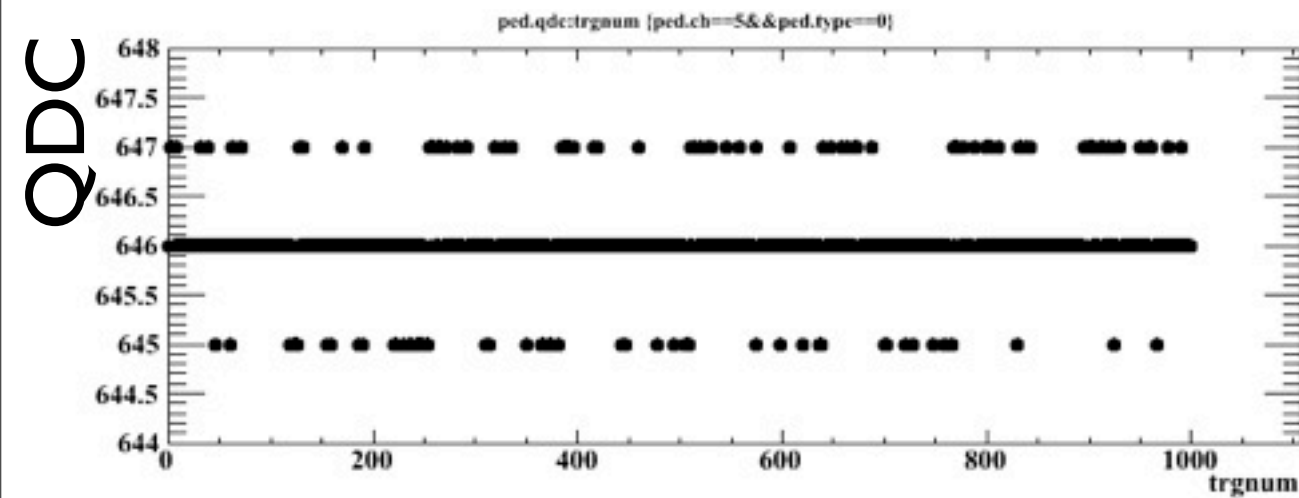


QDCは1Hzの時と比べて平均値から大きくずれるものがある(RMS大きい).

TDCは1Hzの時よりもRMSは良い.

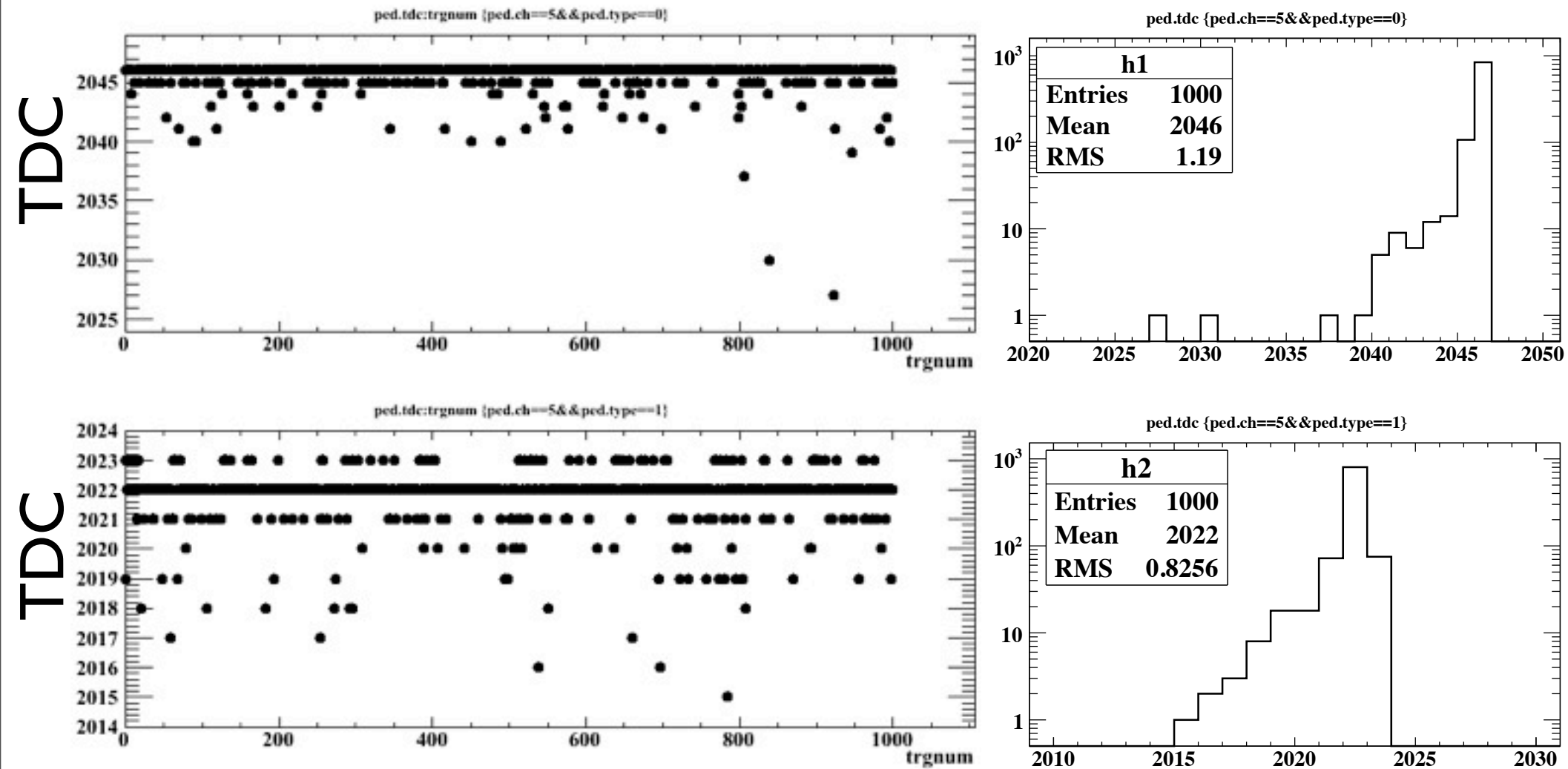
Trigger rate = 4Hz

イベントタグによるマッチングはとれた



→ 1Hzの時と同程度に安定

Trigger rate = 4Hz

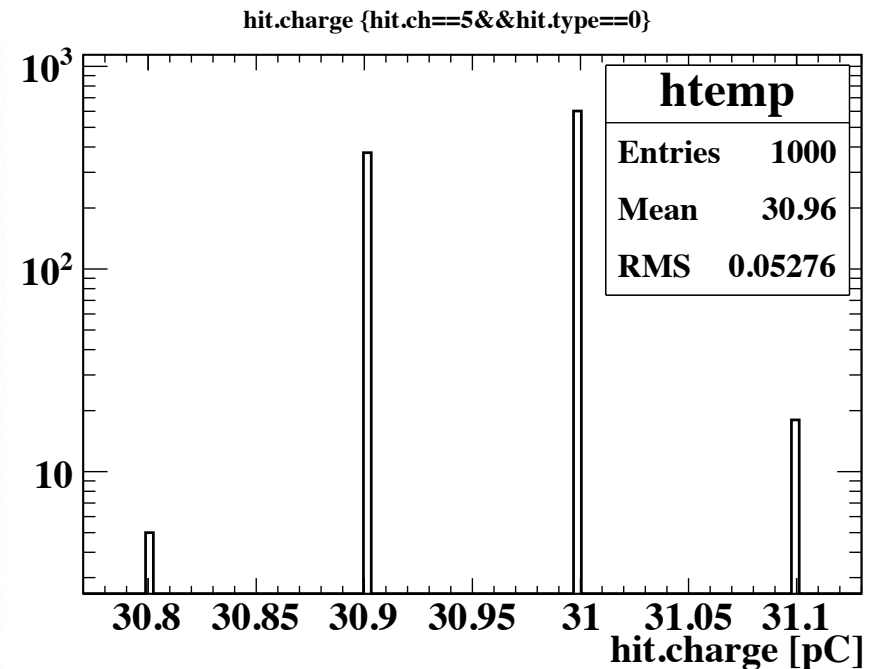
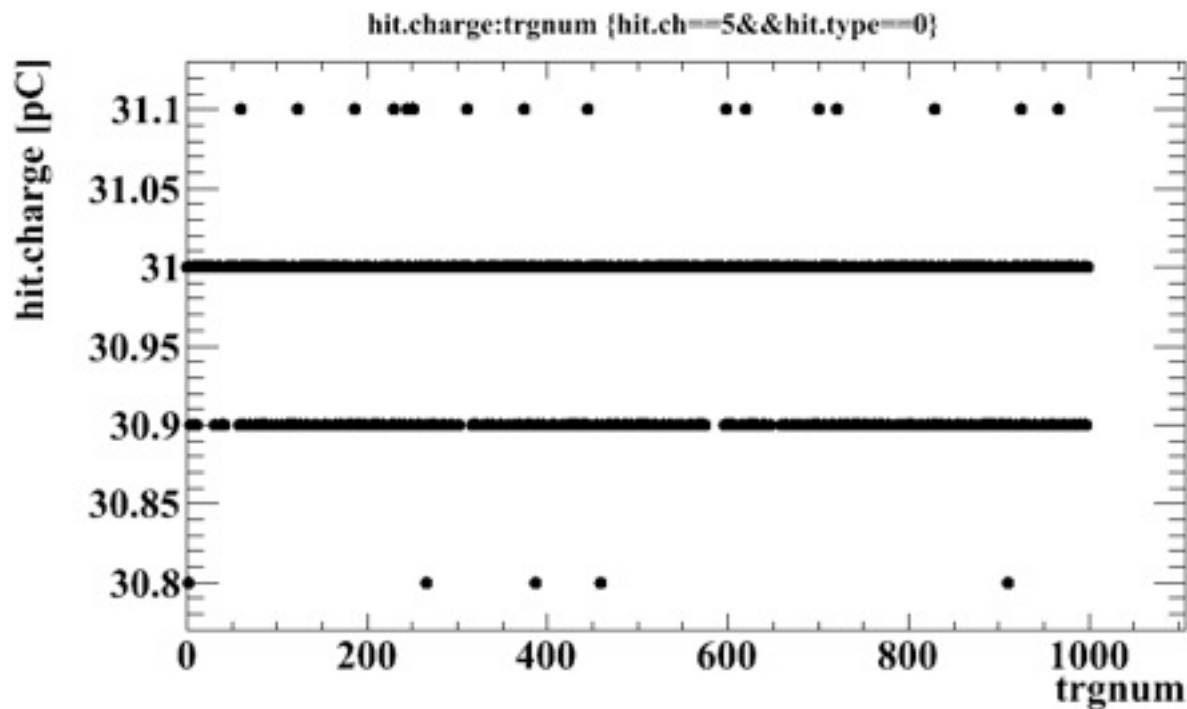


→ 1Hz, 10Hzの時と同程度のばらつき

- QDCの安定性から、trigger rate は 4Hz程度が最大と思われる。
- キャリブレーションは4Hzで行う(予定).
- 早戸さんに教えていただいたように、ペデスタルモード移行時に、全ボードのレジスタをチェックするようにDAQを書き換える。
- その時に、どの程度のレートが出るかをチェックする(ToDo).
- このとき、レートが4Hz以上だせるとわかっても、キャリブレーションは4Hzで行う。

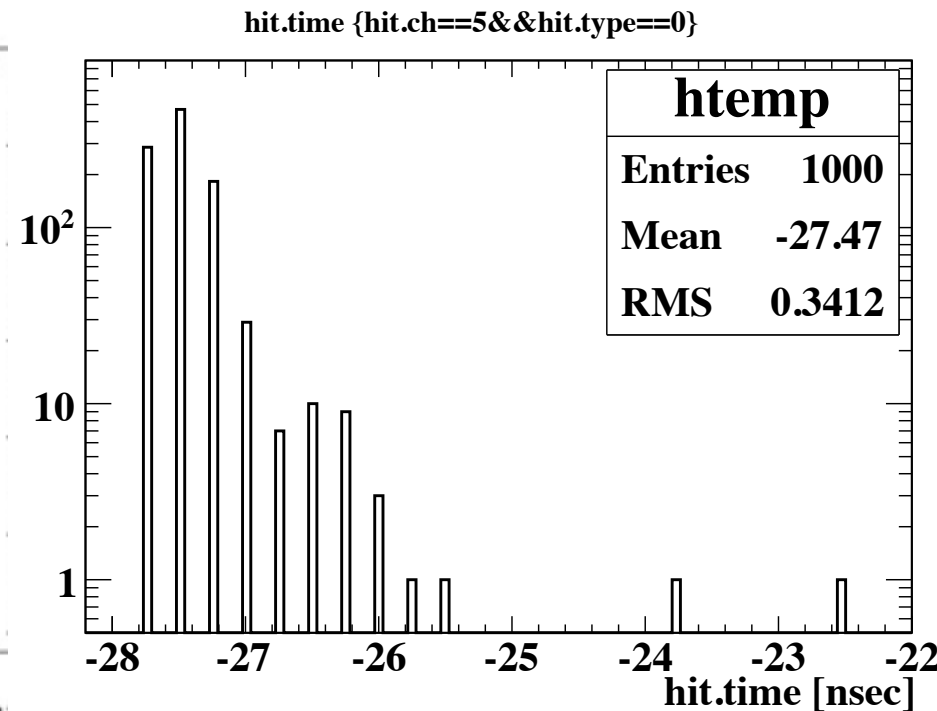
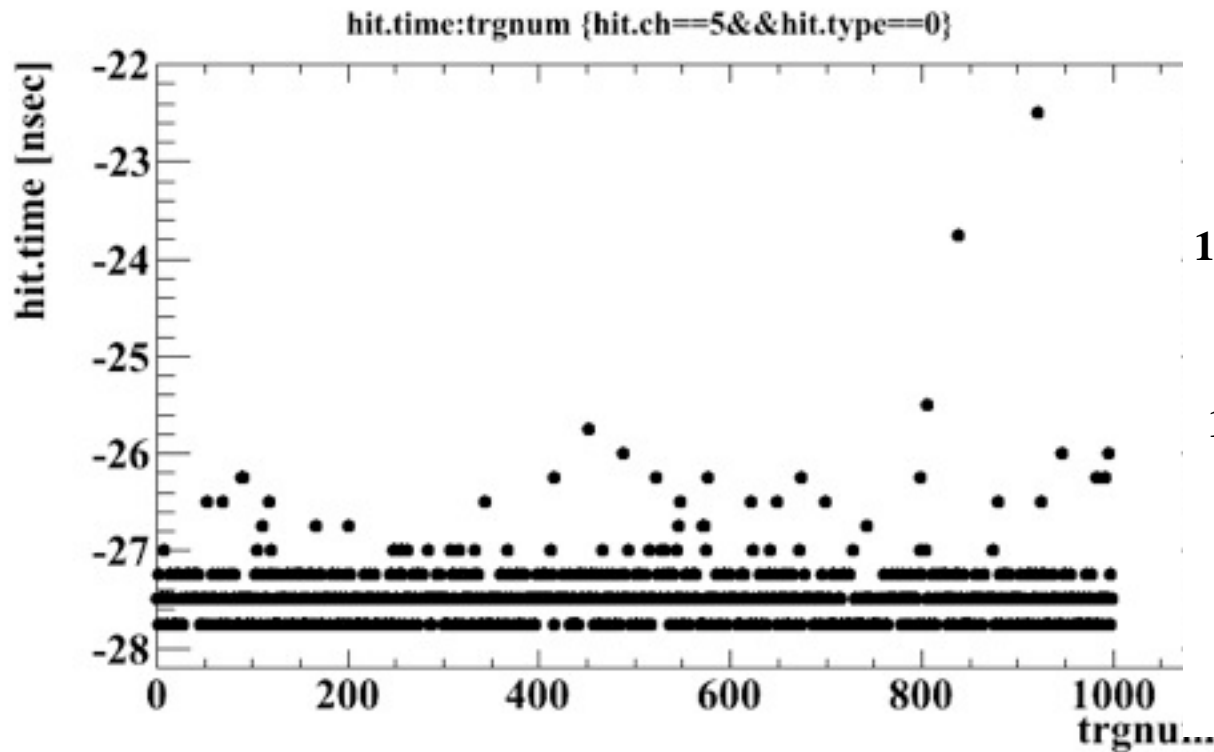
Charge input (4Hz):charge

Trigger間隔がAD convertの時間よりも長いため、普通に
Triggerを配ると常にA-channelにヒット
→ スケーラーを用意して、B-channelにもヒットが発生す
るようにする(次回)。



$$Q \text{ calibration const (@50pC)} = 30.96/50 = 0.61$$

Charge input (4Hz) :time



マイナスなのは、Charge run時のtriggerのdelay (logicで作成)より
Pedestal run時のDelay time(TDC~2000)を大きく設定しているから。

→ PedestalのDelay timeをlogicのDelayと同じにする。

(Q積分のゲートより長く、クリアタイムより短ければ良いはず)

キャリブレーション項目

- とりあえず、以下の項目を計る
 - Charge : 10~100pCを10pC刻み (10点)
 - Gain=1e6 $\rightarrow$ 0.16pC / p.e.
 - Time : 0~600nsec を 10nsec (60点)
- 1点=1000イベント, trigger rate=4Hzとすると、
 - Charge : $10 \times 1000 \times 2 \times 0.25 \text{ sec} = 5000\text{sec/ch}$
 - Time : $60 \times 1000 \times 2 \times 0.25 = 30000\text{sec/ch}$
 - Total = 35000 sec/ch $\sim$ 9.7 hour /ch

- ペデスタルとチャージをイベント毎にと
る方法では間に合わないので、別々にと
ることにする。

中山さん修論のキャリブレーション結果

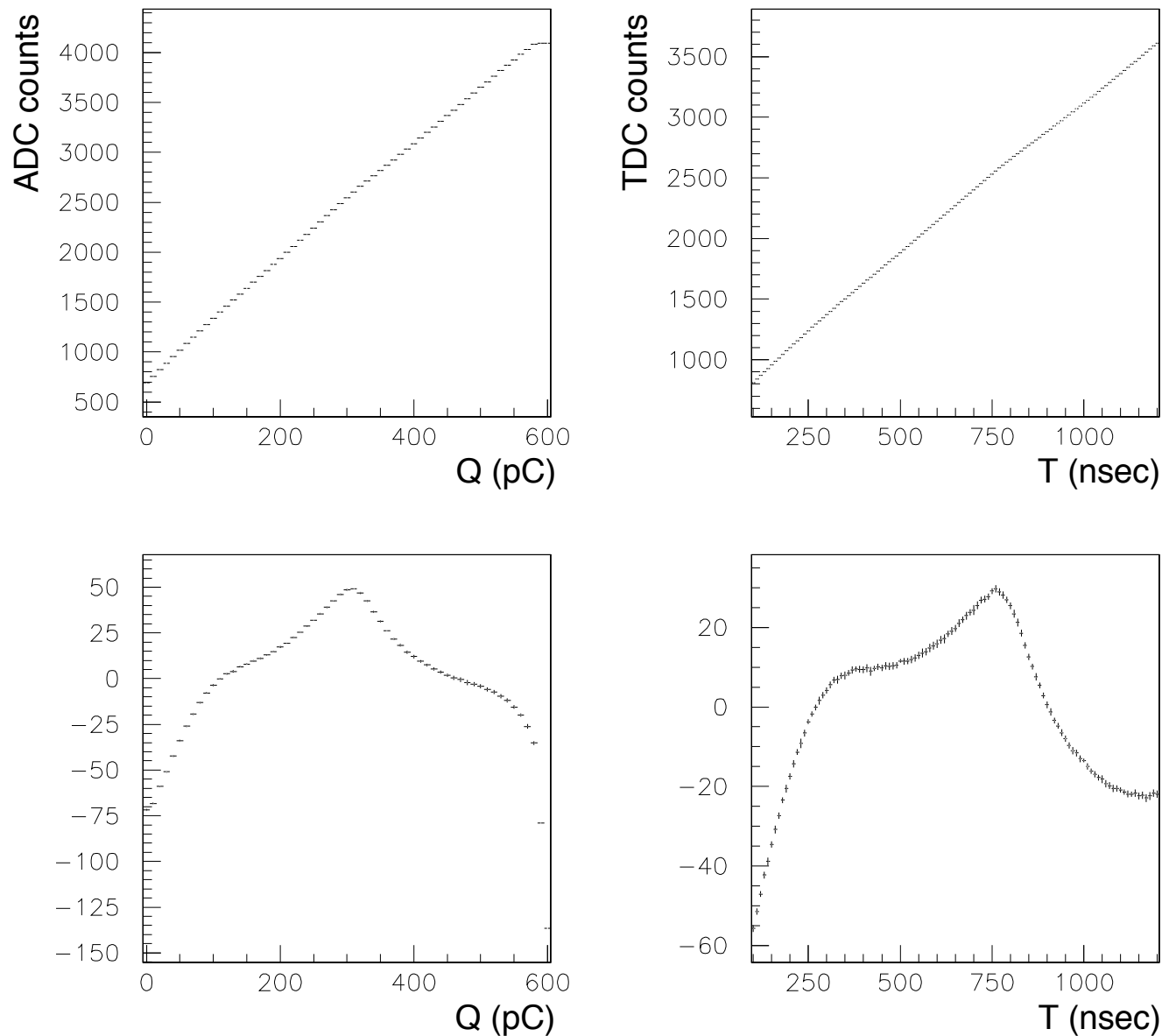


図 4.9 ATM の電荷直線性と時間直線性。左の2つが電荷直線性、右の2つが時間直線性の図である。下の図は、直線フィットからのずれを表している。