

# 10/24KUNIGO

Takuto KUNIGO  
24/ 10 / 2013  
v 0.02

# SL testbench in Kyoto

# 今週やったこと

- synplify pro のライセンス認証
- SPP の電源供給・フラットケーブル(10pin) の作成・配線

SPP の挙動がおかしい？

使い方が間違っていない・KEK での環境でも同様の挙動を示すのか石野さんがKEK に行ったときに確かめてもらう

# muon trigger rate

## SVN 整理

# あとちよつと

- コードを整理していて、TILE の smearing 問題が発生。(smearing 部分を function につめたせい?) その点を修正して完成させる。

# TILE Operation Mode Study

# Efficiency & Rate Reduction

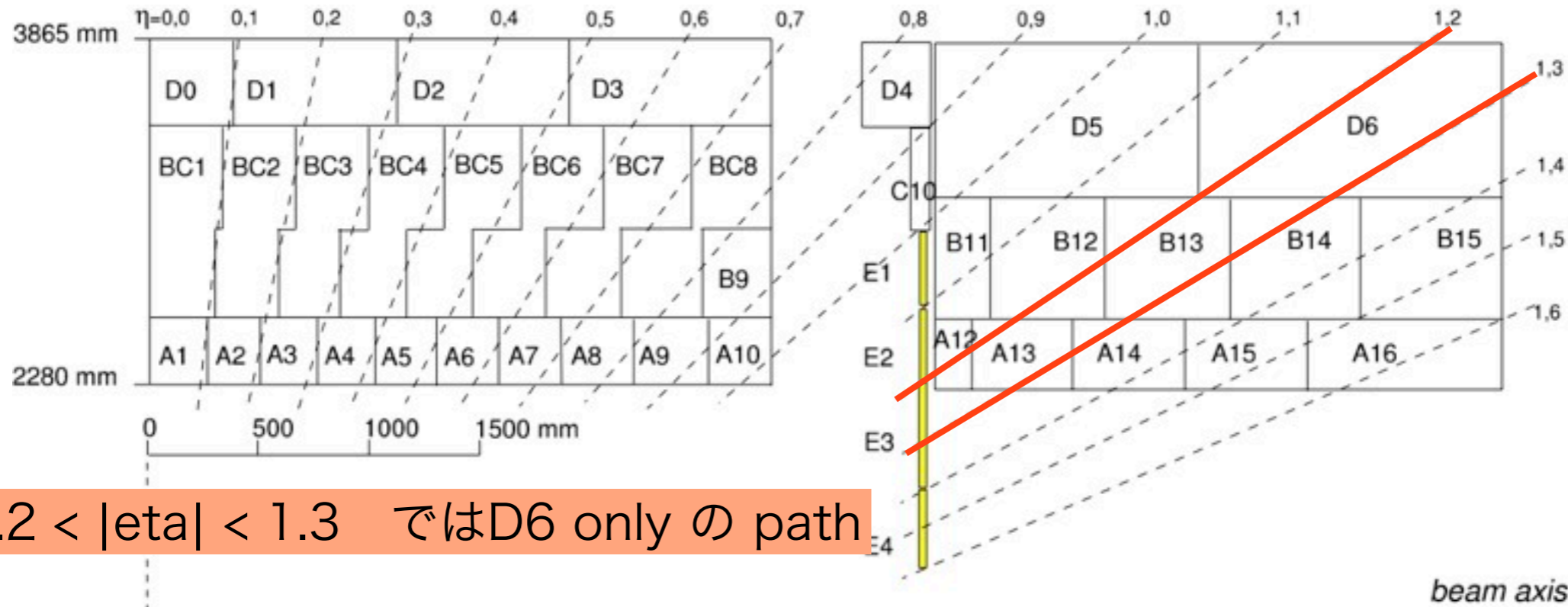
		OP Mode					
		EIFI		kimeuchi		OR	
		Eff	Red	Eff	Red	Eff	Red
TILE Threshold (MeV)	500			96.1 %			
	600	93.5	40.5	92.1	14.4	89.8	12.6
				98.5 %			
				91.8	13.2	88.2	11.1

# TILE ONLY

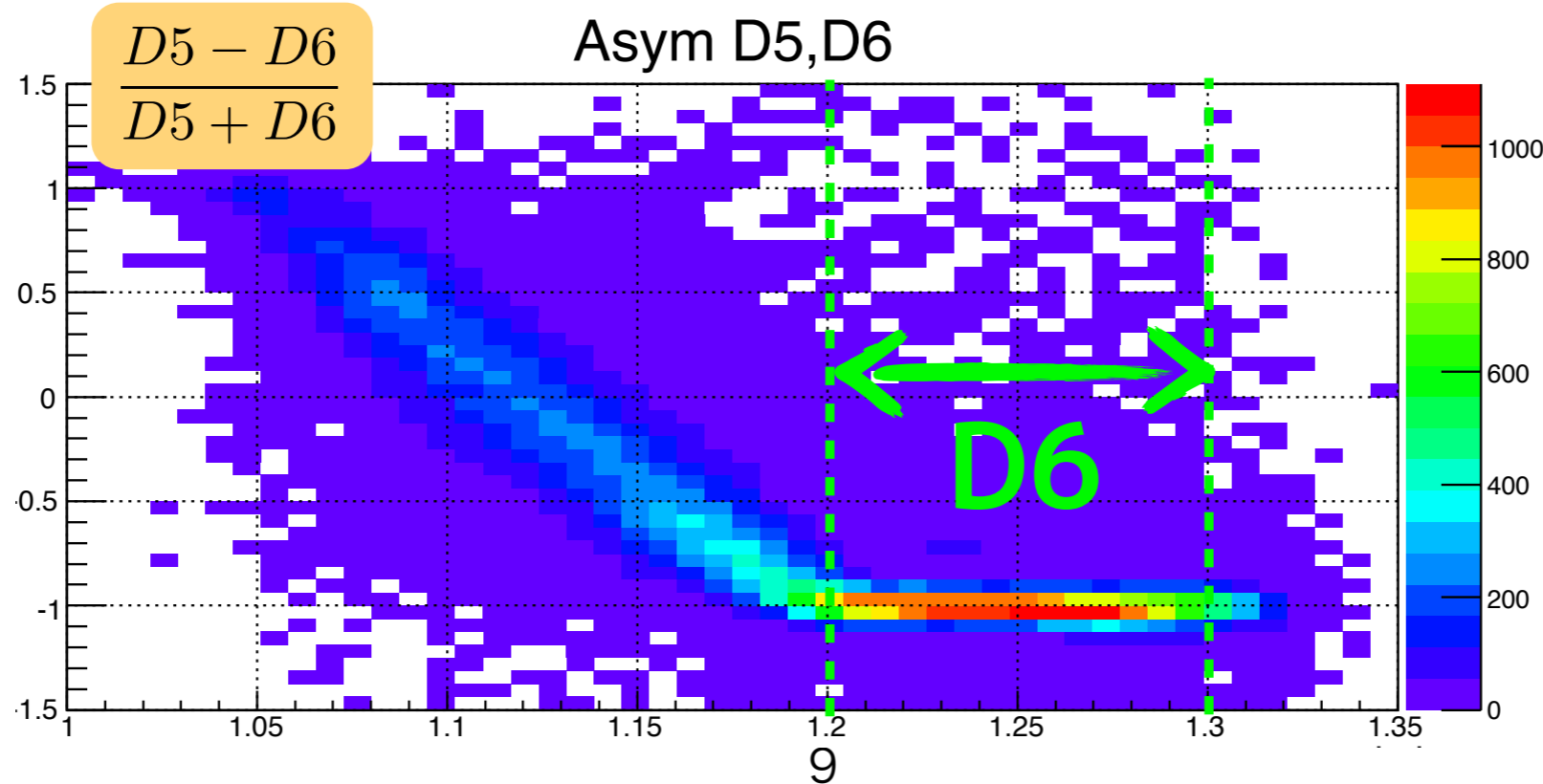
- EI/FI との coincidence の efficiency が思ったよりよくない。原因は coincidence の取り方にあるだろう。稲丸さんの coincidence map での数字も出す必要がある
- 今の段階では TILE の方が efficiency がいいので、TILE ONLY での数字も出す
- それに加えて、 $1.2 < |\eta| < 1.3$  の領域には D6 cell だけを用いることで、2 ~ 3 % 程度 reduction を稼げるということも確かめてみる



# D6 only



1.2 < |eta| < 1.3 ではD6 only の path



# D6 only reduction

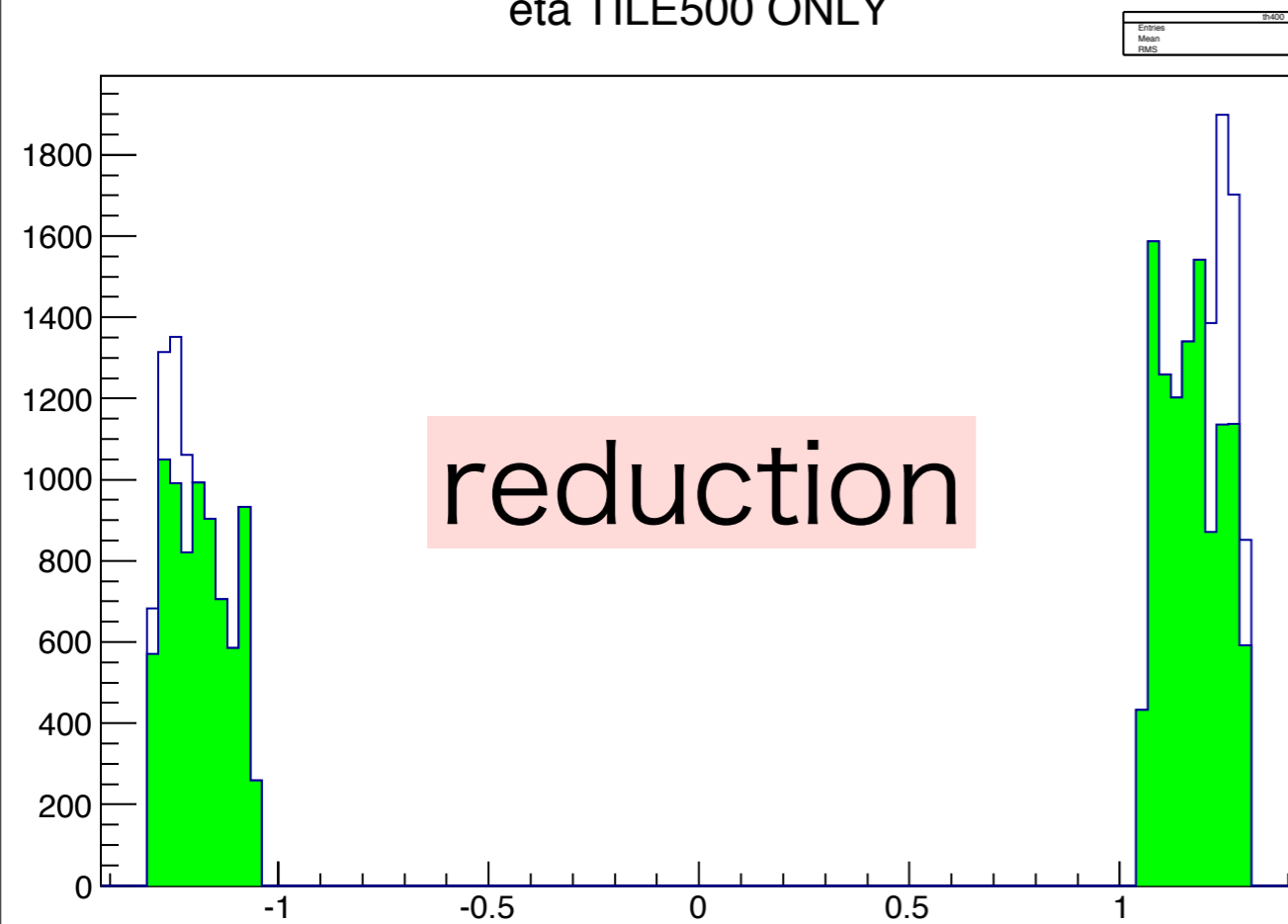
- $1.2 < |\eta| < 1.3$  の region には D6 を individual に使って、判定をおこなってみる

		OP Mode			
		default		individual D6	
		eff	red	eff	red
TILE Threshold (MeV)	500	96.1	18.4	96.2	15.8
	600	95.3	14.3	95.5	13.0

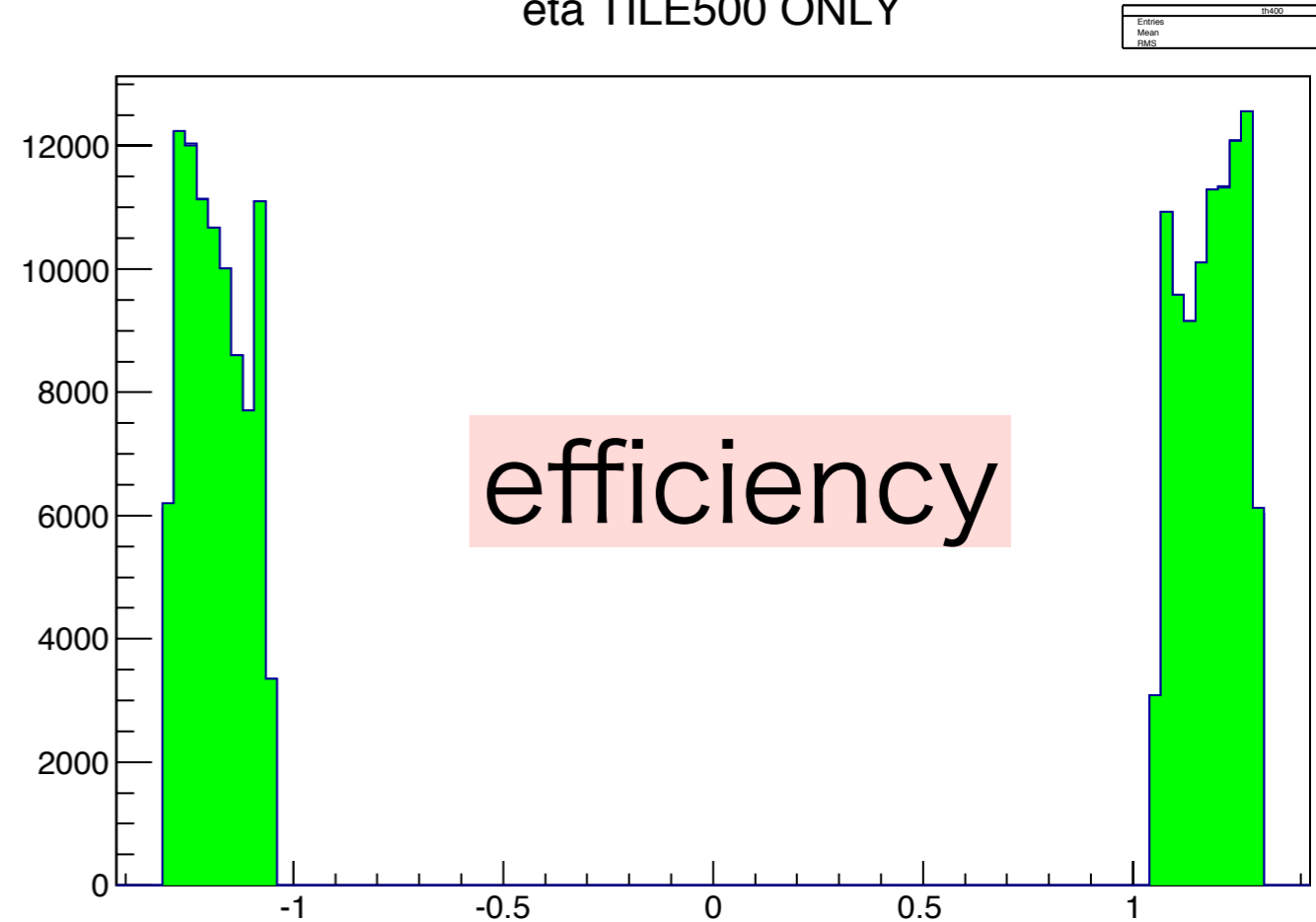
Efficiency values are shown in the 'eff' columns, and reduction values are shown in the 'red' columns. Arrows indicate the change in efficiency when switching from default to individual D6 mode.

# D6 reduction

eta TILE500 ONLY



eta TILE500 ONLY



1.0 < |eta| < 1.2 までは同じ  
1.2 < |eta| < 1.3 で reduction を稼げる

# To Do

- **TILE muon のオペレーションモード**
  - \* 稲丸 coincidence の検証
- **High mu Run の Pile-up noise の検証**
- **SLの動作理解**
  - \* SL verilogコードの理解
  - \* TX2 for PT6 の verilog コード作成
- ❖ (TILEにDead Moduleが出来たときの対処法)

backup

# 準備

- 基本となるコードをTDRのコードを元に作成

<https://svnweb.cern.ch/cern/wsvn/atlas-tkunigo/tkunigo/TILE/OPMode/>?

- また、TILEのSmearing問題に備えて、  
L1\_MU20でcutをかけたskimming dataを用意

ICEPP:/gpfs/fs2001/tkunigo/TILE/L1\_MU20skim/\*.root

([http://www-he.scphys.kyoto-u.ac.jp/research/ATLAS/files/kunigo\\_20130905.pdf](http://www-he.scphys.kyoto-u.ac.jp/research/ATLAS/files/kunigo_20130905.pdf) 参照)

# Cut条件

- 条件

- \*  $L1\_MU20 = true$
- \*  $1.0 \leq |\eta| \leq 1.3$
- \* EI/FI cut (TDR Step 2と同じ)
- \* TILE cut (TDR Step 3と同じ)
  1. EI/FI cutをかけなかったSSCに対して
  2. 全てのSSCに対して