

LHC-ATLAS 実験 Run 2 における レベル 1 ミューオントリガー改良の ハードウェアへの実装

救仁郷拓人, 石野 雅也, 隅田 土詞, 田代 拓也,
蔵重 久弥^A, 長谷川 誠^A, 矢ヶ部 遼太^A, 佐々木 修^B

池野 正弘^C, 前田 順平^A, 鈴木 翔太^D

他 ATLAS 日本 TGC グループ

京大, 神戸大^A, KEK^B, [Open-It](#)^C, [総研大](#)^D

18/ 9/ 2014

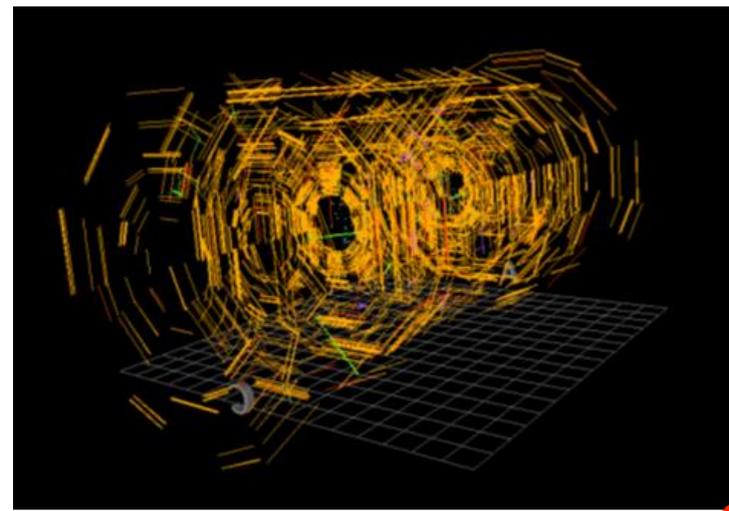
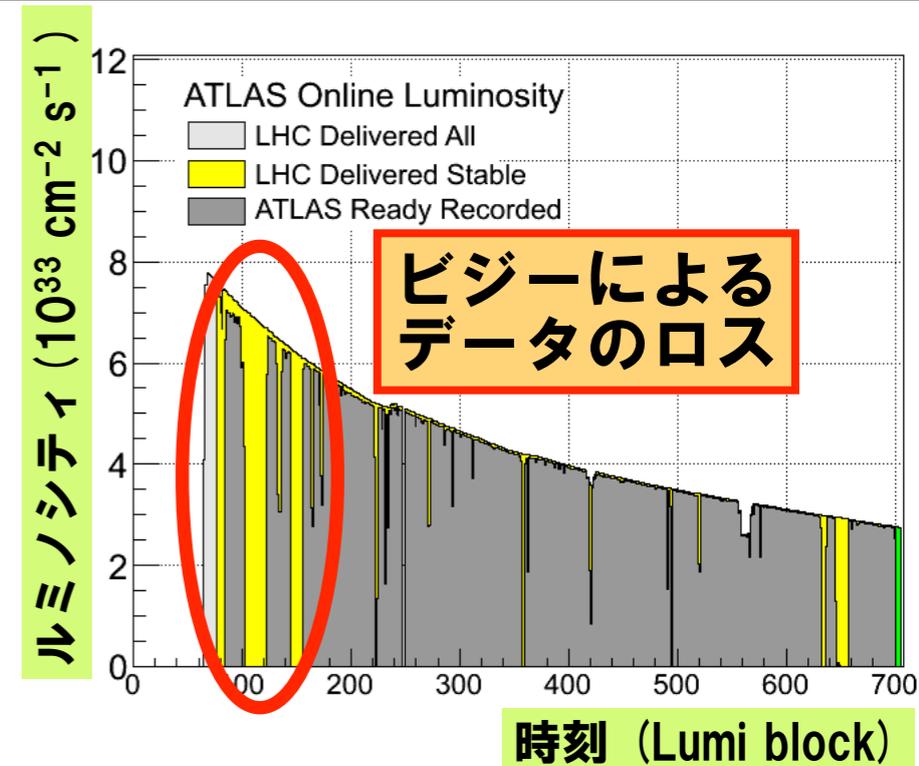
ノイズバースト

・ システムビジー

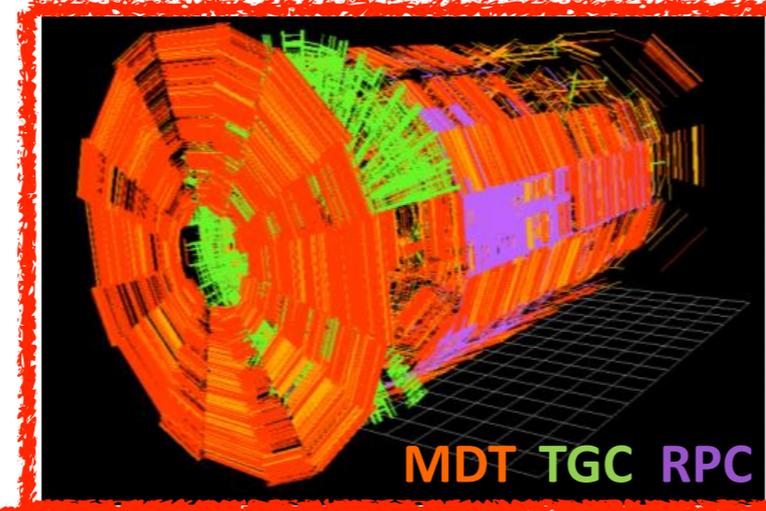
LHC-ATLAS 実験の Run 1 においてミュオンシステムでバッファのオーバーフローが起こり、システムが止まってしまったことがあった。

・ ノイズバースト

このシステムビジーが起きたイベントを取り出して解析すると、ミュオンシステム全体で大量のヒット情報があることがわかった。

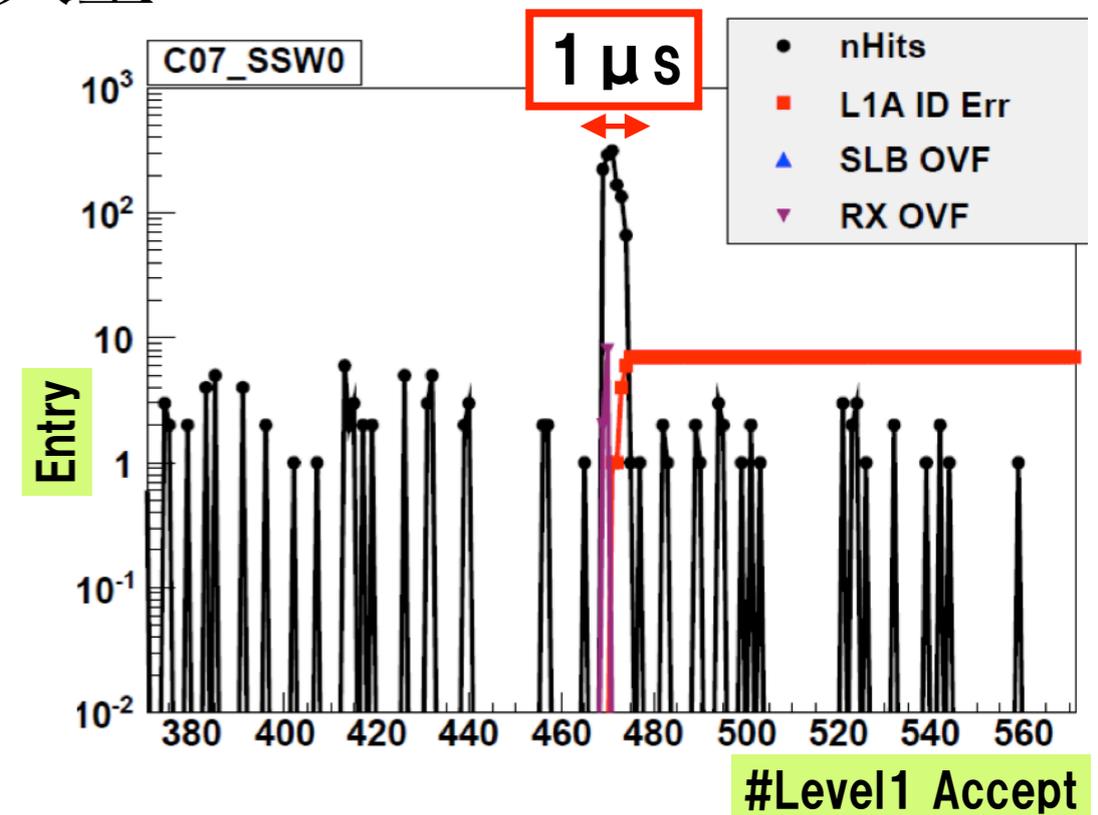


通常時



異常な量のヒット

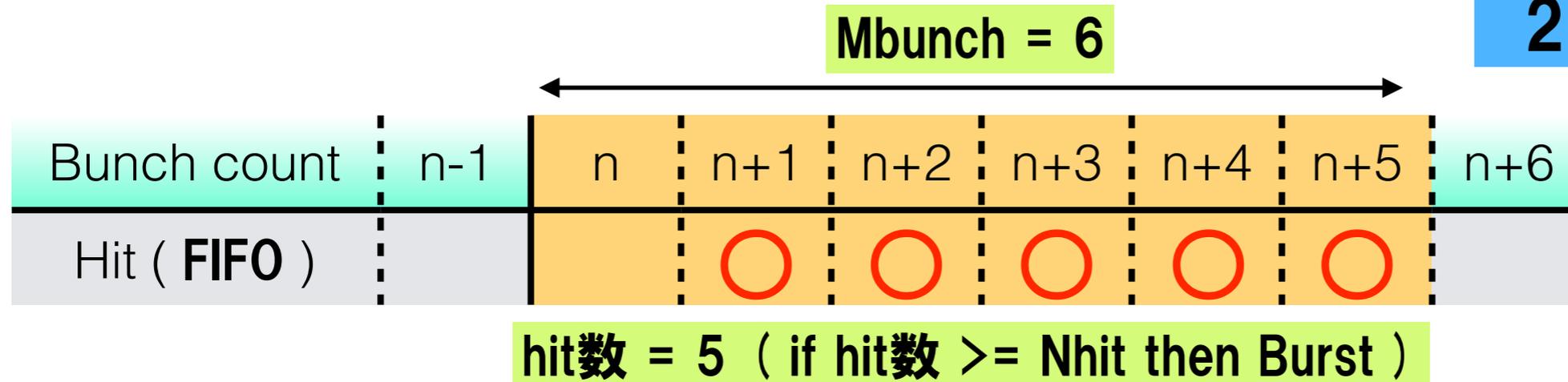
バースト



バーストストッパーの機能

バーストを起こしてデータをロスすることを避けるために、TGC のトリガー判定を行う TGC SL に防御機能を追加。

2013年度秋季大会
20pSM-6 来見田



- Mbunch: (5bit W/R) バースト判定のスコープ
- Nhit: (5bit W/R) バースト判定のスレッシュホールド
- VETObunch: (16bit R) VETOされたバンチ数
- Burstcount: (8bit R) バースト回数 (連続したVETOを1とする)

システムの防御は出来るがバースト時のイベントを全て VETO するので原因を調べられない。

1 バーストから 1 イベントだけ取得し、原因を突き止めたい

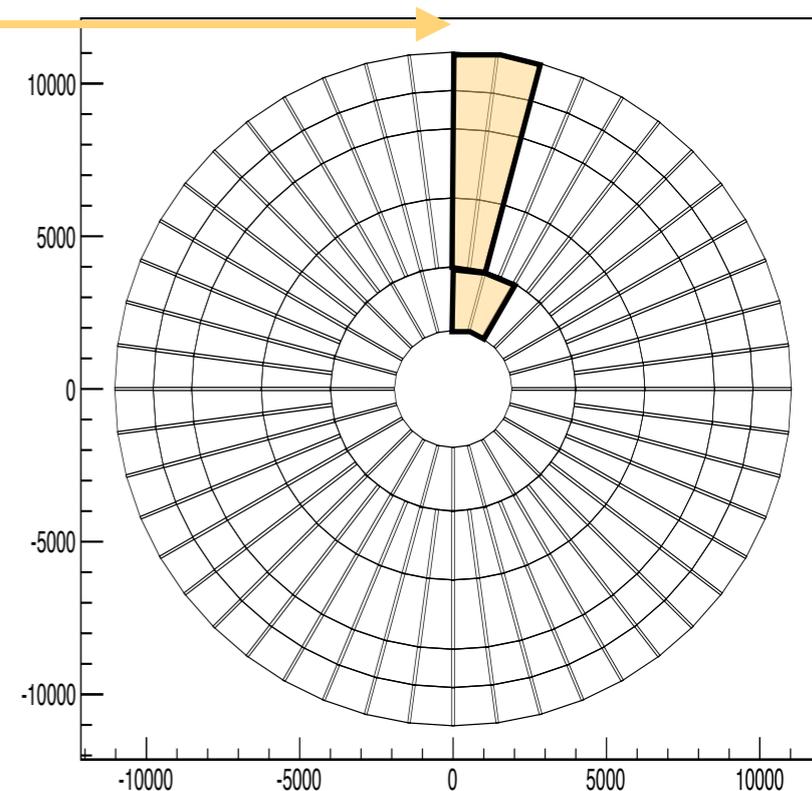
TGC 全体の情報を用いてノイズバーストの原因追求

• TGC SL での処理

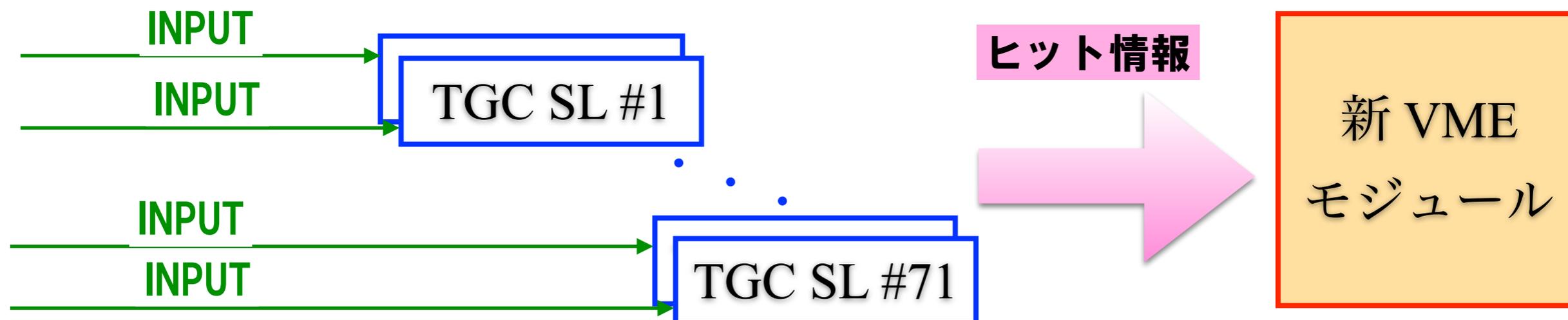
TGC SL では右図のオレンジ色部分の範囲のトリガー判定を行っているため **TGC 全体の情報** を調べることは出来ない

• 新 VME モジュール

TGC SL には LEMO コネクタがついていて、そこからヒット情報を NIM 出力することが出来る。その NIM 信号を全ての TGC SL から一つのモジュールに集約することで **TGC 全体の情報** からバースト判定を行うことが出来る。



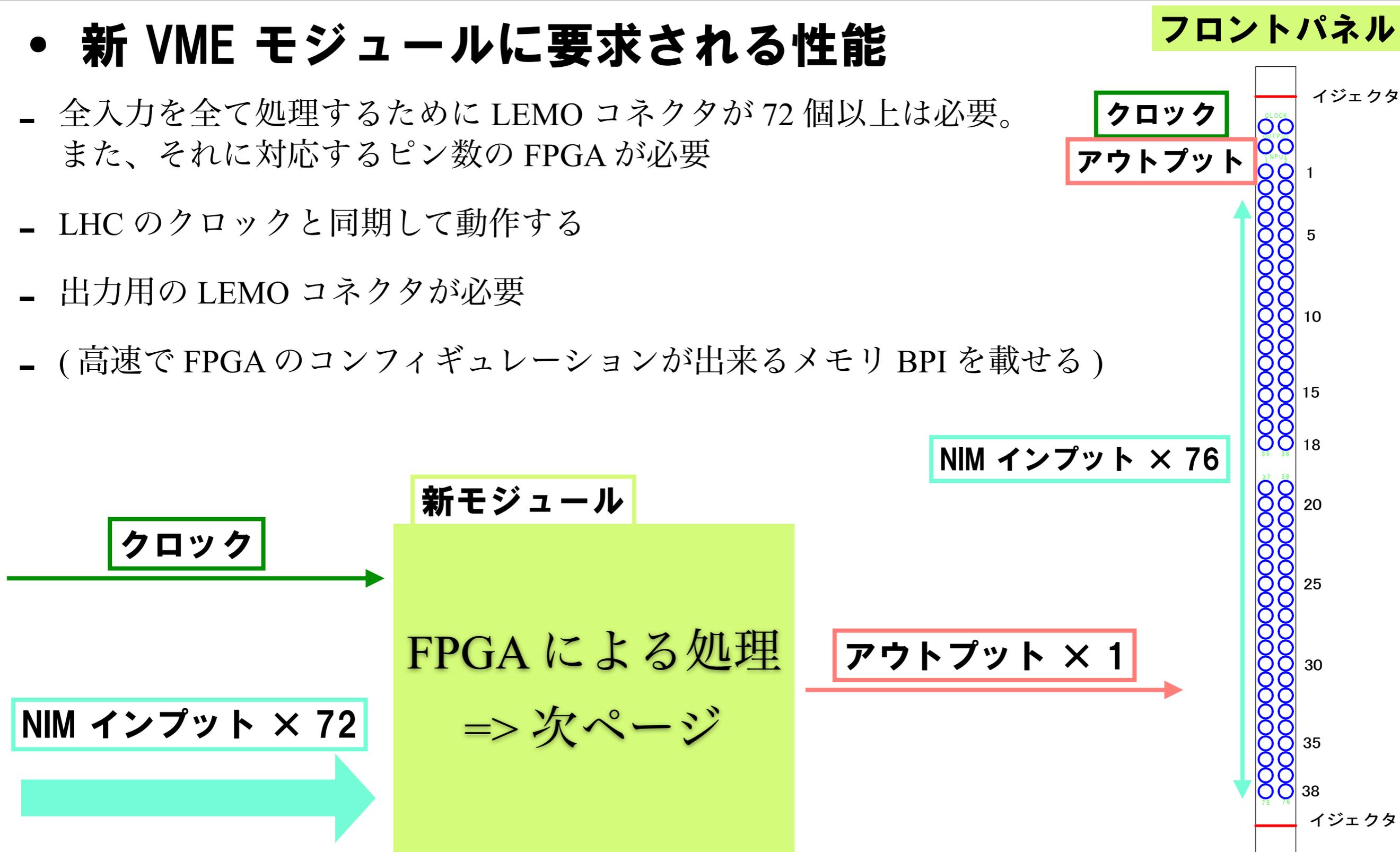
φ方向の分割単位
 $1.0 < \phi < 1.9 : 48$
 $1.9 < \phi < 2.4 : 24$



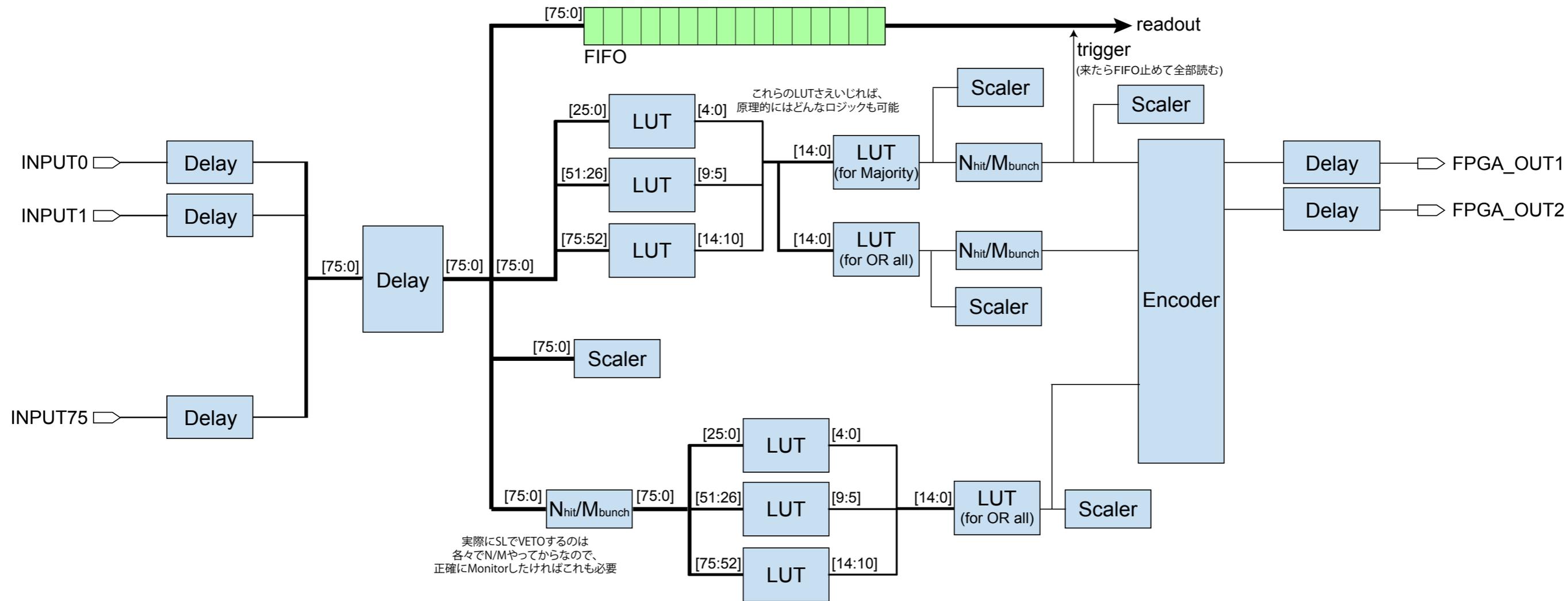
新 VME モジュールに要求される性能

• 新 VME モジュールに要求される性能

- 全入力を全て処理するために LEMO コネクタが 72 個以上は必要。
また、それに対応するピン数の FPGA が必要
- LHC のクロックと同期して動作する
- 出力用の LEMO コネクタが必要
- (高速で FPGA のコンフィギュレーションが出来るメモリ BPI を載せる)



新 VME モジュールにおける処理



• FPGA 内での処理のデザイン図

- Look Up Table の変更によって柔軟な処理が可能
- 76 OR と Majority 2種類のロジックを実装

FPGA のコンフィギュレーション速度

• FPGA のコンフィギュレーション

FPGA が高性能になるにつれて、FPGA に書き込むファイルサイズも増加していく。

ファイルサイズ：10年で約10倍

Virtex II -> Kintex 7

大規模実験ではランの開始時に多数の FPGA に対してデータのダウンロードを行うために、コンフィギュレーションの速度は実験を円滑に進めるために重要な要素である。

• コンフィギュレーション速度

FPGA のコンフィギュレーション方法にはいくつかあるが、ここでは VME バスを使用したものと FPGA ファームウェア書き込み用の ROM を使用した方法を比較する。

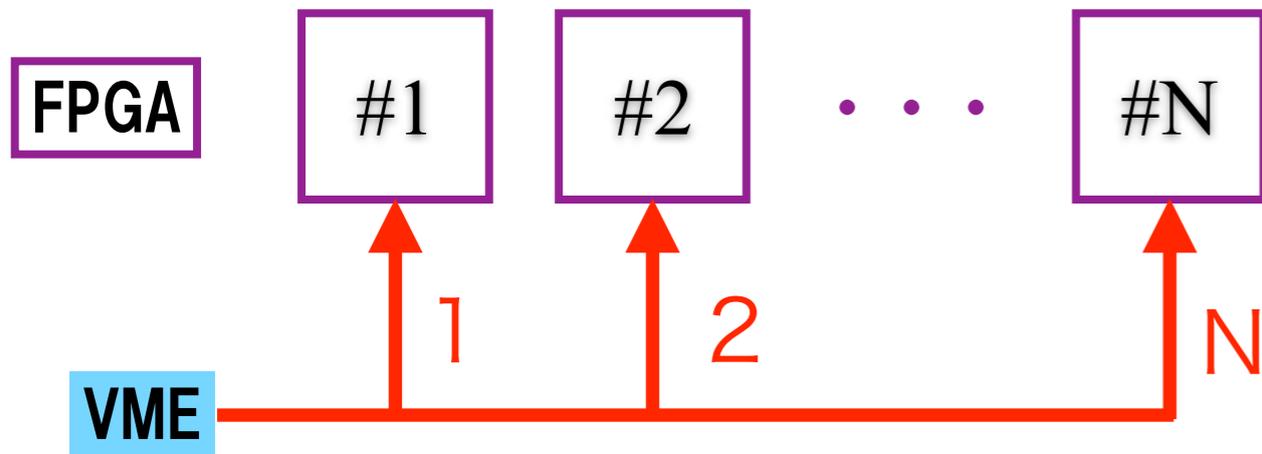
	JTAG	SPI	BPI	VME
コンフィギュレーション時間	37 sec	32 sec	2 sec	6 sec

$$\text{コンフィギュレーション時間} = \frac{\text{ビットストリーム サイズ}}{\text{コンフィギュレーション クロック周波数} \times \text{データ バス幅}}$$

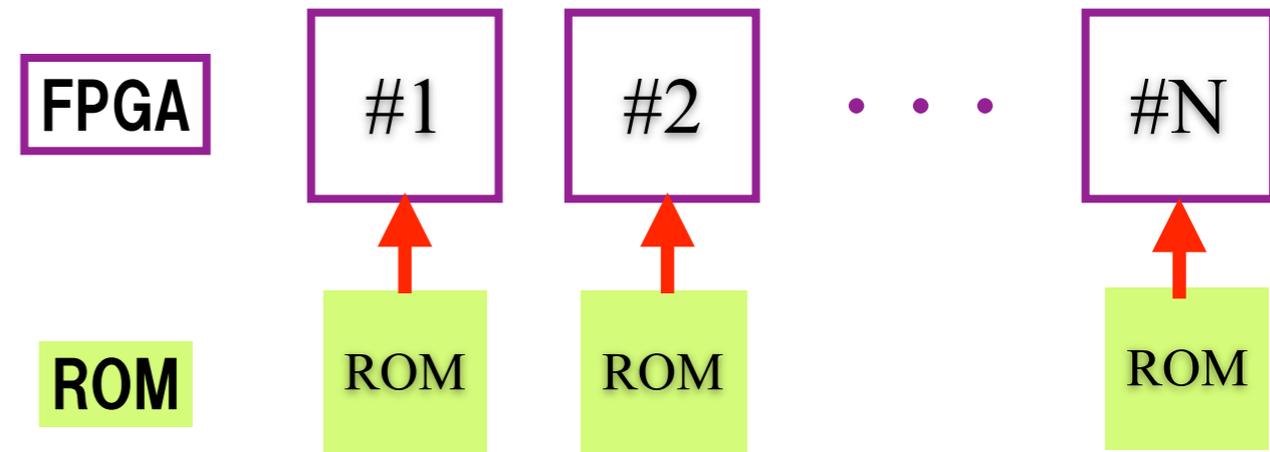
Xilinx 社 KC705 による実測値

BPI の VME モジュールへの実装

VME を使用したコンフィギュレーション



メモリを使用したコンフィギュレーション



- メモリを実装して FPGA データのダウンロードを行うことで
パラレルに処理が可能
- SPI は多くの実装例があるが、より高速な BPI は VME モ
ジュールに実装した例が見当たらない

本モジュールで実装に成功すれば、他のモジュールに対しても
より高速なメモリが実装可能

開発途中

- ✓回路図 OrCAD 作成
- 基板レイアウト
- FPGA ファームウェア開発

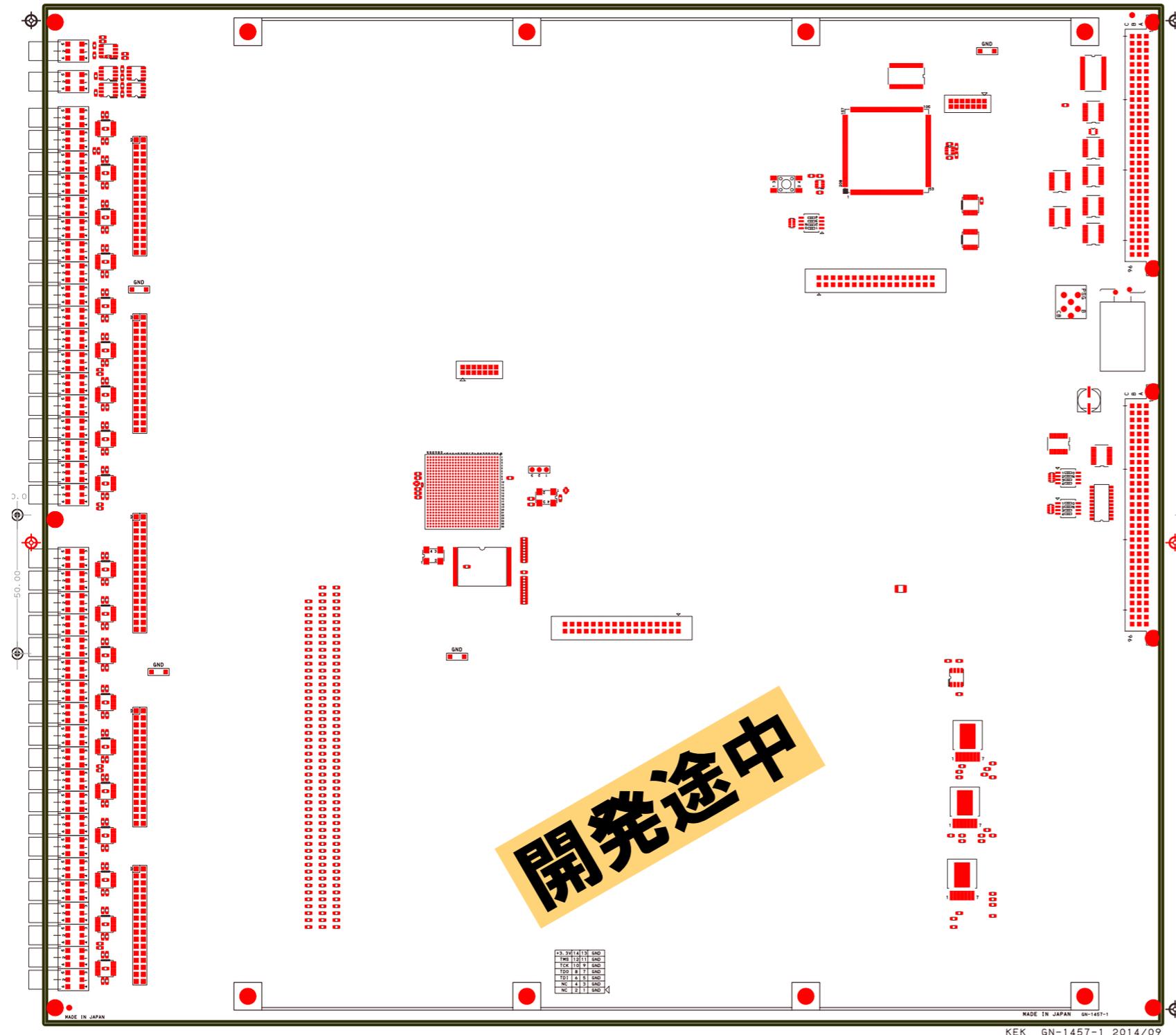
スケジュール

- 9月後半：試作機発注
- 10月後半：試作機完成
- 試作機の動作テスト
- 11月後半：量産機発注
- 12月後半：量産機完成



Open source consortium of Instrumentation

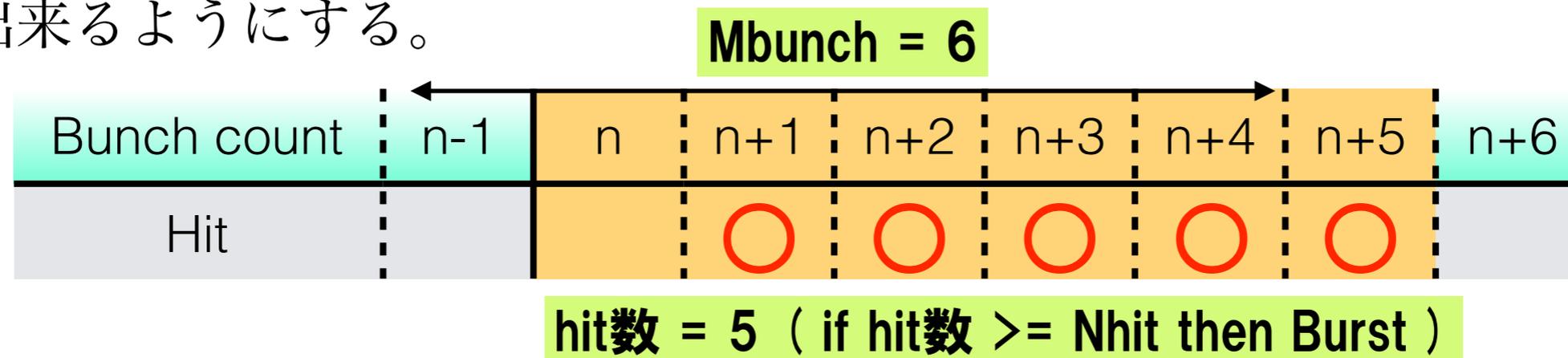
JPS 2014 Autumn in Saga



モジュールの運用方法

- パラメータの決定

バースト判定を行うスコープ範囲とスレッショルドの値を最適化するために、ロジックアナライザーを使用して解析を行う。バーストという異常な状態を判断出来るようにする。



- バースト情報の取得

バーストが起きている場合 SL によってトリガーは VETO されるが、新モジュールによって取得するイベントを決定して 1 バーストに 1 イベントだけ情報を取得する。

バーストの原因を突き止めて、根本的な解決を目指す

まとめ

• ATLAS 実験ノイズバーストの精密調査

- ATLAS 実験のミュオンシステムで起きるノイズバーストを調査するために VME モジュールの開発を行っている
- 必要な性能を調査し、それに見合う回路図を作成した。その図面にそった基板設計を現在業者に依頼している
- モジュールの運用方法を具体的に検討し、決定した

モジュールを完成させて運用することで、未だ分かっていないノイズバーストの原因を突き止める

Backup