修士論文

高輝度 LHC ATLAS 実験に向けた初段ミューオントリガー アルゴリズムの開発およびハードウェアへの実装

京都大学大学院理学研究科 物理学・宇宙物理学専攻 物理学第二分野 高エネルギー物理学研究室

学生番号 0530-30-0398

三野 裕哉

指導教員 隅田土詞



2020年1月29日

Large Hadron Collider (LHC) は, スイス・ジュネーブ郊外の欧州原子核研究機構 (CERN) に 建設された世界最高エネルギーの陽子陽子衝突型の円形加速器である. ATLAS 検出器は LHC の 衝突点の1つに設置された大型汎用検出器であり, 未知の粒子の探索やヒッグス粒子の精密測定を 行うことで標準模型を超えた新たな物理の発見を目指している.

2027年には標準模型の精密測定や物理探索を目的としてビーム輝度をこれまでの約3倍に向 上させた高輝度 LHC が運転開始予定であり,高統計を活かして生成断面積の小さい新粒子の検出 やヒッグス粒子の精密測定を行う.豊富な統計量が期待される一方で,衝突で生じる高レート事象 を全て記録するのはデータ記録速度や容量の点で不可能である.そのため,衝突頻度の増強に伴っ て増加する背景事象を排除しつつ,興味のある事象をより正確に選別(トリガー)し,データを取得 する必要がある.

本研究では、ミューオンを崩壊過程に含む物理解析で不可欠となるミューオントリガーを扱う. ミューオントリガーはミューオンの横運動量 (p_{T})に対して閾値を設けることでトリガー判定を 行っている. ATLAS 検出器のエンドキャップ部では、磁場の外部に設置されている 7 層の Thin Gap Chamber (TGC) 検出器と磁場内部に設置されている 4 種類の検出器のヒット情報を組み合 わせてミューオンのトリガー判定を行う.現行のトリガーシステムでは段階的に精度の粗いコイン シデンスをとることでトリガー判定を行っていたため、ミューオンの検出効率と p_{T} 分解能に限界 があった.高輝度 LHC では、ミューオントリガーシステムのアップグレードとして、TGC のヒッ ト情報を全てトリガー判定回路に転送する.全 7 層のヒット情報を同時に用いた飛跡再構成を行 うことで検出効率と p_{T} 分解能を向上する予定である.この新システムにおいて、閾値以上の p_{T} を持つミューオンの検出効率の向上と閾値以下の p_{T} を持つミューオンの削減を目的として、新し い飛跡再構成アルゴリズムを開発した.さらに、衝突点由来でない荷電粒子によるトリガーレート を削減するため、磁場内部に設置されている複数の検出器の情報を、TGC で再構成した飛跡の位 置・角度情報と組み合わせるトリガーアルゴリズムを開発した.

本研究で開発したトリガーアルゴリズムは, 閾値以上の *p*_T を持つミューオンに対して 94% (現 行システムのままでは 87%) と高い検出効率を持ちつつ, 閾値以下の *p*_T を持つミューオンと背景 事象を大きく削減することで 20 kHz (現行システムのままでは約 60 kHz) というトリガーレート を達成した. さらに開発したトリガーアルゴリズムをトリガー判定ボードに搭載するためのファー ムウェアとして実装し, シミュレーションを用いた動作試験において作成したファームウェアが正 しくトリガー判定できていることを確認した.

目 次

第1章	序論	1
1.1	標準模型	1
1.2	ATLAS 実験で目指す物理	1
	1.2.1 ヒッグス粒子の精密測定	2
	1.2.2 SUSY	5
1.3	ミューオントリガーのアップグレードの重要性...............	6
1.4	本論文の構成	8
第2章	LHC-ATLAS 実験	11
2.1	LHC 加速器	11
2.2	ATLAS 実験	11
	2.2.1 ATLAS 検出器	11
	2.2.2 トリガーシステム	31
	2.2.3 Phase-1 Upgrade	33
2.3	高輝度 LHC ATLAS 実験	38
	2.3.1 LHC 加速器のアップグレード	38
	2.3.2 ATLAS 飛跡検出器のアップグレード	40
	2.3.3 トリガーシステムのアップグレード	42
第3章	ATLAS ミューオントリガー	47
3.1	現行のエンドキャップ部初段ミューオントリガー	47
	3.1.1 Thin Gap Chamber	47
	3.1.2 トリガー単位	47
	3.1.3 トリガーロジックの概要	49
	3.1.4 エレクトロニクス	49
3.2	Run-3 に向けた初段ミューオントリガーのアップグレード	57
	3.2.1 初段ミューオントリガーアップグレードの概要	57
	3.2.2 エレクトロニクスのアップグレード	58
3.3	高輝度 LHC に向けた初段ミューオントリガーのアップグレード	62
	3.3.1 初段ミューオントリガーアップグレードの概要	62
	3.3.2 TGC EI チェンバーのアップグレード	62

	3.3.3 TGC エレクトロニクスのアップグレード	64
	3.3.4 トリガーロジックの概要	67
第4章	高輝度 LHC のための初段エンドキャップ部ミューオントリガーの概要	68
4.1	トリガーロジックの概要	68
4.2	パターンマッチングアルゴリズム	69
	4.2.1 ワイヤーのパターンリスト	69
	4.2.2 ストリップのパターンリスト	73
	4.2.3 パターン抽出ロジック	79
	4.2.4 角度情報を用いた Coincidence Window の定義	80
4.3	磁場内部の検出器を用いたトリガーロジックの開発	83
	4.3.1 電荷情報を用いた内部コインシデンスを適用する領域の決定	87
	4.3.2 NSW を用いたトリガーロジック	91
	4.3.3 磁場が弱い領域での処理	96
	4.3.4 TGC EI コインシデンス	100
	4.3.5 RPC BIS78 を用いたトリガーロジック	102
	4.3.6 Tile カロリメータのエネルギー情報を用いたコインシデンス	105
4.4	最前方領域でのトリガーロジックの開発	109
第5章	高輝度 LHC のための初段エンドキャップ部ミューオントリガーの性能評価	115
第5章 5.1	高輝度 LHC のための初段エンドキャップ部ミューオントリガーの性能評価 パターンマッチングアルゴリズムにより再構成した TGC 飛跡の角度分解能	115 115
第 5章 5.1 5.2	高輝度 LHC のための初段エンドキャップ部ミューオントリガーの性能評価 パターンマッチングアルゴリズムにより再構成した TGC 飛跡の角度分解能 モンテカルロシミュレーションを用いた検出効率の評価	115 115 115
第 5章 5.1 5.2	高輝度 LHC のための初段エンドキャップ部ミューオントリガーの性能評価 パターンマッチングアルゴリズムにより再構成した TGC 飛跡の角度分解能 モンテカルロシミュレーションを用いた検出効率の評価	 115 115 115 116
第 5章 5.1 5.2	 高輝度 LHC のための初段エンドキャップ部ミューオントリガーの性能評価 パターンマッチングアルゴリズムにより再構成した TGC 飛跡の角度分解能 モンテカルロシミュレーションを用いた検出効率の評価 5.2.1 エンドキャップおよびフォワード領域 5.2.2 最前方領域 	 115 115 115 116 118
第 5章 5.1 5.2	 高輝度 LHC のための初段エンドキャップ部ミューオントリガーの性能評価 パターンマッチングアルゴリズムにより再構成した TGC 飛跡の角度分解能 モンテカルロシミュレーションを用いた検出効率の評価 5.2.1 エンドキャップおよびフォワード領域 5.2.2 最前方領域 5.2.3 現行および Run-3 におけるトリガーアルゴリズムとの比較 	115 115 115 116 118 118
第5章 5.1 5.2 5.3	 高輝度 LHC のための初段エンドキャップ部ミューオントリガーの性能評価 パターンマッチングアルゴリズムにより再構成した TGC 飛跡の角度分解能 モンテカルロシミュレーションを用いた検出効率の評価 5.2.1 エンドキャップおよびフォワード領域 5.2.2 最前方領域 5.2.3 現行および Run-3 におけるトリガーアルゴリズムとの比較 実データを用いたトリガーレートの評価 	 115 115 116 118 118 120
第 5章 5.1 5.2 5.3	高輝度 LHC のための初段エンドキャップ部ミューオントリガーの性能評価パターンマッチングアルゴリズムにより再構成した TGC 飛跡の角度分解能モンテカルロシミュレーションを用いた検出効率の評価5.2.1 エンドキャップおよびフォワード領域5.2.2 最前方領域5.2.3 現行および Run-3 におけるトリガーアルゴリズムとの比較実データを用いたトリガーレートの評価5.3.1 エンドキャップおよびフォワード領域	 115 115 116 118 118 120 121
第 5章 5.1 5.2 5.3	高輝度 LHC のための初段エンドキャップ部ミューオントリガーの性能評価パターンマッチングアルゴリズムにより再構成した TGC 飛跡の角度分解能モンテカルロシミュレーションを用いた検出効率の評価5.2.1 エンドキャップおよびフォワード領域5.2.2 最前方領域5.2.3 現行および Run-3 におけるトリガーアルゴリズムとの比較実データを用いたトリガーレートの評価5.3.1 エンドキャップおよびフォワード領域5.3.2 最前方領域	 115 115 116 118 120 121 121
第5章 5.1 5.2 5.3	高輝度 LHC のための初段エンドキャップ部ミューオントリガーの性能評価パターンマッチングアルゴリズムにより再構成した TGC 飛跡の角度分解能モンテカルロシミュレーションを用いた検出効率の評価5.2.1 エンドキャップおよびフォワード領域5.2.2 最前方領域5.2.3 現行および Run-3 におけるトリガーアルゴリズムとの比較実データを用いたトリガーレートの評価5.3.1 エンドキャップおよびフォワード領域5.3.2 最前方領域5.3.3 現行のトリガーアルゴリズムとの比較	 115 115 116 118 120 121 121 124
第 5 章 5.1 5.2 5.3 第 6 章	高輝度 LHC のための初段エンドキャップ部ミューオントリガーの性能評価 パターンマッチングアルゴリズムにより再構成した TGC 飛跡の角度分解能 モンテカルロシミュレーションを用いた検出効率の評価 5.2.1 エンドキャップおよびフォワード領域 5.2.2 最前方領域 5.2.3 現行および Run-3 におけるトリガーアルゴリズムとの比較 実データを用いたトリガーレートの評価 5.3.1 エンドキャップおよびフォワード領域 5.3.2 最前方領域 5.3.3 現行のトリガーアルゴリズムとの比較 トリガー判定ボード Sector Logic	 115 115 116 118 120 121 121 124 125
第5章 5.1 5.2 5.3 第6章 6.1	高輝度 LHC のための初段エンドキャップ部ミューオントリガーの性能評価 パターンマッチングアルゴリズムにより再構成した TGC 飛跡の角度分解能 モンテカルロシミュレーションを用いた検出効率の評価 5.2.1 エンドキャップおよびフォワード領域 5.2.2 最前方領域 5.2.3 現行および Run-3 におけるトリガーアルゴリズムとの比較 実データを用いたトリガーレートの評価 5.3.1 エンドキャップおよびフォワード領域 5.3.2 最前方領域 5.3.3 現行のトリガーアルゴリズムとの比較 トリガー判定ボード Sector Logic Sector Logic のデザイン	 115 115 115 116 118 120 121 121 124 125
第5章 5.1 5.2 5.3 第6章 6.1 6.2	高輝度 LHC のための初段エンドキャップ部ミューオントリガーの性能評価 パターンマッチングアルゴリズムにより再構成した TGC 飛跡の角度分解能 モンテカルロシミュレーションを用いた検出効率の評価 5.2.1 エンドキャップおよびフォワード領域 5.2.2 最前方領域 5.2.3 現行および Run-3 におけるトリガーアルゴリズムとの比較 第二タを用いたトリガーレートの評価 5.3.1 エンドキャップおよびフォワード領域 5.3.2 最前方領域 5.3.3 現行のトリガーアルゴリズムとの比較 ケリガー判定ボード Sector Logic Sector Logic のデザイン トリガーロジックを搭載する FPGA	 115 115 115 116 118 120 121 121 124 125 128
第5章 5.1 5.2 5.3 第6章 6.1 6.2	高輝度 LHC のための初段エンドキャップ部ミューオントリガーの性能評価 パターンマッチングアルゴリズムにより再構成した TGC 飛跡の角度分解能 モンテカルロシミュレーションを用いた検出効率の評価 5.2.1 エンドキャップおよびフォワード領域 5.2.2 最前方領域 5.2.3 現行および Run-3 におけるトリガーアルゴリズムとの比較 実データを用いたトリガーレートの評価 5.3.1 エンドキャップおよびフォワード領域 5.3.2 最前方領域 5.3.3 現行のトリガーアルゴリズムとの比較 トリガー判定ボード Sector Logic Sector Logic のデザイン トリガーロジックを搭載する FPGA 6.2.1 Block RAM	 115 115 115 116 118 120 121 121 124 125 128 128
第5章 5.1 5.2 5.3 第6章 6.1 6.2	高輝度 LHC のための初段エンドキャップ部ミューオントリガーの性能評価 パターンマッチングアルゴリズムにより再構成した TGC 飛跡の角度分解能 モンテカルロシミュレーションを用いた検出効率の評価 5.2.1 エンドキャップおよびフォワード領域 5.2.2 最前方領域 5.2.3 現行および Run-3 におけるトリガーアルゴリズムとの比較 実データを用いたトリガーレートの評価 5.3.1 エンドキャップおよびフォワード領域 5.3.2 最前方領域 5.3.3 現行のトリガーアルゴリズムとの比較 5.3.3 現行のトリガーアルゴリズムとの比較 トリガー判定ボード Sector Logic Sector Logic のデザイン トリガーロジックを搭載する FPGA 6.2.1 Block RAM 6.2.2 UltraRAM	 115 115 115 116 118 120 121 121 124 125 128 128 128 128
第5章 5.1 5.2 5.3 第6章 6.1 6.2 6.3	高輝度 LHC のための初段エンドキャップ部ミューオントリガーの性能評価 パターンマッチングアルゴリズムにより再構成した TGC 飛跡の角度分解能 モンテカルロシミュレーションを用いた検出効率の評価 5.2.1 エンドキャップおよびフォワード領域 5.2.2 最前方領域 5.2.3 現行および Run-3 におけるトリガーアルゴリズムとの比較 5.2.4 エンドキャップおよびフォワード領域 5.2.5 最前方領域 5.3.1 エンドキャップおよびフォワード領域 5.3.2 最前方領域 5.3.3 現行のトリガーアルゴリズムとの比較 5.3.3 現行のトリガーアルゴリズムとの比較 トリガー判定ボード Sector Logic Sector Logic のデザイン トリガーロジックを搭載する FPGA 6.2.1 Block RAM 6.2.2 UltraRAM Sector Logic が受け取るデータフォーマット	 115 115 115 116 118 120 121 121 124 125 128 128 128 129

		6.3.2 Tile カロリメータから受け取るデータフォーマット	130
		6.3.3 NSW から受け取るデータフォーマット	130
		6.3.4 RPC から受け取るデータフォーマット	130
6	.4	MDT Trigger Processer へ送信するデータフォーマット	130
6	.5	MUCTPI へ送信するデータフォーマット	132
第 7	章	Sector Logic に実装するトリガー用ファームウェアの開発	134
7	.1	ファームウェアの概要	134
7	.2	パターンマッチングの実装....................................	134
		7.2.1 実装するロジックの概要	134
		7.2.2 パターンマッチングファームウェアの概要	141
7	.3	パターンマッチングに必要なメモリ量の見積もり	148
		7.3.1 ワイヤー	148
		7.3.2 ストリップ	148
		7.3.3 Coincidence Window	148
7	.4	シミュレーションによる動作試験	149
		7.4.1 TGC Hit Processor	149
		7.4.2 Address Specifier	149
		7.4.3 UltraRAM	151
		7.4.4 Track Selector	151
第8	章	結論と今後の展望	156
		謝辞	157
		参考文献	158
付 錡	₹A	高輝度 LHC のためのミューオントリガーロジックの性能評価	162
А	1.1	TGC 飛跡の角度分解能	162
А	1.2	電荷識別を用いたトリガーロジック	163
A	1.3	実データを用いたトリガーレートの評価	167
付 錡	₿B	パターンマッチングファームウェアのシミュレーション結果	169
В	3.1	TGC Hit Processor	169
В	3.2	Address Specifier	170

図目次

1.1	ヒッグス粒子の生成過程のファインマンダイアグラム	3
1.2	ヒッグス粒子の質量を 125 GeV とした場合の, 重心系エネルギー √s に対するヒッグス	
	粒子の生成断面積 σ. ^[1]	3
1.3	ヒッグス粒子の主な崩壊過程のファインマンダイアグラム	4
1.4	ヒッグス粒子の質量と各崩壊過程での崩壊分岐比の相関. ^[1]	4
1.5	重心系エネルギー $\sqrt{s}=13~{ m TeV}$ のデータを用いて測定した各粒子とヒッグス粒子との結	
	合定数の測定結果を, 粒子の質量の関数として示す. ^[3]	5
1.6	重心系エネルギー $\sqrt{s}=14~{ m TeV}$ における各粒子の質量と結合定数のシミュレーション結	
	果. ^[4]	6
1.7	重心系エネルギー $\sqrt{s}=13~{ m TeV}$ のデータを用いて ATLAS で測定した各超対称性粒子	
	の質量の棄却領域. ^[6]	7
1.8	チャージーノとニュートラリーノの対生成プロセスにおけるファインマンダイアグラム	
	と高輝度 LHC における質量の探索領域. ^[7]	8
1.9	信号事象のアクセプタンスとトリガーの <i>p</i> T 閾値の対応関係. ^[8]	9
1.10	ミューオントリガーの <i>p</i> _T 閾値とアクセプタンスの相関. ^[9]	9
2.1	陽子加速システムの全体図. ^[10]	12
2.2	LHC 加速器の運転とアップグレード計画. ^[8]	12
2.3	ATLAS 検出器の断面図. ^[11]	13
2.4	ATLAS 実験で用いられる座標系	14
2.5	ATLAS 検出器の超伝導磁石の配置. ^[11]	15
2.6	トロイド磁石による磁場のηに対する依存性. ^[11]	15
2.7	ビーム軸から見た <i>x – y</i> 平面での磁場の分布. ^[12]	15
2.8	バレル部の内部飛跡検出器の構造図. ^[11]	17
2.9	エンドキャップ部の内部飛跡検出器の構造図. ^[11]	17
2.10	ビーム軸方向から見た IBL の断面図. ^[13]	18
2.11	パイルアップ数に対する $tar{t}$ イベントでの primary vertex の位置分解能と再構成効率. $^{[14]}$	18
2.12	SCT モジュールによる入射粒子の通過位置測定の概念図	19
2.13	SCT モジュールの写真. ^[11]	19
2.14	ATLAS 検出器におけるカロリメータの断面図. ^[11]	20

2.15	電磁カロリメータの構造. ^[11]	1
2.16	Tile カロリメータの構造. ^[11]	1
2.17	Tile カロリメータのセルの配置図. ^[11]	1
2.18	HEC $\mathcal{O} R - \phi \boxtimes \geq R - z \boxtimes [11]$	2
2.19	冷却装置の中に設置されている FCal の配置図. ^[11]	3
2.20	ミューオン検出器の断面図. ^[11]	4
2.21	ビーム軸方向から見たミューオン検出器の配置図. ^[11]	5
2.22	ミューオン検出器の配置図. ^[15]	6
2.23	バレル部での RPC 検出器の配置. ^[11]	:7
2.24	RPC 検出器の構造. ^[11]	:7
2.25	TGC 検出器の構造. ^[11]	8
2.26	TGC Triplet と Doublet の断面図. ^[11]	8
2.27	ドリフトチューブの断面図. ^[11]	9
2.28	MDT の構造. ^[11]	9
2.29	CSC の断面図. ^[11]	9
2.30	エンドキャップ部の CSC の配置図. ^[11]	9
2.31	CSC の読み出しの概念図. ^[11]	0
2.32	CSC のカソードストリップに誘起される電荷分布. ^[11]	0
2.33	Run-2 におけるトリガーシステムの概要. ^[16]	1
2.34	Run-2 における Trigger Menu の一例. ^[17]	4
2.35	NSW の構造	5
2.36	Run-3 におけるミューオン検出器の配置図 3	6
2.37	sTGC の断面図. ^[19]	7
2.38	MM の断面図と動作原理. ^[20]	7
2.39	ビーム軸方向から見た RPC BIS78 と sMDT BIS78 の配置図. ^[21] 3	7
2.40	RPC BIS78 の断面図. ^[21]	8
2.41	クラブ空洞を用いた陽子バンチ制御の概念図. ^[23]	:0
2.42	幾何的損失係数 R と衝突点での β 関数 β^* の相関. ^[24]	:0
2.43	Separation レベリングの概念図. ^[25]	:1
2.44	Crossing Angle レベリングの概念図. ^[25]	:1
2.45	$\beta^* \nuベリングの概念図.^{[25]}$	1
2.46	高輝度 LHC におけるルミノシティレベリングの有無によるルミノシティの違い. ^[26] . 4	:1
2.47	内部飛跡検出器が高輝度 LHC の運転終了までに受ける放射線量の分布. ^[27] 4	2
2.48	内部飛跡検出器が高輝度 LHC の運転終了までに受ける吸収線量の分布. ^[27] 4	:2
2.49	高輝度 LHC における内部飛跡検出器の構造. ^[28] 4	:3
2.50	高輝度 LHC のトリガーシステムの概要. ^[8]	:4

2.51	$p_{ m T}$ が 70 GeV の電子が通過した場合の Trigger Tower と Super Cell を用いたシャワー
	形状の識別の概念図. ^[29]
2.52	高輝度 LHC における Trigger Menu の一例 . ^[8] 46
3.1	TGC の配置図. ^[31]
3.2	TGC EI, FI チェンバーの配置図. ^[31] 48
3.3	TGC の M1, M3 ステーションの配置図. ^[31] 49
3.4	TGC のトリガー判定に用いられる単位の模式図. ^[11]
3.5	エンドキャップ部初段ミューオントリガーアルゴリズムの概要. ^[32] 50
3.6	TGC のエレクトロニクスとデータの流れ. ^[11] 51
3.7	ASD ボードの写真. ^[15]
3.8	2 つの Doublet のワイヤー用 SLB のブロック図. ^[31]
3.9	DSB 用のコインシデンスマトリックスのブロック図. ^[31]
3.10	デクラスタリングアルゴリズムの概念図. ^[31] 54
3.11	HPT ボードのブロック図. ^[31] 54
3.12	SL ボードの写真. ^[33]
3.13	SL ボードに搭載されている主なチップの配置図. ^[33]
3.14	ある RoI (場所) における $\Delta R \cdot \Delta \phi$ の CW. ^[34]
3.15	衝突点由来でない荷電粒子によるフェイクトリガーの概念図 56
3.16	Run-3 のエンドキャップ部初段ミューオントリガーシステムの概念図. ^[32] 58
3.17	Run-2 で取得した $p_{\rm T}$ 閾値 20 GeV におけるトリガー発行数の η 分布. ^[15] 59
3.18	Run-3 で期待される $p_{\rm T}$ 閾値 20 GeV におけるトリガー発行数の η 分布. ^[36] 59
3.19	New SL ボードの写真と主な I/O, IC チップ. ^[22] 60
3.20	TGC のトリガーセクター, NSW のセクター, 1 つの NSW TP が担当する NSW のセク
	ター領域の関係. ^[38]
3.21	高輝度 LHC での初段ミューオントリガーシステムのブロック図. ^[8]
3.22	TGC EI の構造. ^[15]
3.23	高輝度 LHC における TGC エレクトロニクスのブロック図. ^[15]
3.24	高輝度 LHC における PS ボードの簡略化した回路図. ^[15]
3.25	高輝度 LHC でのエンドキャップ部初段ミューオントリガーアルゴリズムの概要 67
4.1	パターンとして保存する飛跡の情報 70
4.2	TGC Triplet と Doublet のワイヤーの配置
4.3	パターンマッチングの概念図71
4.4	ワイヤーのパターンリスト作成手法の概要図72
4.5	磁場の 8 回対称性を考慮したエンドキャップ領域とフォワード領域におけるトリガーセ
	クターの分け方

4.6	エンドキャップ領域における M3 の代表点 4 チャンネルに対して, p _T が 5 GeV のパター	
	ンを全て保存するために必要な M2 と M1 の代表点の領域の幅	74
4.7	フォワード領域における M3 の代表点 4 チャンネルに対して, <i>p</i> T が 5 GeV のパターン	
	を全て保存するために必要な M2 と M1 の代表点の領域の幅	74
4.8	p _T が 5 GeV のミューオンが通過した際の, エンドキャップ領域における M1 と M3 の	
	代表点のチャンネル差の分布....................................	75
4.9	$p_{ m T}$ が 5 GeV のミューオンが通過した際の, フォワード領域における M1 と M3 の代表	
	点のチャンネル差の分布	76
4.10	ストリップのパターンリスト作成手法の概要図	76
4.11	エンドキャップ領域のトリガーセクターにおける TGC チェンバーの配置図	77
4.12	エンドキャップ領域における M3 の代表点 8 チャンネルに対して, p _T が 5 GeV のパター	
	ンを全て保存するために必要な M1 の代表点の領域の幅	78
4.13	エンドキャップ領域における M3 の代表点 8 チャンネルに対して, p _T が 5 GeV のパター	
	ンを全て保存するために必要な M2 の代表点の領域の幅	78
4.14	2017 年の運転における TGC 各層のヒット検出効率分布. ^[39]	79
4.15	高 <i>p</i> _T のものを優先する方法の概念図	81
4.16	マッチしたレイヤー数が多いものを優先する方法の概念図	81
4.17	高 p_{T} のものを優先する方法によって得られた $p_{\mathrm{T}}=80~\mathrm{GeV}$ のミューオンが通過したと	
	きの角度差の分布	82
4.18	マッチしたレイヤー数が多いものを優先する方法によって得られた $p_{ m T}=80~{ m GeV}$ のミュー	
	オンが通過したときの角度差の分布............................	82
4.19	各 p_{T} のミューオンが通過した場合にパターンマッチングで得られた飛跡の角度情報 ($\Delta heta$.	
	$\Delta \phi)$ の分布	84
4.20	高 p_{T} のミューオンが通過した場合にパターンマッチングで得られた飛跡の角度情報 ($\Delta heta$.	
	$\Delta \phi)$ の分布	85
4.21	p_{T} 閾値 5, 10, 15, 20 GeV での Coincidence Window	85
4.22	CW を滑らかにする処理の前後での CW の変化...............	86
4.23	p_{T} 閾値ごとのパターンマッチングの検出効率	86
4.24	ATLAS 検出器のミューオン検出器の <i>R – z</i> 図	87
4.25	磁場内部の検出器でカバーされる $\eta-\phi$ 領域をビーム軸方向から見た図	88
4.26	異なる電荷のミューオンが TGC BW の同じ領域に入射する場合の飛跡	88
4.27	TGC BW で発行されたトリガーの p_{T} 閾値, 位置, 電荷情報により NSW とコインシデ	
	ンスをとるかを判定するロジックの概念図	89
4.28	wire block を通過したミューオンが NSW にヒットを残す確率の分布	90
4.29	TGC EI の構造図. ^[15]	90

4.30	TGC BW で発行されたトリガーの $p_{\rm T}$ 閾値, 位置, 電荷情報により TGC EI とコインシ	
	デンスをとるかを判定するロジックの概念図	91
4.31	TGC BW の $ \eta = 1.05$ 付近で $p_{ m T}$ 閾値 20 GeV のトリガーが発行された場合に, ミュー	
	オンが TGC EI にヒットを残す確率の wire block の位置に対する分布	92
4.32	TGC BW の $ \eta = 1.3$ 付近で $p_{ m T}$ 閾値 20 GeV のトリガーが発行された場合に, ミュー	
	オンが TGC EI にヒットを残す確率の wire block の位置に対する分布.	92
4.33	p_{T} 閾値 20 GeV におけるミューオンの検出効率と電荷情報を用いる場合と用いない場合	
	の検出効率の比	93
4.34	TGC BW の飛跡と NSW の飛跡の角度差 β の定義	94
4.35	TGC BW の飛跡と NSW の飛跡の角度差 β とオフライン解析で得た $p_{\rm T}$ の逆数との関係.	94
4.36	磁場の強さが異なる2つの領域での角度差 $ \beta $ とオフライン解析で得た p_{T} の相関の分布.	95
4.37	βの閾値を定義する際のグループの分け方	95
4.38	$eta = 1/p_{\mathrm{T}}$ の分布から閾値を得る手順	97
4.39	各 p_{T} 閾値での NSW を用いたトリガーロジックの検出効率をミューオンの p_{T} の関係と	
	して示す....................................	98
4.40	p_{T} 閾値 20 GeV の場合の p_{T} 閾値以上のミューオンに対する検出効率の $\eta \cdot \phi$ 分布	98
4.41	磁場が弱い領域の分布	99
4.42	p_{T} 閾値 20 GeV での磁場が弱い領域に対するマスクの有無による検出効率の変化	99
4.43	TGC EI と MDT EI の配置の対応関係	100
4.44	R-z平面における TGC EI と MDT EI の配置	101
4.45	TGC BW で再構成した飛跡の位置と TGC EI の位置の差 $d\eta$ とミューオンの $p_{\rm T}$ の関係.	101
4.46	$d\eta$ の閾値を定義する際の $\eta \cdot \phi$ 方向のグループの分け方	102
4.47	各領域での dη の分布と閾値	103
4.48	各 <i>p</i> T 閾値での TGC EI を用いたトリガーロジックの検出効率	103
4.49	RPC BIS78 と TGC の情報を組み合わせたロジックの概念図. ^[22]	104
4.50	RPC BIS78 の角度情報を用いたロジックの概念図. ^[22]	105
4.51	$\eta = 1.16, \phi = 0.31$ rad における各 $p_{\rm T}$ のミューオンのヒット分布から作成した η の角度	
	情報を使用した Window	106
4.52	$\eta = 1.16, \phi = 0.31$ rad における各 p_{T} のミューオンのヒット分布から作成した ϕ の角度	
	情報を使用した Window	107
4.53	RPC BIS78 とのコインシデンスをとる前後での現行の 20 GeV 閾値のトリガーの効率. ^[22]	108
4.54	Tile カロリメータを用いたトリガーロジックの概念図...........	109
4.55	ミューオンが通過した際に Tile カロリメータで測定されるエネルギーの分布	110
4.56	各 <i>p</i> T 閾値での Tile カロリメータを用いたトリガーロジックの検出効率	110
4.57	p _T 閾値 20 GeV における各検出器を用いたトリガーロジックにおける検出効率	111
4.58	CSC のチェンバー構造	112

4.59	最前方領域でのトリガーの閾値を決める際のグループ分け	112
4.60	最前方領域でのトリガーロジックに用いる NSW の飛跡の角度情報 ($\eta_{ m seg} \cdot \phi_{ m seg}$)	113
4.61	最前方領域におけるトリガーロジックの閾値	114
5.1	<i>р</i> т が 20 GeV のミューオンが通過した場合に得られる飛跡の角度測定分解能	116
5.2	5 - 20 の各 <i>p</i> _T 閾値での 1.05 < <i>n</i> < 1.3 での検出効率	117
5.3	5 - 20 の各 <i>p</i> _T 閾値での 1.3 < <i>n</i> < 2.4 での検出効率	117
5.4	5 - 20 の各 pr 閾値での最前方領域での検出効率	118
5.5	現行および Run-3 におけるトリガーアルゴリズムと高輝度 LHC のトリガーアルゴリズ	
	ムを用いた場合の検出効率	119
5.6	実データを用いて作成したサンプルのパイルアップと TGC のヒット数の分布	120
5.7	エンドキャップおよびフォワード領域における $m_{\rm T}$ 閾値 20 GeV でのルミノシティとト	
	リガーレートの関係	122
5.8	高輝度 LHC で予想される瞬間ルミノシティ 7.5 ×10 ³⁴ cm ⁻² s ⁻¹ におけるエンドキャッ	122
0.0	プおよびフォワード領域での 5 - 20 の各 $p_{\rm T}$ 閾値のトリガーレート	122
59	最前方領域における $m_{\rm r}$ 閾値 20 GeV でのルミノシティとトリガーレートの関係	123
5.10	高輝度 LHC で予想される瞬間ルミノシティ 7.5 ×10 ³⁴ cm ⁻² s ⁻¹ における最前方領域で	120
0.10	の各 m 闘値のトリガーレート	123
5.11	2018 年のデータ取得におけるルミノシティと p_{T} 閾値 20 GeV のトリガーレートの関係. ^[36]	1 2 0
6.1	トリカー判定ホードと MDT TP かカバーする領域	126
6.2	トリガー判定ボードのブロック図. ^[0]	127
7.1	SL に実装するトリガー用ファームウェアの概要.	135
7.2	パターンマッチングのファームウェアの概要	136
7.3	ワイヤーパターンマッチングの最小領域の範囲とパターン抽出の概念図	137
7.4	ストリップパターンマッチングの最小領域の範囲とパターン抽出の概念図	139
7.5	ミューオンが各層のワイヤーに 1 つずつヒットを残すときのパターンマッチングの試行	
	回数の計算例	139
7.6	パターンマッチングの試行回数の分布....................................	140
7.7	TGC Triplet における Declustering の概念図	140
7.8	TGC Doublet における Declustering の概念図	141
7.9	Declustering を用いた場合のパターンマッチングの試行回数の分布	141
7.10	ストリップパターンマッチングのファームウェアの概要	142
7.11	TGC Hit Processor の概念図	143
7.12	Address Specifier のファームウェアの概要	144
7.13	各ステーションにおけるヒット数の定義	145

7.14	Address Specifier の概念図	146
7.15	Track Selector のファームウェアの概要	147
7.16	TGC のヒット情報の入力の組み合わせと TGC Hit Processor の機能から予想される出	
	力の概念図	150
7.17	TGC Hit Processor の回路シミュレーション (M1)	150
7.18	2 つの Address Specifier が扱う TGC のヒットと各代表点の ID の図	151
7.19	Address Specifier 0 の回路シミュレーション	152
7.20	シミュレーションで入力したヒットの組み合わせから再構成される飛跡	153
7.21	UltraRAM の回路シミュレーション	154
7.22	Track Selector の回路シミュレーション	155
A 1	~ が 80 5 CoV のミューオンが通過した場合に得ためて恐昧の毎年測字分報能	169
A.I	$p_{\rm T}$ h 80, 5 GeV のミューオンが通過した場合に待ちれる飛動の角度側定力解胞	102
A.2	IGU BW の $ \eta = 1.05$ 竹虹 C $p_{\rm T}$ 國他 15 GeV のトリカーが先行された場合に、ミュー オンが TCC FL に に い し か 健士 確定の 合本	169
1 9	オンか IGU EI にヒットを残9 雌率の万中	103
A.3	IGU BW の $ \eta = 1.3$ 内辺 $c_{p_{\rm T}}$ 國祖 15 GeV のトリカーが発行された場合に、ミュー オンが TCC FL に に い し か 健士 確定の 合本	169
	$A > \mu$ IGU EI にヒットを残 9 帷率の万中	163
A.4	TGU BW の $ \eta = 1.05$ 付近 c_{pT} 阈値 10 GeV のトリカーが発行された場合に、ミュー	104
A =	オンか $IGU EI にヒットを残り 帷 率の分布$	164
A.5	TGU BW の $ \eta = 1.3$ 内近じ $p_{\rm T}$ 阈値 10 GeV のトリカーが発行された場合に、ミュー	104
• •	オンか TGC EI にヒットを残す 雌率の分布	164
A.6	TGC BW の $ \eta = 1.05$ 付近で $p_{\rm T}$ 閾値 5 GeV のトリカーか発行された場合に、ミュー	
	オンか TGC EI にヒットを残す確率の分布	165
A.7	TGC BW の $ \eta = 1.3$ 付近で $p_{\rm T}$ 閾値 5 GeV のトリカーか発行された場合に、ミューオ	
	ンか TGC EI にヒットを残す 雌率の分布	165
A.8	上から $p_{\rm T}$ 閾値 15, 10, 5 GeV における (左) ミューオンの検出効率と (石) 電荷情報を用	
	いたトリガーロジックを用いる場合と用いない場合の検出効率の比	166
A.9	$1.05 < \eta < 2.4$ における $p_{\rm T}$ 閾値 15, 10, 5 GeV でのルミノシティとトリガーレートの	
	関係	167
A.10	$2.4 < \eta < 2.6$ における $p_{\rm T}$ 閾値 15, 10, 5 GeV でのルミノシティとトリガーレートの関係.	168
B.1	TGC Hit Processor の回路シミュレーション (M2)	169
B.2	TGC Hit Processor の回路シミュレーション (M3)	169
B.3	Address Specifier 1 の回路シミュレーション	170
-		

表目次

1.1	標準模型を構成するフェルミオン	1
1.2	標準模型を構成するボソン...................................	2
1.3	ヒッグス粒子の質量が 125 GeV の場合の崩壊分岐比と相対誤差. ^[2]	4
1.4	超対称性から予言されている超対称性粒子	7
2.1	各内部飛跡検出器の性能. ^[11]	16
2.2	各ミューオン検出器の性能. ^[11]	23
2.3	MDT と sMDT のパラメータ. ^[22]	38
4.1	各 <i>p</i> _T 閾値でのパターンマッチングの検出効率	86
5.1	5 - 20 の各 <i>p</i> _T 閾値での 1.05 < η < 1.3 での検出効率のフィッティングの結果	116
5.2	5 - 20 の各 p _T 閾値での 1.3 < η < 2.4 での検出効率のフィッティングの結果	117
5.3	5 - 20 の各 <i>p</i> _T 閾値での最前方領域での検出効率のフィッティングの結果	118
5.4	現行および Run-3 におけるトリガーアルゴリズムと高輝度 LHC のトリガーアルゴリズ	
	ムの検出効率のフィッティングの結果	119
5.5	実データ取得時のビームのパラメータ	120
5.6	高輝度 LHC で予想される瞬間ルミノシティ 7.5 $ imes 10^{34} m cm^{-2} s^{-1}$ におけるエンドキャッ	
	プおよびフォワード領域での 5 - 20 の各 p_{T} 閾値のトリガーレート	121
5.7	高輝度 LHC で予想される瞬間ルミノシティ 7.5 ×10 ³⁴ cm ⁻² s ⁻¹ における 2.4 < η < 2.6	
	での 5 - 20 の各 <i>p</i> T 閾値のトリガーレート	123
6.1	エンドキャップ部のトリガー判定回路に必要な RX と TX の数. ^[8]	126
6.2	XCVU9P のリソース量. ^[42]	128
6.3	36 Kb RAM で設定可能な入力アドレス幅と出力データ幅	128
6.4	バンチ衝突ごとに TGC から受け取るデータフォーマット	129
6.5	NSW で再構成した飛跡のデータフォーマット	130
6.6	バンチ衝突ごとに RPC BIS78 から受け取るデータフォーマット. ^[22]	131
6.7	RPC BIS78 で再構成した飛跡のデータフォーマット. ^[22]	131
6.8	Endcap SL から MDT TP へ送信するデータフォーマット	132
6.9	Endcap SL から MUCTPI へ送信するデータフォーマット	133

7.1	ワイヤーのパターンリストに保存するη方向のミューオンのトラック情報	136
7.2	ストリップのパターンリストに保存する ϕ 方向のミューオンのトラック情報	138
7.3	Address Specifier から入力アドレスを出力する際の優先順位	145
7.4	例として図 7.18 の Address Specifier 0 が正しく動作する場合に予想される出力	152
7.5	今回のテストで使用した UltraRAM に保存する飛跡の角度情報	153

B.1 Address Specifier 1 が正しく動作する場合に予想される出力 170

1.1 標準模型

標準模型は,物質を構成する基本粒子である素粒子とそれらの間に働く相互作用を現在最も正確に記述している理論である.自然界は4つの基本的な相互作用(強い相互作用,弱い相互作用,電磁相互作用, 重力相互作用)で構成されると考えられているが,標準模型は重力相互作用以外の3つの相互作用について記述している.

標準模型を構成する素粒子は 17 種類あり, フェルミオンとボソンに大別される.フェルミオンは, 表 1.1 に示すように 3 世代 6 種類のクォークとレプトンで構成されている.ボソンは,表 1.2 に示すように電磁相互作用,強い相互作用,弱い相互作用を媒介するゲージ粒子,質量の起源であるヒッグス粒子 で構成されている.

1.2 ATLAS 実験で目指す物理

LHC の ATLAS と CMS 両実験では 2012 年にヒッグス粒子を発見し,素粒子標準模型が完成した. しかし,標準模型には階層性問題や暗黒物質の存在などいまだに多くの問題が残っている.現在ヒッグス 粒子を生成できる加速器は LHC のみであるため, ATLAS 実験で湯川結合定数などのヒッグス粒子の詳 細な研究を行うことが重要な課題である.

また, ATLAS 実験では標準模型を超える新物理の直接探索を行っている. LHC の高い重心系エネル ギーによる TeV スケールでの超対称性粒子 (SUSY) を始めとした新粒子の探索を行っている.

2027 年には標準模型の精密測定や物理探索を目的としてビーム輝度をこれまでの約3倍に向上させた高輝度 LHC が運転開始予定であり,高統計を活かした生成断面積の小さい新粒子の検出やヒッグス

	記号			フレン	雪帯
	第1世代	第2世代	第3世代		电响
クォーク	u	с	t	1/2	+2/3
	d	s	b	1/2	-1/3
レプトン	ν_e	$ u_{\mu}$	$\nu_{ au}$	1/2	0
	e-	μ^-	$ au^-$	1/2	-1

表 1.1:標準模型を構成するフェルミオン.

	記号	スピン	電荷	相互作用
	γ	1	0	電磁相互作用
ゲージギソン	g	1	0	強い相互作用
	W^{\pm}	1	± 1	弱い相互作用
	Z	1	0	弱い相互作用
スカラーボソン	Н	0	0	-

表 1.2:標準模型を構成するボソン.

粒子の精密測定を行う.以下ではヒッグス粒子の精密測定と SUSY 粒子探索に絞って,現在の測定状況 と高輝度 LHC で期待される結果について説明する.

1.2.1 ヒッグス粒子の精密測定

ヒッグス粒子 (*H*) とフェルミオン (*f*) の結合定数 ($g_{H\bar{f}f}$) は標準理論では式 1.1 で表され, フェルミオンの質量に対して比例関係にある.

$$g_{H\overline{f}f} = \frac{m_f}{v} \ . \tag{1.1}$$

ここで m_f はフェルミオンの質量, v はヒッグス場の真空期待値である.新物理による寄与によって, この比例関係にズレが生じる可能性があるため, 湯川結合定数を精密に測定することで新物理に対する手がかりを得ることができる.ここでは, ヒッグス粒子の結合定数の測定をする上で重要な, ヒッグス粒子の主な生成過程と崩壊過程について説明する.さらに, 現在のヒッグス粒子の結合定数の測定状況を示し, 高輝度 LHC で期待される結果について説明する.

ヒッグス粒子の生成過程

ヒッグス粒子の主な生成過程は gluon-gluon fusion (ggF) 過程, vector boson fusion (VBF) 過程, vector boson associated (VH) 過程, top quark associated (ttH) 過程の 4 つである. 図 1.1 に各生成過程のファインマンダイアグラムを示す. 図 1.2 に LHC-ATLAS 実験におけるヒッグス粒子の各生成過程の生成断面積を示す.

ggF 過程

LHC で最も高い生成断面積を持つ過程で、トップクォークのループを通してヒッグス粒子が生成 する.

VBF 過程

2 つのクォークから放出されるベクターボソンの結合でヒッグス粒子が生成される過程. この過程 では運動量の大きい 2 本のジェットが前方に出るという特徴がある.



図 1.1: ヒッグス粒子の生成過程のファインマン ダイアグラム. yt はヒッグス粒子とトッ プクォークの湯川結合定数を示している.



図 1.2: ヒッグス粒子の質量を 125 GeV とした場 合の, 重心系エネルギー √s に対するヒッ グス粒子の生成断面積 σ.^[1]

VH 過程

2 つのクォークの対消滅により生成されたベクターボソンの輻射によりヒッグス粒子が放出される 過程.終状態はベクターボソンを伴うため,ベクターボソンの崩壊により生じたレプトンを測定す ることで背景事象の少ない測定が可能となる.

ttH 過程

トップクォークの対消滅によりヒッグス粒子が生成される過程.この過程を用いてトップクォーク とヒッグス粒子の結合定数を直接測定できる.

ヒッグス粒子の崩壊過程

ヒッグス粒子の主な崩壊過程のファインマンダイアグラムを図 1.3 に、崩壊分岐比を図 1.4 に示す. 図 1.4 から分かるように、ヒッグス粒子の質量 125 GeV の領域での主な崩壊過程は分岐比の大きいも のから順に $H \rightarrow b\bar{b}$, WW, $\tau\tau$, ZZ, $\gamma\gamma$ である. 表 1.3 にヒッグス粒子の質量が 125 GeV の場合 の各崩壊過程の崩壊分岐比を示す. ヒッグス粒子とフェルミオンの結合定数はフェルミオンの質量に 比例するため、フェルミオンの質量が重い順に崩壊分岐比も大きくなる. ヒッグス粒子とベクターボソ ンの結合定数はベクターボソンの質量の 2 乗に比例するが、ベクターボソン W/Z の質量がそれぞれ 80/91 GeV のため、ヒッグス粒子の崩壊先の対となるベクターボソンのうちー方は仮想粒子となる. そ のため $H \rightarrow WW^*/ZZ^*$ の崩壊分岐比は小さくなる.



図 1.3: ヒッグス粒子の主な崩壊過程のファイン マンダイアグラム.



図 1.4: ヒッグス粒子の質量と各崩壊過程での崩 壊分岐比の相関.^[1]

表 1.3: ヒッグス粒子の質量が 125 GeV の場合の崩壊分岐比と相対誤差.^[2]

崩壊過程	崩壊分岐比	相対誤差
$H \rightarrow b\overline{b}$	5.82×10^{-1}	$^{+1.2\%}_{-1.3\%}$
$H \to WW$	$2.14 imes 10^{-1}$	$^{+1.5\%}_{-1.5\%}$
$H \to \tau \tau$	6.27×10^{-2}	$^{+1.6\%}_{-1.6\%}$
$H \rightarrow ZZ$	2.62×10^{-2}	$^{+1.5\%}_{-1.5\%}$
$H \to \gamma \gamma$	2.27×10^{-3}	$^{+2.1\%}_{-2.1\%}$
$H \to Z\gamma$	1.53×10^{-3}	$^{+5.8\%}_{-5.8\%}$
$H \to \mu \mu$	$2.18 imes 10^{-4}$	$^{+1.7\%}_{-1.7\%}$



図 1.5:重心系エネルギー $\sqrt{s} = 13$ TeV のデータを用いて測定した各粒子とヒッグス粒子との結合定 数の測定結果を,粒子の質量の関数として示す.^[3] 青い点線が標準模型で予想される粒子の質量 と結合定数の対応関係を示す.標準模型からの有意なズレは見られない.

ヒッグス粒子の結合定数の測定

ヒッグス粒子の測定では、生成過程と崩壊過程ごとの特徴を活かして信号事象と背景事象を分離する ことで効率の良い測定を行う. 図 1.5 に重心系エネルギー 13 TeV で取得したデータを用いて測定した 結合定数の結果を示す. $H \rightarrow b\bar{b}$ の崩壊分岐比は 58% と最も大きいが, $b \, \rho_{\pi} - \rho$ は最終的にジェットと して観測されるため、陽子同士の衝突により多く生成される QCD 事象との分離が難しく測定の誤差が 大きくなる. $H \rightarrow WW^*/ZZ^*$ の崩壊分岐比はそれぞれ 21%, 2.6% と $H \rightarrow b\bar{b}$ の崩壊分岐比と比較し て小さいが、ベクターボソンの崩壊により生じたレプトンを測定することで信号事象と背景事象が区別 しやすいため、ヒッグス粒子とベクターボソンの結合定数は高い精度で測定されている.

2027 年から始まる高輝度 LHC-ATLAS 実験では, 10 年間の運転で約 3000 fb⁻¹ のデータを取得予定 である. 図 1.6 より, 3000 fb⁻¹ のデータを用いて結合定数を測定することで Run-3 までと比較して誤 差が大幅に改善されることが分かる.

1.2.2 SUSY

標準模型には、いまだヒッグス粒子の階層性問題や暗黒物質の候補などの問題がある.これに対して、 超対称性理論 (Super Symmetry) が標準模型における問題点を解決する有効な理論として注目されてい る.^[5] 超対称性理論は、標準模型の粒子とスピンが 1/2 だけ異なり電荷が等しい超対称性粒子の存在を予 言している.表 1.4 に標準模型の粒子に対応する超対称性粒子を示す.超対称性理論により階層性問題



図 1.6:重心系エネルギー $\sqrt{s} = 14$ TeV における各粒子の質量と結合定数のシミュレーション結果.^[4] 黒い点線が標準模型で予想される粒子の質量と結合定数の対応関係を示す. 緑が LHC-ATLAS 実験で取得予定の 300 fb⁻¹ のデータを用いた場合,青が高輝度 LHC-ATLAS 実験で取得予定 の 3000 fb⁻¹ のデータを用いた場合の測定精度を示している.

を説明できる場合,超対称性粒子の中で最も軽い粒子 (Lightest SUSY Partner, LSP)の質量は数 TeV 以下の質量領域にあることが期待されている.図 1.7 に重心系エネルギー 13 TeV で取得したデータを 用いて測定した各超対称性粒子の質量の棄却領域を示す.

2027 年から始まる高輝度 LHC-ATLAS 実験では, 10 年間の運転で約 3000 fb⁻¹のデータを取得予定 である. Run-3 までに取得予定の 350 fb⁻¹のデータと比較して約 10 倍の統計が得られるため, 質量の 探索領域を広げることができる. 特に, 断面積が低い電弱超対称性粒子の探索にはデータの統計量が要求 される. 図 1.8 に, チャージーノとニュートラリーノの対生成プロセスにおける質量の探索領域を例とし て示す. 3000 fb⁻¹ のデータを用いることで, 現在までに得られた制限よりも探索領域が数百 GeV 広が ることが分かる.

1.3 ミューオントリガーのアップグレードの重要性

高輝度 LHC ではルミノシティの増加に伴いビーム交差あたりの衝突数(パイルアップ)が増加する ため, 背景事象によるトリガーレートが増加する. トリガーの $p_{\rm T}$ に対する閾値を上げることでレートを 抑制することは可能だが, 信号事象のアクセプタンスが小さくなる. 図 1.9 に複数の物理現象に対する信 号事象のアクセプタンスとトリガーの $p_{\rm T}$ 閾値の対応関係を示す. 以下では, ミューオントリガーのアッ プグレードの重要性について WH → $\mu\nu b\bar{b}$ 過程を例として説明する.

高い pT を持つミューオンはベクターボソン W/Z などの崩壊で生成されるため, ミューオントリガー

-		記号			フレン	重告
		第1世代	第2世代	第3世代		电刊
スフェルミオン	スクォーク (q̃)	ũ	ĩ	\tilde{t}	0	+2/3
		\tilde{d}	\tilde{s}	\tilde{b}	0	-1/3
	スレプトン (\tilde{l})	$\tilde{ u_e}$	$ ilde{ u_{\mu}}$	$ ilde{ u_ au}$	0	0
		ẽ	$ ilde{\mu}$	$ ilde{ au}$	0	-1
	ニュートラリーノ $(ilde{\chi}^0)$	$ ilde{\gamma}, ilde{Z}^0, ilde{H}^0_1, ilde{H}^0_2$			1/2	0
ボシーノ	チャージーノ $(ilde{\chi}^{\pm})$	$ ilde{W}^{\pm}, ilde{H}^{\pm}$			1/2	± 1
	グルイーノ	\widetilde{g}		1/2	0	
	グラビティーノ	$ ilde{G}$		3/2	0	

表 1.4:超対称性から予言されている超対称性粒子.

ATLAS SUSY Searches* - 95% CL Lower Limits

Model Signature $\int \mathcal{L} dt \, [\mathbf{fb}^{-1}]$ Reference Mass limit 139 36.1 1.9 $m(\tilde{\chi}_{1}^{0}) < 400 \text{ GeV}$ $m(\tilde{q}) \cdot m(\tilde{\chi}_{1}^{0}) = 5 \text{ GeV}$ $m(\tilde{\chi}_{1}^{0}) = 0 \text{ GeV}$ $m(\tilde{\chi}_{1}^{0}) = 1000 \text{ GeV}$ ATLAS-CONF-2019-040 1711.03301 $\tilde{q}\tilde{q}, \tilde{q} \rightarrow q\tilde{\chi}_1^0$ 0 e, μ mono-jet 2-6 jets 1-3 jets E_T^{miss} E_T^{miss} 0.71 Searches 0 e, µ 2-6 jets E_T^{miss} 139 ATLAS-CONF-2019-040 ATLAS-CONF-2019-040 $\tilde{g}\tilde{g}, \tilde{g} \rightarrow q\bar{q}\tilde{\chi}_{1}^{0}$ 2.35 1.15-1.95 m($\tilde{\chi}_{1}^{0}$)<800 GeV m(\tilde{g})-m($\tilde{\chi}_{1}^{0}$)=50 GeV 2 jets E_T^{miss} 7-11 jets E_T^{miss} 6 jets 1706.03731 1805.11381 $\tilde{g}\tilde{g}, \tilde{g} \rightarrow q\bar{q}(\ell\ell)\tilde{\chi}_{1}^{0}$ 3 е, µ ее, µµ 36.1 36.1 1.85 1.2 nclusive $\tilde{g}\tilde{g}, \tilde{g} \rightarrow qqWZ\tilde{\chi}_{1}^{0}$ $m(\tilde{\chi}_{1}^{0}) < 400 \text{ GeV}$ $m(\tilde{g}) \cdot m(\tilde{\chi}_{1}^{0}) = 200 \text{ GeV}$ 1.8 0 e, μ SS e, μ 36.1 139 1708.02794 1909.08457 1.15 $\tilde{g}\tilde{g}, \tilde{g} \rightarrow t \tilde{t} \tilde{\chi}_1^0$ $E_T^{\rm miss}$ 0-1 e,μ SS e,μ 3 b 6 jets 79.8 139 2.25 m(t̃1)<200 GeV m(ĝ)-m(t̃1)=300 GeV ATLAS-CONF-2018-041 ATLAS-CONF-2019-015 1.25 0.9 0.58-0.82 0.74 $\tilde{b}_1 \tilde{b}_1, \tilde{b}_1 \rightarrow b \tilde{\chi}_1^0 / t \tilde{\chi}_1^{\pm}$ Multiple Multiple Multiple 36.1 36.1 139 $\begin{array}{c} \mathsf{m}(\vec{\chi}_{1}^{0}){=}300~{\rm GeV},~\mathsf{BR}(b\vec{\chi}_{1}^{0}){=}1\\ \mathsf{m}(\vec{\chi}_{1}^{0}){=}300~{\rm GeV},~\mathsf{BR}(b\vec{\chi}_{1}^{0}){=}\mathsf{BR}(t\vec{\chi}_{1}^{*}){=}0.5\\ \mathsf{m}(\vec{\chi}_{1}^{0}){=}200~{\rm GeV},~\mathsf{m}(\vec{\chi}_{1}^{*}){=}300~{\rm GeV},~\mathsf{BR}(t\vec{\chi}_{1}^{*}){=}1 \end{array}$ 1708.09266, 1711.03301 1708.09266 ATLAS-CONF-2019-015 Forbidde $\tilde{b}_1 \tilde{b}_1, \, \tilde{b}_1 {\rightarrow} b \tilde{\chi}^0_2 \rightarrow b h \tilde{\chi}^0_1$ 0 е. и 6 b E_T^{miss} 139 0.23-1.35 $\begin{array}{l} \Delta m(\tilde{\chi}_{2}^{0},\tilde{\chi}_{1}^{0}) {=}\, 130 \; \text{GeV}, \; m(\tilde{\chi}_{1}^{0}) {=}\, 100 \; \text{GeV} \\ \Delta m(\tilde{\chi}_{2}^{0},\tilde{\chi}_{1}^{0}) {=}\, 130 \; \text{GeV}, \; m(\tilde{\chi}_{1}^{0}) {=}\, 0 \; \text{GeV} \end{array}$ 1908.03122 1908.03122 0.23-0.48 squarks $$\begin{split} \tilde{t}_1 \tilde{t}_1, \ \tilde{t}_1 &\rightarrow W b \tilde{\chi}_1^0 \text{ or } t \tilde{\chi}_1^0 \\ \tilde{t}_1 \tilde{t}_1, \ \tilde{t}_1 &\rightarrow W b \tilde{\chi}_1^0 \\ \tilde{t}_1 \tilde{t}_1, \ \tilde{t}_1 &\rightarrow \tilde{t}_1 b v, \ \tilde{t}_1 \rightarrow \tau \tilde{G} \\ \tilde{t}_1 \tilde{t}_1, \ \tilde{t}_1 \rightarrow \tilde{c} \tilde{\chi}_1^0 / \ \tilde{c} \tilde{c}, \ \tilde{c} \rightarrow c \tilde{\chi}_1^0 \end{split}$$ 36.1 139 36.1 36.1 m($\bar{\chi}_{1}^{0}$)=1 GeV m($\bar{\chi}_{1}^{0}$)=400 GeV m($\bar{\tau}_{1}$)=800 GeV 0-2 e. u 0-2 jets/1-2 b Emis 1.0 1506.08616. 1709.04183. 1711.11520 E_T^{miss} E_T^{miss} E_T^{miss} E_T^{miss} $1 e, \mu$ 3 jets/1 b $1 \tau + 1 e, \mu, \tau$ 2 jets/1 b $0 e, \mu$ 2 c0.44-0.59 ATLAS-CONF-2019-017 direct 1 16 1803.10178 $m(r_1)=800 \text{ GeV}$ $m(\tilde{\chi}_1^0)=0 \text{ GeV}$ $m(\tilde{r}_1, \tilde{c})-m(\tilde{\chi}_1^0)=50 \text{ GeV}$ $m(\tilde{r}_1, \tilde{c})-m(\tilde{\chi}_1^0)=5 \text{ GeV}$ 1803.10178 1805.01649 1805.01649 1711.03301 0.85 0.46 0.43 0 e, µ mono-jet E_T^{miss} 36.1 1-2 e,μ 3 e,μ E_T^{miss} E_T^{miss} $m(\bar{\chi}_{1}^{0})=0$ GeV, $m(\bar{r}_{1})-m(\bar{\chi}_{1}^{0})=180$ GeV $m(\bar{\chi}_{1}^{0})=360$ GeV, $m(\bar{r}_{1})-m(\bar{\chi}_{1}^{0})=40$ GeV 1706.03986 ATLAS-CONF-2019-016 $\tilde{t}_2 \tilde{t}_2, \tilde{t}_2 \rightarrow \tilde{t}_1 + h$ $\tilde{t}_2 \tilde{t}_2, \tilde{t}_2 \rightarrow \tilde{t}_1 + Z$ 4 *b* 1 *b* 36.1 139 0.32-0.88 $\tilde{\chi}_1^{\pm} \tilde{\chi}_2^0$ via WZ2-3 е, µ ее, µµ 1403.5294, 1806.02293 ATLAS-CONF-2019-014 $m(\tilde{\chi}_{1}^{0})=0$ $m(\tilde{\chi}_{1}^{0})-m(\tilde{\chi}_{1}^{0})=5 \text{ GeV}$ E_T^{miss} E_T^{miss} 36.1 139 $\tilde{\chi}_1^{\pm}/\tilde{\chi}_2^0$ $\tilde{\chi}_1^{\pm}/\tilde{\chi}_2^0$ ≥ 1 0.205 2 e, μ 0-1 e, μ 2 e, μ AS-CONF-2019-014 1908.08215 AS-CONF-2019-019, 1909.09226 ATLAS-CONF-2019-008 ATLAS-CONF-2019-018 ATLAS-CONF-2019-018 $\tilde{\chi}_1^{\pm} \tilde{\chi}_1^{\mp}$ via WW E_T^{miss} E_T^{miss} E_T^{miss} 139 0.42 m($ilde{\chi}_1^0$)=0 m($ilde{\chi}_1^0$)=70 GeV 2 *b*/2 γ $\tilde{\chi}_{1}^{\pm}/\tilde{\chi}_{2}^{0}$ 0.74 $\tilde{\chi}_{1}^{\pm} \tilde{\chi}_{2}^{0}$ via Wh $\tilde{\chi}_{1}^{\pm} \tilde{\chi}_{1}^{\mp}$ via $\tilde{\ell}_{L} / \tilde{\nu}$ 139 139 $m(\tilde{\ell}, \tilde{\nu})=0.5(m(\tilde{\chi}_{1}^{\pm})+m(\tilde{\chi}_{1}^{0}))$ EW 1.0 [[#]L, [#]R,L] $\tilde{\tau}\tilde{\tau}, \tilde{\tau} \rightarrow \tau \tilde{\chi}_{1}^{0}$ $\tilde{\ell}_{L,R}\tilde{\ell}_{L,R}, \tilde{\ell} \rightarrow \ell \tilde{\chi}_{1}^{0}$ 2τ E_T^{miss} E_T^{miss} E_T^{miss} 139 0.16-0.3 0.12-0.39 $m(\tilde{\chi}_{1}^{0})=0$ 0 jets ≥ 1 2 e, μ 2 e, μ 139 139 0.7 m($\tilde{\ell}_1^0$)=0 m($\tilde{\ell}$)-m($\tilde{\chi}_1^0$)=10 GeV ATLAS-CONF-2019-008 ATLAS-CONF-2019-014 0.256 $\tilde{H}\tilde{H}, \tilde{H} \rightarrow h\tilde{G}/Z\tilde{G}$ 0.13-0.23 0 e, μ 4 e, μ $\ge 3 b$ 0 jets E_T^{miss} E_T^{miss} 36.1 36.1 0.29-0.88 $BR(\tilde{\chi}_1^0 \rightarrow h\tilde{G})=1$ $BR(\tilde{\chi}_1^0 \rightarrow Z\tilde{G})=1$ 1806.04030 1804.03602 Ĥ 0.3 Direct $\tilde{\chi}_1^+ \tilde{\chi}_1^-$ prod., long-lived $\tilde{\chi}_1^\pm$ Disapp. trk 1 jet E_{T}^{mis} 36.1 $\tilde{\chi}_{1}^{\pm} \\ \tilde{\chi}_{1}^{\pm} = 0.15$ 0.46 Pure Wino Pure Higgsino 1712.02118 ATL-PHYS-PUB-2017-019 ived Stable g R-hadron Multiple Multiple 36.1 2.0 1902.01636,1808.04095 -ong 36.1 1710.04901,1808.04095 Metastable \tilde{g} R-hadron, $\tilde{g} \rightarrow qq \tilde{\chi}_1^0$ 2.05 2.4 m(x10)=100 GeV $\begin{array}{c} \mathsf{LFV} \ pp \rightarrow \tilde{v}_{\tau} + X, \tilde{v}_{\tau} \rightarrow e\mu/e\tau/\mu\tau \\ \tilde{\chi}_{1}^{\pm} \tilde{\chi}_{1}^{\mp} / \tilde{\chi}_{2}^{0} \rightarrow WW/Z\ell\ell\ell\ell\nu\nu \\ \tilde{g}\tilde{g}, \tilde{g} \rightarrow qq\tilde{\chi}_{1}^{0}, \tilde{\chi}_{1}^{0} \rightarrow qqq \end{array}$ 3.2 36.1 36.1 36.1 εμ,ετ,μτ 1.9 λ'₃₁₁=0.11, λ_{132/133/233}=0.07 1607.08079 0 iets m($\tilde{\chi}_{1}^{0}$)=100 GeV Large $\lambda_{112}^{''}$ m($\tilde{\chi}_{1}^{0}$)=200 GeV, bino-like 4 e, µ Emiss 1.33 1804 03602 0.82 4-5 large-R jets Multiple 1804.03568 ATLAS-CONF-2018-003 1.9 2.0 .05 RPV $\begin{array}{l} \tilde{t}\tilde{t},\,\tilde{t}{\rightarrow}t\tilde{\chi}^{0}_{1},\,\tilde{\chi}^{0}_{1}\rightarrow tbs\\ \tilde{t}_{1}\tilde{t}_{1},\,\tilde{t}_{1}{\rightarrow}bs\\ \tilde{t}_{1}\tilde{t}_{1},\,\tilde{t}_{1}{\rightarrow}q\ell \end{array}$ 36.1 36.7 36.1 136 ATLAS-CONF-2018-003 1710.07171 1710.05544 ATLAS-CONF-2019-006 Multiple 1.05 $m(\tilde{\chi}_1^0)$ =200 GeV, bino-like 0.55 2 jets + 2 b 0.61 0.4-1.45 1.6 2 b DV 2 e, μ 1 μ $BR(\tilde{t}_1 \rightarrow be/b\mu) > 20\%$ $q\mu)=100\%$, $\cos\theta_r=1$ BR(ī "Only a selection of the available mass limits on new states or phenomena is shown. Many of the limits are based on simplified models, c.f. refs. for the assumptions made. 10-1 1 Mass scale [TeV]

図 1.7:重心系エネルギー $\sqrt{s} = 13$ TeV のデータを用いて ATLAS で測定した各超対称性粒子の質量 の棄却領域.^[6]

ATLAS Preliminary $\sqrt{s} = 13$ TeV



図 1.8: (左) チャージーノとニュートラリーノの対生成プロセスにおけるファインマンダイアグラム. (右) 高輝度 LHC における質量の探索領域. $\tilde{\chi}_1^{\pm} \to W \tilde{\chi}_1^0$ と $\tilde{\chi}_2^0 \to Z \tilde{\chi}_1^0$ の崩壊分岐比は 100% と仮定している.^[7]

は *W* や *Z* を含むイベントのデータ取得に用いられる.トリガーの *p*_T に対する閾値を上げると,これ らの信号事象のアクセプタンスが小さくなる.

図 1.10 に, ミューオントリガーの p_T 閾値とアクセプタンスの相関を示す. ミューオントリガーのアッ プグレードを行わない場合は p_T 閾値を 20 GeV から 50 GeV に上げなければならず, $WH \rightarrow \mu\nu b\bar{b}$ 過 程の信号事象を約 50% 失う. そのため, ミューオントリガーシステムのアップグレードは物理に対する アクセプタンスを維持していく上で必要不可欠である.

1.4 本論文の構成

本論文は全8章で構成されている.

- 第2章 LHC 加速器と ATLAS 検出器の概要について述べる.
- 第3章 現行のエンドキャップ部初段ミューオントリガーと今後行われる初段ミューオントリガーのアッ プグレードについて述べる.
- 第4章 本研究で開発した TGC を用いた飛跡再構成アルゴリズムと磁場内部の複数の検出器を用いた トリガーロジックの概要について述べる. さらに, これまでミューオントリガーを行っていなかっ た最前方領域におけるトリガーロジックの概要についても説明する.



図 1.9:信号事象のアクセプタンスとトリガーの p_T 閾値の対応関係.^[8] 青い点線がアップグレードを行わない場合の閾値,赤い点線がアップグレードで目標とする閾値を示す.アップグレードを行わない場合には信号事象のアクセプタンスが小さくなることが分かる.



図 1.10:ミューオントリガーの p_T 閾値とアクセプタンスの相関.^[9]

- **第5章** モンテカルロシミュレーションと実データを用いたトリガーロジックの性能評価の結果につい て述べる.
- 第6章 トリガーロジックを実装する Sector Logic ボードの概要について述べる.
- 第7章 開発したトリガーロジックを Sector Logic ボードに搭載するためのファームウェアについて説 明する. さらに, シミュレーションを用いた動作試験の結果を示す.
- 第8章 本論文の結論および今後の展望を示す.

第2章 LHC-ATLAS 実験

2.1 LHC 加速器

Large Hadron Collider (LHC) はスイスとフランスの国境に位置する周長約 27 km の陽子陽子衝突型 の円形加速器である.LHC では陽子の供給源として水素ガスを使用しており,強い電場をかけることで 電子を取り除き,陽子のみを加速システムに送る.加速システムの最初の段階では,水素ガスから取り出 した陽子を Linear Accelerator 2 (Linac 2) で 50 MeV まで加速し, 1.2 秒ごとに陽子バンチを後段の加 速器に送る.そのあと, Proton Synchrotron Booster (PSB) で 1.4 GeV, Proton Synchrotron (PS) で 26 GeV, Super Proton Synchrotron (SPS) で 450 GeV まで陽子を加速する.LHC に入射した陽子は 2 つのビームパイプに分けられ,逆方向に最大で 7 TeV まで加速されたのちに 4 つの衝突点で衝突させ る.図 2.1 にLHC 加速器の全体像を示す.

LHC 加速器の運転とアップグレード計画を図 2.2 に示す. 2020 年 1 月現在 LHC は運転休止中であ り (Long Shutdown 2, LS2), 2021 年からの運転再開 (Run-3) に向けて加速器のアップグレードを行っ ている. 瞬間ルミノシティを 2.0 ×10³⁴ cm⁻²s⁻¹ に, 重心系エネルギーを Run-3 の途中で 14 TeV に増 強する予定である. このときビーム交差あたりの衝突数(パイルアップ)は平均して 50 – 60 になると 予想されている. このアップグレードを Phase-1 Upgrade と呼ぶ. Run-3 では 2021 年から 2024 年の終 わりまでに Run-2 で取得したデータと合わせて積分ルミノシティで 350 fb⁻¹ のデータを取得する予定 である.

2027 年からはさらに瞬間ルミノシティを上げ 7.5 ×10³⁴ cm⁻²s⁻¹ で衝突を行う「高輝度 LHC」が開始予定である. 高輝度 LHC に向けて 2025 年から 2027 年に行う加速器や検出器のアップグレードを Phase-2 Upgrade と呼ぶ. Phase-2 Upgrade の内容については 2.3 節で説明する.

2.2 ATLAS 実験

本節では, ATLAS 検出器とトリガーシステムについて説明する.

2.2.1 ATLAS 検出器

ATLAS 検出器は LHC の 4 つの衝突点のうちの 1 つに設置されている, 直径 25 m, 長さ 44 m, 重さ 約 7000 トンの円筒型の検出器である. 全体図を図 2.3 に示す. ATLAS 検出器は内側から, 内部飛跡検 出器, ソレノイド磁石, カロリメータ, トロイド磁石, ミューオン検出器で構成されている.





図 2.1: 陽子加速システムの全体図.^[10] 最終段の LHC ビームは実験が行われている 4 つの衝突点 (AT-LAS, CMS, ALICE, LHCb) で交差する.



図 2.2: LHC 加速器の運転とアップグレード計画.^[8] LHC では運転期間の間にアップグレードのための シャットダウン期間を設けており, 現在 Run-2 と Run-3 の間の Phase-1 Upgrade を行ってい る. さらに, 2025 年から 2027 年の間には高輝度 LHC に向けた Phase-2 Upgrade が行われる予 定である.



図 2.3: ATLAS 検出器の断面図.^[11] 直径 25 m, 長さ 44m の円筒型をしており, 重さは約 7000 トンである.

ATLAS 実験で使用される座標系・変数

ATLAS 実験では検出器や粒子の位置を表現するために, 図 2.4 のように直交座標系と円筒座標系を使用している. 座標系の原点を検出器の中心, ビーム軸方向を z 軸, ビーム軸に垂直な平面を x - y 平面として x 軸は衝突点から LHC のリング中心に向かう方向を正に, y 軸は地面に対して垂直上向きを正として定義している. ATLAS 検出器では z 軸が正の側を A-side, 負の側を C-side と呼ぶ. 方位角 ϕ と極角 θ はそれぞれビーム軸周りの角度とビーム軸からの角度を示す.

ここで ATLAS 実験で用いられる変数として擬ラピディティ η を導入する. 擬ラピディティ η はラピディティ $y = \frac{1}{2} \ln \left(\frac{E + p_z c}{E - p_z c} \right)$ の高エネルギー極限として定義され, 方位角 θ のみを用いて式 2.1 のように表現される.

$$\eta = \lim_{E, |\mathbf{p}| \to \infty} \frac{1}{2} \ln \left(\frac{E + p_z c}{E - p_z c} \right) = \frac{1}{2} \ln \left(\frac{1 + \cos \theta}{1 - \cos \theta} \right) = \frac{1}{2} \ln \left(\frac{\cos(\theta/2)}{\sin(\theta/2)} \right) = -\ln \tan(\theta/2) \tag{2.1}$$

また, 粒子同士の距離 ΔR は擬ラピディティ η と方位角 ϕ を用いて $\Delta R = \sqrt{\Delta \eta^2 + \Delta \phi^2}$ と定義される.

陽子陽子衝突実験では、衝突するクォークやグルーオンの z 軸方向のエネルギーと運動量は不定のため、エネルギー・運動量保存則を用いることができない. ただし、ビーム軸に垂直な方向に対してはエネル ギー・運動量保存則がほぼ成り立つため、衝突点で生成された粒子のエネルギーと運動量のビーム軸に垂 直な成分 $E_{\rm T}$, $p_{\rm T}$ を用いることでニュートリノなどの ATLAS 検出器では検出できなかった粒子によっ て持ち去られたエネルギーの 2 次元的なベクトル和が得られる. これを消失横方向エネルギー Missing $E_{\rm T}$ ($E_{\rm T}^{\rm miss}$) と呼ぶ.

ATLAS 検出器は円筒形をしており、側面部分と底面部分に配置される検出器の種類は大きく異なるた



図 2.4: ATLAS 実験で用いられる座標系.

め, $|\eta| < 1.0$ の側面部分をバレル領域, $|\eta| > 1.0$ の底面部分をエンドキャップ領域と呼ぶ.

超伝導磁石

ATLAS で用いている超伝導磁石は図 2.5 のように 1 つのソレノイド磁石と 3 つのトロイド磁石 (バレ ル部に 1 つ, エンドキャップ部に 2 つ) によって構成されている.

(1) 超伝導ソレノイド磁石

超伝導ソレノイド磁石は内部飛跡検出器とバレル部の電磁カロリメータの間に設置されており, ビーム軸に沿って 2 T の磁場を生じさせている.内部飛跡検出器中の荷電粒子は φ 方向に曲げられるため, 飛跡の曲率半径を測定することで *p*_T を測定できる.

(2) 超伝導トロイド磁石

 ϕ 方向に等間隔で 8 つずつ配置されているバレル部とエンドキャップ部のトロイド磁石によって生じる 0.5T と 1T の磁場はミューオン検出器での $p_{\rm T}$ の判定に使用される. ただし, バレル部とエンドキャップ部での磁場の干渉を考慮してエンドキャップ部のトロイド磁石はバレル部に対して 22.5 度回転した状態で配置されている. バレル部とエンドキャップ部のトロイド磁石によって生じる磁場の η 分布を図 2.6 に, x - y 平面での磁場の分布を図 2.7 に示す. $|\eta| = 1.5$ 付近はバレル部とエンドキャップ部に設置されている 2 つのトロイド磁石の境界で, 磁場が弱くなっている領域が存在する. この領域を荷電粒子が通過した場合, ほとんど曲がらないため $p_{\rm T}$ の測定分解能が低下する.



図 2.5: ATLAS 検出器の超伝導磁石の配置.^[11] 超伝導磁石は赤で描かれている. 中心に設置されている ソレノイド磁石の周りにはカロリメータが設置されており, その外側にはリターンヨークが設置 されている.



図 2.6: トロイド磁石による磁場の η に対する依存性.^[11] $|\eta| = 1.5$ 付近の transition region はバレル部 とエンドキャップ部のトロイド磁石の境界を示 している.赤い線と黒い線はそれぞれ $\phi = 0$ と $\phi = \pi/8$ における磁場の η に対する依存性を示 している.



図 2.7: ビーム軸から見た *x – y* 平面での磁 場の分布.^[12]トロイド磁石の周りで磁 場が強くなっている.

第2章 LHC-ATLAS 実験

	領试	測定分解能 (RMS)			
1至大兵	陳均	$R-\phi$	R	z	
IBL	バレル	$10 \ \mu m$	_	$60 \ \mu m$	
ピクセル検出器	バレル	$10 \ \mu m$	_	$115~\mu{\rm m}$	
	エンドキャップ	$10 \ \mu m$	$115~\mu{\rm m}$	_	
SCT	バレル	$17 \ \mu m$	_	$580~\mu{\rm m}$	
	エンドキャップ	$17 \ \mu m$	$580~\mu{\rm m}$	_	
TRT	バレル	$130 \ \mu \mathrm{m}$	_	_	
	エンドキャップ	$130 \ \mu \mathrm{m}$	_	—	

表 2.1:各内部飛跡検出器の性能.^[11]

内部飛跡検出器

ソレノイド磁場によって曲げられた荷電粒子の運動量は内部飛跡検出器を用いて測定される.内部飛跡 検出器は内側から Insertable B-Layer (IBL), ピクセル検出器, Semiconductor Tracker (SCT), Transition Radiation Tracker (TRT) で構成されている.さらにバレル部とエンドキャップ部で内部飛跡検出器の 構造は異なる.図 2.8 にバレル部,図 2.9 にエンドキャップ部の内部飛跡検出器の構造図を示す.各検出 器の性能を表 2.1 に示す.

(1) Insertable B-Layer (IBL)

ピクセル検出器は 1 ×10³⁴ cm⁻²s⁻¹ のルミノシティに対応するように設計されているため, さらに 高いルミノシティ環境下ではトラッキング性能は保証されない. そのため, 2013 年から 2015 年に行わ れた LHC の長期シャットダウン中に, Insertable B-Layer (IBL) と呼ばれる新たなピクセル検出器を 既存のピクセル検出器の内側に配置した. IBL に搭載されているピクセル検出器のピクセルサイズは $\Delta \phi \times \Delta z = 50 \ \mu m \times 250 \ \mu m$ で, 図 2.10 のようにビーム軸に対して ϕ 方向に約 26 度ずらすことで全 ϕ 領域をカバーしている. IBL の導入によりビーム軸から約 30 mm の位置から飛跡を検出できるように なったため, 図 2.11 のように高いルミノシティ環境下においても飛跡の位置分解能と再構成効率を高く 維持できる. 位置分解能は $R - \phi$ 方向に 10 μm と z方向に 60 μm である.

(2) ピクセル検出器

ピクセル検出器はピクセルサイズが $\Delta \phi \times \Delta z = 50 \ \mu m \times 600 \ \mu m$ のセンサーから構成されており, 図 2.8 と図 2.9 のようにバレル部では同心円状に 3 層, エンドキャップ部ではディスク状のものが 3 層 配置されている. 位置分解能はバレル部で $R - \phi$ 方向に 10 μm と z 方向に 115 μm , エンドキャップ部 で $R - \phi$ 方向に 10 μm と R 方向に 115 μm である.



図 2.8: バレル部の内部飛跡検出器の構造図.^[11] 赤い線は p_T が 10 GeV の荷電粒子が内部飛跡検出器を 通過した際の飛跡を示す.荷電粒子は順にベリリウムビームパイプ, ピクセル検出器 3 層, SCT 4 層と TRT のチューブ約 36 本を横切っている. IBL はピクセル検出器の内側に配置されてい るが, 図中には描かれていない.



図 2.9: エンドキャップ部の内部飛跡検出器の構造図.^[11] 2 本の赤い線はそれぞれ $\eta = 1.4 \ge \eta = 2.2 \ge i$ 通過する p_T が 10 GeV の荷電粒子の飛跡を示す. $\eta = 1.4 \ge i$ 通過する荷電粒子は順にベリリウムビームパイプ, ピクセル検出器 3 層, SCT 4 層と TRT のチューブ約 40 本を横切っている. TRT がカバーする領域は $\eta = 2$ までのため, $\eta = 2.2 \ge i$ 通過する荷電粒子は TRT は横切らず, 順にベリリウムビームパイプ, ピクセル検出器 3 層, SCT 4 層を横切っている. IBL はピクセル検出器の内側に配置されているが, 図中には描かれていない.



図 2.10: ビーム軸方向から見た IBL の断面図.^[13] ピクセル検出器はビーム軸に対して φ 方向に約 26 度 ずらして配置されている.



図 2.11: (左) パイルアップ数に対する tī イベントでの primary vertex の位置分解能. (右) パイルアップ数に対する tī イベントでの primary vertex の再構成効率. "primary vertex" とは、バンチ中の陽子と陽子が衝突した位置を示す. 図中の"tight"では、飛跡を再構成する際により多くのクラスターを要求している. 具体的に、IBL の導入前には 9 個以上、IBL の導入後には 10 個以上のクラスターを要求している. IBL の導入により、高いルミノシティ環境下でも primary vertex の位置分解能および再構成効率が高く維持できる.^[14]



図 2.12: SCT モジュールによる入射粒子の通過 位置測定の概念図. 読み出したストリッ プ (赤い実線)の交点から入射粒子の 2 次元的な位置を測定することができる.



図 2.13 : SCT モジュールの写真.^[11] 2 枚のスト リップが 40 mrad の角度で張り合わさ れている.

(3) Semiconductor Tracker (SCT)

Semiconductor Tracker (SCT)を構成する l つのモジュールは 80 μ m のピッチの 2 枚のストリップ を 40 mrad の角度で張り合わており, 図 2.12 のように読み出したストリップの交点から入射粒子の 2 次元的な位置を測定することができる. SCT モジュールの写真を図 2.13 に示す. バレル部では SCT モ ジュールを同心円状に 4 層, エンドキャップ部では SCT モジュールをディスク状に 9 層設置している. 位置分解能はバレル部で $R - \phi$ 方向に 17 μ m と z 方向に 580 μ m, エンドキャップ部で $R - \phi$ 方向に 17 μ m と R 方向に 580 μ m である.

(4) Transition Radiation Tracker (TRT)

Transition Radiation Tracker (TRT) は, 直径 4 mm のドリフトチューブをバレル部では 73 層, エン ドキャップ部では 160 層に積み重ねることで構成されている. ドリフトチューブはバレル部ではビーム 軸方向に, エンドキャップ部では放射状に並べられている. $p_{\rm T} > 0.5$ GeV の荷電粒子が TRT を通過し た際には, 少なくとも 36 本のドリフトチューブを通過するように設計されている. 位置分解能は $R - \phi$ 方向に 130 μ m である.

カロリメータ

カロリメータは内部飛跡検出器の外側に設置されており,電磁カロリメータとハドロンカロリメータ の2種類で構成されている.電磁カロリメータは電磁シャワーを用いて電子・光子のエネルギーを測定 し,ハドロンカロリメータは強い相互作用によるハドロンシャワーを用いて荷電 π 中間子などのハドロ ンのエネルギーやそれを組み合わせたジェットのエネルギーを測定する.図 2.14 に, ATLAS 検出器の カロリメータの配置図を示す.

第2章 LHC-ATLAS 実験



図 2.14: ATLAS 検出器におけるカロリメータの断面図.^[11]

(1) LAr electromagnetic calorimeter

図 2.14 のように、電磁カロリメータはバレル部 ($|\eta| < 1.475$) に 1 つ、エンドキャップ部 (1.375 < $|\eta| < 3.2$)の両側にそれぞれ 1 つずつ配置されており、クライオスタットの中に収められている. 吸収体の鉛と読み出し用の電極を図 2.15 のようにアコーディオン型に配置し、隙間を液体アルゴンで満たしている. 検出器の厚さはバレル部で放射長の 22 倍、エンドキャップ部で 24 倍以上になるように設計されている.

(2) Tile calorimeter

Tile カロリメータは吸収体の鉄とタイル状のシンチレータを交互に重ねたサンプリングカロリメータ である. 図 2.16 に Tile カロリメータの構造を示す. 電磁カロリメータの外側に配置されており, バレル 部は $|\eta| < 1.0$, "Extended Barrel" 部は $0.8 < |\eta| < 1.7$ までをカバーする. Tile カロリメータは ϕ 方向 に 64 個のモジュールに分割されており, 信号の読み出し単位としている. シンチレータで出た光はタイ ルの端から 2 本の波長変換ファイバーを用いてセル単位で読み出される. 図 2.17 に示すように, セルは 内側から A, BC, D の 3 層で構成されており, 最外層の D 層は, 到達する粒子がほとんどミューオンで あるためミューオンのトリガー判定にも用いられる.

(3) Hadronic end-cap calorimeters (HEC)

Hadronic end-cap calorimeters (HEC) は銅と液体アルゴンを用いたサンプリングカロリメータで 1.5 < $|\eta|$ < 3.2 の領域をカバーする. HEC の構造を図 2.18 に示す. HEC は前方 wheel (HEC1) と後方 wheel (HEC2) の 2 つの wheel によって構成されている. 1 つの HEC wheel は 32 個のくさび形のモ ジュールによって構成されている.



図 2.15: 電磁カロリメータの構造.^[11] 図中にはセ ルごとの η · φ 方向への分割を示してい る.



図 2.16: Tile カロリメータの構造.^[11] シンチレー タで出た光はタイルの端から 2 本の波 長変換ファイバーを用いて読み出され, 各モジュールの外側に配置されている PMT に集められる.



図 2.17: Tile カロリメータのセルの配置図.^[11] Tile カロリメータは *R* 方向に 3 層構造をしており, 各層の信号は独立に読み出される.



図 2.18 : (左) HEC の *R* − *φ* 図. 1 つの HEC wheel は図のくさび形モジュール 32 個で構成されてい る. (右) HEC の *R* − *z* 図. 単位は mm で描かれている.^[11]

(4) Forward calorimeters (FCal)

Forward calorimeters (FCal) は $3.1 < |\eta| < 4.9$ の領域をカバーするカロリメータである. 図 2.19 の ように, 衝突点に近い方から l つの電磁カロリメータモジュール (FCal1), 2 つのハドロンカロリメー タモジュール (FCal2 と FCal3) の合計 3 つのモジュールから構成されている. FCal1 の吸収体は分解 能と熱伝導を最適化するために銅を, FCal2 と FCal3 の吸収体はハドロンシャワーの広がりを抑えるた めにタングステンを使用している.

ミューオン検出器

ミューオン検出器は図 2.20 のように ATLAS 検出器の最外層に設置されており, カロリメータを通過 したミューオンを検出するために用いられる. ミューオン検出器は Resistive Plate Chamber (RPC) と Thin Gap Chamber (TGC) の 2 種類のトリガー検出器と Monitored Drift Tube (MDT) と Cathode Strip Chamber (CSC) の 2 種類の精密測定用の検出器によって構成される. バレル部には RPC と MDT, エンドキャップ部には TGC, MDT, CSC が配置されている. 各検出器の性能を表 2.2 に示す.

ミューオン検出器は, 検出器を層状にまとめてステーションと呼ばれる単位を構成する. エンドキャッ プ部ではビーム軸に対して垂直にディスク状のステーションを, バレル部では同心円状に並べた円筒状の ステーションを構成する. ミューオン検出器は ATLAS 検出器の内側からインナー ("I"), ミドル ("M"), アウター ("O") と呼ばれる 3 つのステーションから構成されている. さらに, トロイド磁石や支持構


図 2.19:冷却装置の中に設置されている FCal の配置図.^[11] 黒い領域は冷却装置の構造を示す.

種類	役割	測定分解能 (RMS)			
		z/R	ϕ	時間	
MDT	精密測定	$30 \ \mu m \ (z)$	_	_	
CSC	精密測定	$40 \ \mu m \ (R)$	$5 \mathrm{mm}$	7 ns	
RPC	トリガー	10 mm (z)	10 mm	1.5 ns	
TGC	トリガー	2 - 6 mm (R)	$3-7 \mathrm{mm}$	4 ns	

表 2.2: 各ミューオン検出器の性能.[11]



図 2.20: ミューオン検出器の断面図.^[11] バレル部には RPC, MDT, エンドキャップ部には TGC, MDT, CSC が配置されている.

造と干渉しないようにミューオン検出器を配置するため, ϕ 方向では Large Sector ("L"), Small Sector ("S") という 2 種類のセクターに分かれている. 図 2.20, 図 2.21, 図 2.22 にミューオン検出器の配置と 命名規則を示す. 以下では各検出器の特徴について説明する.

(1) Resisitive Plate Chamber (RPC)

RPC はバレル部でのミューオントリガー判定に用いられる検出器で,図 2.23 のように 1 つのセクター ごとに 3 つ設置されている.図 2.24 に RPC 検出器の構造を示す.2 枚の高抵抗プレートの間に幅 2 mm の絶縁体を挟み込んでおり,9.8 kV の高電圧をかけている.各検出器は 2 層構造になっており,直交す るストリップの情報から η と ϕ の位置を読み出している.

(2) Thin Gap Chamber (TGC)

TGC は Multi Wire Proportional Chamber (MWPC) の一種で, ワイヤーとストリップによる 2 次 元読み出しからミューオンのヒット位置を判定する. 図 2.25 に TGC 検出器の構造を示す. アノード には直径 50 μm の金メッキをしたタングステンワイヤーを, カソードにはガラスエポキシ板に表面抵 抗 1 MΩ のカーボンを塗布したものを用いている. カーボンを塗布した面の反対側には銅で出来たスト リップがワイヤーに直交するように張られている. ワイヤー・ストリップ間の距離は 1.4 mm と, ワイ ヤー・ワイヤー間の距離 1.8 mm よりも短いため検出器の時間応答が高く, レート耐性が高いという特 徴がある.

図 2.26 に示すように, TGC には 2 層構造の Doublet と 3 層構造の Triplet の 2 種類がある. Doublet はワイヤー面 2 層とストリップ面 2 層から信号の読み出しを行う. Triplet は 3 層構造になっているが,



図 2.21: ビーム軸方向から見たミューオン検出器の配置図.^[11] ミューオン検出器は, 点線で示されているトロイド磁石および支持構造と干渉しないように配置されている.

真ん中の層にストリップ面はないためワイヤー面 3 層とストリップ面 2 層から信号の読み出しを行う. TGC については第 3 章で詳しく説明する.

(3) Monitored Drift Tube (MDT)

MDT は図 2.27 のように, 直径約 30 mm のドリフトチューブを 6 層または 8 層並べたものである. 図 2.28 に示すように, MDT は 4 本の光学レーザーを用いて温度によるチェンバーの歪みを常に監視している. ドリフトチューブには Ar/CO₂ を封入している. 電離によって生じた電子は, ドリフトチューブの中心に張られている直径 50 µm のアノードワイヤーで集められる. MDT は電子のドリフト時間から飛跡の位置を測定しており, 最大ドリフト時間は約 700 ns, 位置分解能は 80 µm である.

(4) Cathode Strip Chamber (CSC)

 $|\eta| > 2$ の領域でのヒットレートは, MDT が十分な性能を発揮できるレートである 150 Hz/cm² を超 えるため, 代わりにレート耐性の高い CSC が設置されている. CSC は TGC と同様に MWPC の一種 であり, 図 2.29 のような構造をしている.

図 2.30 のように, CSC には small chamber と large chamber の 2 種類のチェンバーがあり, 交互に 合計 16 枚並べている. 2 層のカソードストリップはガスギャップを挟んで直交しているため, R 座標と ϕ 座標の測定を行うことができる. ストリップの読み出し幅は約 5 mm と広いが, 図 2.31 のように読み 出した電荷の重心を計算することで 60 μ m という高い位置分解能を達成している. 図 2.32 に CSC のカ ソードストリップに誘起される電荷分布を示す. CSC のレート耐性は 1000 Hz/cm² と高く, $|\eta| = 2.7$ までの前方領域での運用に耐えられる性能がある.







(b) Small Sector でのミューオン検出器の配置図.

図 2.22: ミューオン検出器の配置図.^[15] Large Sector と Small Sector では, トロイド磁石の配置により 磁場内部の検出器の配置が大きく異なる.



図 2.23: バレル部での RPC 検出器の配置.^[11] 赤が Large Sector, 青が Small Sector における RPC 検 出器の配置を示している.



図 2.24: RPC 検出器の構造.^[11] ガスキャップの両面に設置されているストリップの情報から $\eta \geq \phi$ の 位置を読み出す. 単位は mm で描かれている.



図 2.25: TGC 検出器の構造.^[11] ワイヤー・ワイヤー間の距離 1.8 mm, ワイヤー・ストリップ間の距離 1.4 mm の MWPC の構造をしている. アノードワイヤーとカソードストリップからそれぞれ

R 方向と φ 方向の位置情報を測定する.



図 2.26 : TGC Triplet と Doublet の断面図.^[11] Triplet はワイヤー面が 3 層構造になっているが, スト リップ面は 2 層のみで構成されている.



図 2.27:ドリフトチューブの断面図.[11]

図 2.28 : MDT の構造.^[11] 4本の光学レーザーを用いてチェ ンバーの歪みを検出する.

6

Length: 1



図 2.29 : CSC の断面図.^[11] ワイヤー間の距離 s とワイヤーストリップ間の距離 d は等しく, 2.5 mm である.



図 2.30:エンドキャップ部の CSC の配置図.^[11] 8 枚の small chamber と 8 枚の large chamber を交互 に並べている.

Width: 1

Four alignment rays (lenses in the middle spacer)



図 2.31: CSC の読み出しの概念図.^[11] ストリップの幅 b は約 1.5 mm, ストリップ間の幅は約 0.25 mm である. 電子雪崩によって生じたイオンの広がりはストリップ 3~5 個分になるため, ストリッ プの読み出し幅は 約 5 mm となる. ストリップで得た電荷情報の重心をとることで高い位置 分解能を達成する.



図 2.32: CSC のカソードストリップに誘起される電荷分布.^[11]

第2章 LHC-ATLAS 実験



図 2.33: Run-2 におけるトリガーシステムの概要.^[16] トリガーシステムは Level-1 Trigger と HLT の 2 段階のトリガーで構成されている.

2.2.2 トリガーシステム

ATLAS 実験では、LHC 加速器による 40 MHz の陽子バンチ衝突を用いて測定を行う. 一方, 現行の システムで記録できるイベントレートは約 1 kHz である. そのため, 不要な事象を排除しながら, 重要な 物理事象を効率よく取得する「トリガー」が重要となる. ATLAS 検出器のトリガーシステムは、ハード ウェアにより高速なトリガー判定を行う Level-1 Trigger (L1 Trigger) とソフトウェアにより精密なト リガー判定を行う High-Level Trigger (HLT) で構成されている. 図 2.33 に Run-2 におけるトリガーシ ステムの概要を示す.

Level-1 Trigger (L1 Trigger)

Level-1 Trigger (L1 Trigger) は ATLAS 検出器から送られてくる 40 MHz のデータに対してトリガー 判定を行い, 2.5 µs 以内にイベントレートを 100 kHz まで下げる. 高速なトリガー判定を実現するため に, L1 Trigger は Application Specific Integrated Circuit (ASIC) や Field Programmable Gate Array (FPGA) などの論理集積回路で構成されるハードウェアで実装されている. ASIC は特定の用途向けに 複数の回路を1つにまとめたもので, 高速な動作速度や低い消費電力を実現できる一方, 回路の修正が困難である. FPGA は ASIC と同様に特定の処理を行うように設計可能な集積回路で, ASIC と比較して 価格が高く, 処理速度が遅い一方で, 何度でも書き換え可能であるというメリットがある.

L1 Trigger はカロリメータの情報を用いてトリガー判定を行う Level-1 Calo (L1Calo), ミューオン検 出器の情報を用いてトリガー判定を行う Level-1 Muon (L1Muon), L1Calo と L1Muon で発行されたト リガーを組み合わせてトリガーを発行する Central Trigger で構成されている. L1 Trigger は発行され たトリガーの $\eta \cdot \phi$ の情報を含む Region of Interest (RoI) を HLT に出力し, HLT は RoI の情報に基 づいてトリガーの判定を行う.

L1Calo は電磁カロリメータとハドロンカロリメータの情報を統合してトリガー判定を行う. ATLAS 検出器のアナログ信号はまず preprocessor に送られ, デジタイゼーションとエネルギー較正を行う. preprocessor の出力は Cluster Processor (CP) と Jet/Energy-sum Processor (JEP) に同時に送られ, それぞれ電子/フォトンと τ 候補, ジェット候補の判定を行う.

L1Muon はバレル部の RPC とエンドキャップ部の TGC から情報を受け取り, それぞれ独立にトリ ガーの判定を行う. バレル部とエンドキャップ部で独立に判定された L1Muon の情報は Muon-to-CTP interface (MuCTPi) で統合される. その後, L1Calo と MuCTPi で統合された L1 Trigger の情報は Central Trigger Processor (CTP) と Topological Trigger (L1Topo) に送られる. L1Topo では, L1Calo と L1Muon から受け取ったトリガーの位置や数の情報を組み合わせてトリガーの判定を行う. CTP は L1Calo, L1Muon, L1Topo から情報を受け取り, トリガーレートが 100 kHz を超えないようにトリガー 条件ごとに決められた pre-scaling ファクターをかけてトリガーを発行する. L1 Trigger でトリガーを 発行した場合, 各検出器のフロントエンド回路には Level-1 Accept (L1A) 信号が送られ, トリガーを発 行したイベントの検出器の情報が読み出される.

L1 Trigger では、衝突事象が起きてから一定の時間でトリガーの判定を行う、「Fixed Latency システム」を採用している.フロントエンド回路上の Buffer は常に一定の時間データを保持して、L1A 信号 を受け取った場合にはデータを後段の ReadOut Drivers (RODs) に送る.L1A 信号を受け取らなかっ た場合は Buffer で保持していたデータを破棄する.フロントエンド回路の Buffer のサイズにより、L1 Trigger がトリガーを発行するまでの Latency は 2.5 µs である.

High-Level Trigger (HLT)

High-Level Trigger (HLT) は、L1 Trigger で定義された RoI 周辺の検出器情報を用いて、ミューオン、 電子、光子などをオフライン解析に近いアルゴリズムで再構成することにより、L1 Trigger より精密な トリガー判定を行う. HLT では、L1 Trigger で用いられなかった内部飛跡検出器の情報、MDT や CSC などの精密測定用のミューオン検出器の情報、L1Calo で用いられた位置分解能より細かいカロリメータ の情報などを用いて、飛跡再構成や $E_{\rm T}$ 、 $p_{\rm T}$ の計算を行う. トリガーレートは HLT を用いて最終的に 1 kHz まで削減される.

Trigger Menu

Trigger Menu は, L1 Trigger と HLT の各トリガーにあらかじめ配分するレートを決めるためのもの である. 図 2.34 に Run-2 における Trigger Menu の一例を示す.

2.2.3 Phase-1 Upgrade

現在, LHC では 2021 年から運転開始予定である Run-3 に向けてアップグレードを行っており, 重心 系エネルギーを 13 - 14 TeV に, 瞬間ルミノシティを 2.0 ×10³⁴ cm⁻²s⁻¹ に増強する予定である. ルミ ノシティの増加に伴いパイルアップが増加するため, 背景事象によるトリガーレートが増加する. データ の記録レートは現行のシステムと変わらないため, pre-scaling ファクターをかけたり, *p*T 閾値を上げる ことでトリガーレートを抑制しなければならない. 以上の手法によりトリガーレートを抑制することは 可能だが, 物理現象に対する感度が失われてしまう. 物理現象に対するアクセプタンスを保ったままトリ ガーレートを抑制するために, ATLAS 検出器やトリガーシステムのアップグレードを行っている. この アップグレードを Phase-1 Upgrade と呼ぶ.

以下では、ミューオントリガーシステムに関連した検出器のアップグレード内容について説明する.

New Small Wheel (NSW)

現在エンドキャップ部の磁場の内側に設置されている Small Wheel と呼ばれる円盤状の検出器は, Phase-1 Upgrade で New Small Wheel (NSW) と入れ替えられる予定である. 図 2.35 に示すように, NSW は small-strip TGCs (sTGCs) と Micromegas (MM) の 2 種類の検出器を 4 層ずつ組み合わせた 構造をしており, 位置情報だけでなく飛跡の再構成による角度情報も得られる. 図 2.36 に, Run-3 にお けるミューオン検出器の配置を示す.

(1) small-strip TGCs (sTGCs)

small-strip TGC (sTGC) は TGC と同様の MWPC だが, ストリップは TGC よりも短い 3.2 mm 間 隔で張られている. CSC のようにストリップから読み出した電荷の重心を計算することで, 60 ~ 150 μ m という高い位置分解能を達成している. また, sTGC はストリップを用いて η 方向の位置座標を測定する. 図 2.37 に示すように, sTGC にはパッドと呼ばれる読み出 しカソードがあり, ストリップとパッドでアノードワイヤーを挟む構造になっている. sTGC では, まず パッドを用いて大まかな位置情報を計算し, その領域のストリップ情報を用いてより精密な位置情報の 計算を行うことで高速な飛跡再構成を行う.

(2) Micromegas (MM)

Micro-mech gaseous structure Micromegas (MM) は、図 2.38 に示すように、ワイヤーを用いない検 出器で、厚さ 5 mm のドリフト領域と 128 μ m の増幅領域がメッシュで隔てられている. 増幅領域では

	Typical offling salaction	Trigger Selection		Level-1 Rate	HLT Rate
Trigger	Typical online selection	Loval 1 [CoV]	HIT IC NI	[kHz]	[Hz]
				$L = 5 \times 10^{33} \text{ cm}^{-2} \text{s}^{-1}$	
0.11	Single iso μ , $p_{\rm T} > 21$ GeV	15	20	7	130
Single leptons	Single $e, p_{\rm T} > 25 \text{ GeV}$	20	24	18	139
	Single μ , $p_{\rm T} > 42$ GeV	20	40	5	33
	Single τ , $p_{\rm T} > 90$ GeV	60	80	2	41
	Two μ 's, each $p_{\rm T} > 11$ GeV	2 × 10	2 × 10	0.8	19
	Two μ 's, $p_{\rm T} > 19, 10 {\rm GeV}$	15	18, 8	7	18
Two leptons	Two loose <i>e</i> 's, each $p_{\rm T} > 15 \text{ GeV}$	2×10	2×12	10	5
	One <i>e</i> & one μ , $p_{\rm T} > 10,26 {\rm GeV}$	20 (µ)	7, 24	5	1
	One loose e & one μ , $p_{\rm T} > 19, 15$ GeV	15, 10	17, 14	0.4	2
	Two τ 's, $p_{\rm T} > 40,30$ GeV	20, 12	35, 25	2	22
	One τ , one μ , $p_{\rm T} > 30, 15$ GeV	12, 10 (+jets)	25, 14	0.5	10
	One τ , one e , $p_{\rm T} > 30, 19 \text{ GeV}$	12, 15 (+jets)	25, 17	1	3.9
	Three loose <i>e</i> 's, $p_{\rm T} > 19, 11, 11 \text{ GeV}$	$15, 2 \times 7$	$17, 2 \times 9$	3	< 0.1
	Three μ 's, each $p_{\rm T} > 8 \text{ GeV}$	3×6	3×6	< 0.1	4
Three leptons	Three μ 's, $p_{\rm T} > 19, 2 \times 6$ GeV	15	$18, 2 \times 4$	7	2
	Two μ 's & one $e, p_{\rm T} > 2 \times 11, 14 {\rm GeV}$	$2 \times 10 \ (\mu's)$	$2 \times 10, 12$	0.8	0.2
	Two loose <i>e</i> 's & one μ , $p_{\rm T} > 2 \times 11,11 \text{ GeV}$	2 × 8, 10	2 × 12, 10	0.3	< 0.1
One photon	One γ , $p_{\rm T} > 125$ GeV	22	120	8	20
Two photons	Two loose γ 's, $p_{\rm T} > 40,30$ GeV	2×15	35, 25	1.5	12
	Two tight γ 's, $p_{\rm T} > 25,25$ GeV	2 × 15	2×20	1.5	7
C:	Jet $(R = 0.4), p_{\rm T} > 400 {\rm GeV}$	100	360	$\begin{array}{c c c c c c c c c c c c c c c c c c c $	18
Single jet	Jet $(R = 1.0), p_{\rm T} > 400 {\rm GeV}$	100	360		23
$E_{\mathrm{T}}^{\mathrm{miss}}$	$E_{\rm T}^{\rm miss} > 180 {\rm GeV}$	50	70	0.7	55
	Four jets, each $p_{\rm T} > 95$ GeV	3×40	4 × 85	0.3	20
Multi-jets	Five jets, each $p_{\rm T} > 70 \text{ GeV}$	4×20	5×60	0.4	15
	Six jets, each $p_{\rm T} > 55 \text{ GeV}$	4×15	6×45	1.0	12
	One loose b , $p_{\rm T} > 235$ GeV	100	225	0.9	35
<i>b</i> –jets	Two medium <i>b</i> 's, $p_{\rm T} > 160, 60 \text{ GeV}$	100	150,50	0.9	9
	One <i>b</i> & three jets, each $p_{\rm T} > 75$ GeV	3 × 25	4×65	0.9	11
	Two <i>b</i> & two jets, each $p_{\rm T} > 45 \text{ GeV}$	3 × 25	4 × 35	0.9	9
<i>B</i> -physics	Two μ 's, $p_T > 6,4$ GeV plus dedicated J/ψ -physics selection	6,4	6,4	8	52
Total				70	1400

図 2.34: Run-2 における Trigger Menu の一例.^[17] 瞬間ルミノシティ $\mathcal{L} = 0.5 \times 10^{34} \text{ cm}^{-2} \text{s}^{-1}$ における L1 Trigger と HLT のトリガーレートを示している.

第2章 LHC-ATLAS 実験



図 2.35 : (左) NSW の構造. Large Sector と Small Sector の 2 種類のチェンバーを交互に並べている. (右) Small Sector のチェンバーの構造. sTGC quadruplet の間に, 4 層で構成されている MM が 2 つ挟まれており, 合計 16 層で構成されている. Large Sector も同様の構造をしている.^[18]

電子のみでなく陽イオンも生成されるが, 陽イオンは質量が大きいため移動速度が遅く, 普通のガス検出 器では増幅領域の電場を歪めてしまう. MM は増幅領域の厚さが小さいため, 陽イオンの吸収が早く, 高 レート環境でも陽イオンによる影響を抑えることができる. さらに, ドリフト領域での電子の移動速度は 比較的遅いため, 読み出された信号の時間差を用いることで飛跡の z 方向の情報を再構成することがで きる. そのため, 検出器に対してミューオンが斜めに入射した場合にも位置分解能 90 µm という高い精 度で位置の測定ができる.

BIS78

BIS78 とは、図 2.22 に示したように Barrel Inner Small Sector の内側から 7,8 番目の位置を指して おり,現在は精密測定用検出器の MDT が配置されている. Run-3 からは、この領域にトリガー用検出器 である RPC を導入し、MDT は設置スペースを考慮してより薄い small-diameter MDT (sMDT) に置 き換えられる. BIS78 領域に配置される新検出器をそれぞれ RPC BIS78、 sMDT BIS78 と呼ぶ. 図 2.39 に RPC BIS78 と sMDT BIS78 の配置図を示す.

(1) **RPC BIS78**

RPC BIS78 は現行の RPC と基本的な構造は同じだが, 図 2.40 に示すように 3 層構造になっている ため, バックグラウンドを抑制することができる. RPC BIS78 を設置する領域はバレルトロイド磁石と カロリメータの間に位置するため狭く, ガスギャップを約 1 mm まで小さくすることで検出器の占める 領域を小さくしている.

(2) sMDT BIS78

sMDT BIS78 は現行の MDT と基本的な構造は同じだが,ドリフトチューブの半径が約 15 mm と現行の MDT の半分の長さである. ドリフト半径が半分になることで,ドリフト時間は 700 ns から 175 ns



(a) Large Sector でのミューオン検出器の配置図.



(b) Small Sector でのミューオン検出器の配置図.

図 2.36: Run-3 におけるミューオン検出器の配置図. 1.3 < $|\eta|$ < 2.7 の全 ϕ 領域に NSW が, 1.05 < $|\eta|$ < 1.3 の Small Sector には RPC BIS78 が新たに導入される.



図 2.37: sTGC の断面図.^[19] パッド, ストリップを用いて η を, ワイヤーを用いて ϕ を計算する.



図 2.38: MM の断面図と動作原理.^[20] ドリフト領域で生成された電子はメッシュを通過し, 増幅領域で 形成された約 40-50 kV/cm の電場により増幅される.



図 2.39: ビーム軸方向から見た RPC BIS78 と sMDT BIS78 の配置図.^[21] バレルトロイド磁石と干渉 しないように配置されている.



図 2.40: RPC BIS78 の断面図.^[21]

Parameter	MDT	\mathbf{sMDT}
Tube outer diameter	$29.970~\mathrm{mm}$	$15.000 \mathrm{~mm}$
Maximum drift time	720 ns	$175~\mathrm{ns}$
Average tube spatial resolution		
– without background irradiation	$83~\mu{ m m}$	106 $\mu {\rm m}$
- at 280 Hz/cm ² background rate	$115~\mu{\rm m}$	$108~\mu{\rm m}$
Drift tube muon efficiency		
– without background irradiation	95~%	94~%

86 %

92 %

表 2.3: MDT と sMDT のパラメータ.^[22]

に短縮されるため, 高レート環境でも高い性能を持つ. 表 2.3 に MDT と sMDT の性能を示す.

- at 65 kHz/tube counting rate

2.3 高輝度 LHC ATLAS 実験

2027 年から運転開始予定の高輝度 LHC 実験では, 瞬間ルミノシティを 7.5 ×10³⁴ cm⁻²s⁻¹ まで増加 させ, 10 年間で積分ルミノシティ 3000 fb⁻¹ のデータを取得する予定である.本節では, 加速器のアップ グレードと瞬間ルミノシティ 7.5 ×10³⁴ cm⁻²s⁻¹ に対応するための ATLAS 検出器とトリガーシステ ムに必要なアップグレードについて説明する.

2.3.1 LHC 加速器のアップグレード

LHC 加速器の瞬間ルミノシティ C は以下の式 2.2 と式 2.3 を用いて計算できる.

$$\mathcal{L} = \gamma \frac{n_b N_b^2 f_{rev}}{4\pi \beta^* \sigma_n} R , \qquad (2.2)$$

$$R = 1/\sqrt{1 + \frac{\theta_c \sigma_z}{2\sigma}} .$$
 (2.3)

第2章 LHC-ATLAS 実験

- γ: ローレンツ因子
- *n_b*:バンチ数
- *N_b*: バンチあたりの陽子数
- *f_{rev}*: バンチの衝突頻度 (= 11.2 kHz)
- β*: 衝突点での β 関数
- *ϵ_n*: 横方向規格化エミッタンス
- *R*: 交差角による幾何的損失係数
- θ_c: ビーム交差角
- σ_z:縦方向のビームサイズ
- σ: 横方向のビームサイズ

この式より, 高輝度 LHC に向けてルミノシティを増加させるには, ビーム電流を増強し (n_b , N_b を大きく), 衝突点でのビームサイズを絞り (ϵ_n , β^* を小さく), 交差角による幾何的損失係数 R を大きくすれば良いことが分かる. ルミノシティを増加させるために LHC 加速器は以下の方針でアップグレードを行う.

- LHC への入射器 (Linac 4, PSB, PS, SPS) のアップグレードを行い, n_b, N_b を大きくすることで ビーム電流を増強する.
- 2) ATLAS 検出器の衝突点周りの挿入部に、大口径かつ高磁場の磁石を導入することで衝突点での ビームサイズを絞り込み、 β^* を 0.55 m から 0.2 m に減少させる.
- 3) 2) のアップグレードにより挿入部でのビームサイズは大きくなるため、ビーム交差角 θ_c も大きく しなければならない. そのため、交差角による幾何的損失係数 R が減少してしまう. R の減少を防 ぐため、クラブ空洞技術を LHC 加速器に導入する.

以上で示した方針以外にも,ルミノシティの増強に向けていくつかアップグレードを行う.以下では, クラブ空洞技術とルミノシティレベリングについて説明する.

クラブ空洞

LHC 加速器では陽子のビームを有限の角度で交差 · 衝突させるため, 陽子バンチ同士が重なり合う領 域が小さくなり衝突性能が低下する. そこで, 図 2.41 に示すように衝突点の手前でクラブ空洞による強 力な電磁場により陽子バンチを横方向にキックし, 衝突点で 2 つのバンチが重なるように制御すること で衝突性能を回復することができる. 図 2.42 にクラブ空洞の有無による *R* の違いを示す. クラブ空洞 の導入により *R* が回復することが分かる.



図 2.41 : クラブ空洞を用いた陽子バンチ制御の概 念図.^[23]



図 2.42 : 幾何的損失係数 *R* と衝突点での β 関数 β^{*} の相関.^[24] クラブ空洞 (Crab Cavity : CC) を用いることで *R* が大きく回復 することが分かる.

ルミノシティレベリング

LHC 加速器ではバンチ衝突ごとに陽子数が減少するため,時間とともにルミノシティは減少する.上述のように,高い積分ルミノシティを達成するには陽子数を増加させなければならないが,そうするとビーム入射後の最初の衝突でパイルアップが測定器の許容能力を超えてしまう.そこで,高輝度 LHC では挿入部の四重極磁石などを調節することでルミノシティを平坦化 (レベリング) することを計画している. ルミノシティレベリングには以下の 3 つの手法がある.

1) Separation レベリング

ビームを少しずらして衝突させ、ルミノシティの低下に伴って徐々にビームを近づける. 図 2.43 に 概念図を示す.

2) Crossing Angle レベリング

ビームの交差角 θ_cをルミノシティの低下に伴って小さくしていく. 図 2.44 に概念図を示す.

3) β* レベリング

ビームサイズ β* をルミノシティの低下に伴って小さくしていく. 図 2.45 に概念図を示す.

以上で示した手法は, 実際に Run-2 の間に導入され, β^* レベリングで最も安定したルミノシティが得られた. そのため, 高輝度 LHC では β^* レベリングがレベリングを行う際の手法となる予定である.

図 2.46 にルミノシティレベリングの有無によるルミノシティの違いを示す. 最大パイルアップを抑え つつ, ルミノシティレベリングを行わない場合と同程度の平均ルミノシティが得られることが分かる.

2.3.2 ATLAS 飛跡検出器のアップグレード

高輝度 LHC でのルミノシティ 7.5×10³⁴ cm⁻²s⁻¹ ではパイルアップが 200 まで増加すると予想され ており, 現在の内部飛跡検出器では十分な性能を出すことができない. パイルアップの増加により内部飛







図 2.44: Crossing Angle レベリングの概念図.^[25]
 ビームの交差角 θ_c をルミノシティの低
 下に伴って小さくしていく.



図 2.45 : β* レベリングの概念図.^[25] ビームサイズ β* をルミノシティの低下に伴って小さく していく.



図 2.46:高輝度 LHC におけるルミノシティレベリングの有無によるルミノシティの違い.^[26] 実線は平 均ルミノシティを示しており, ルミノシティレベリングの有無に関わらず同程度の平均ルミノ シティを得られることが分かる.



図 2.47: 内部飛跡検出器が高輝度 LHC の運転終 了までに受ける放射線量の分布.^[27]

図 2.48: 内部飛跡検出器が高輝度 LHC の運転終 了までに受ける吸収線量の分布.^[27]

跡検出器での飛跡の数が増加し,特に TRT では検出器の占有率が高い. さらに,放射線量が増加し,現 在の内部飛跡検出器の耐えうる放射線損傷を超えてしまう. 図 2.47 と図 2.48 に内部飛跡検出器が高輝 度 LHC の運転終了までに受ける放射線量と吸収線量を示す. ただし,線量は 1 MeV の中性子に換算し た単位面積あたりの線量として表現している.

以上の理由から,内部飛跡検出器は全てシリコン検出器にアップグレードされる. 高輝度 LHC での内 部飛跡検出器の構造を図 2.49 に示す.中心領域はピクセル 5 層,ストリップ 4 層の合計 9 層の検出器 で覆われている.前方領域はピクセル検出器で構成される円盤 12 枚,ストリップ検出器で構成される円 盤 7 枚を配置することでカバーできる領域を |η| < 4.0 まで拡張する.

2.3.3 トリガーシステムのアップグレード

1.3 節で述べたように,高輝度 LHC ではルミノシティの増加に伴いパイルアップが増加するため,背 景事象によるトリガーレートが増加する. Run-3 での議論と同様に,トリガーの *p*_T に対する閾値を上げ ることでレートを抑制することは可能だが,信号事象のアクセプタンスが小さくなる.

そこで,高輝度 LHC におけるトリガーシステムでは,初段トリガーレートの許容値を 100 kHz から 1 MHz に増強することで,閾値を上げることなく,増加するトリガーレートに対応する. さらに,トリ ガー判定の処理時間を 2.5 μs から 10 μs に増強することで,より複雑なトリガーアルゴリズムの導入が 可能となる.新たに導入したトリガーアルゴリズムによりトリガーの性能を向上させ,物理に対する感度 を向上させる.

高輝度 LHC のトリガーシステムはハードウェアにより高速なトリガー判定を行う Level-0 Trigger (L0 Trigger) システムとソフトウェアにより精密なトリガー判定を行う Event Filter (EF) システムで 構成されている. 図 2.50 に高輝度 LHC のトリガーシステムの概要を示す.



図 2.49:高輝度 LHC における内部飛跡検出器の構造.^[28]内部飛跡検出器は全てシリコン検出器に置き 換えられる. ピクセル検出器は赤,ストリップ検出器は青で色付けされている.

Level-0 Trigger (L0 Trigger)

Level-0 Trigger (L0 Trigger) ではハードウェアを用いた高速なトリガー判定を行う. L0 Trigger は Level-0 Calorimeter Trigger (L0Calo), Level-0 Muon Trigger (L0Muon), Global Trigger と Central Trigger Processor (CTP) で構成されている.

現行のトリガーシステムにおける L1Calo では, $\Delta \eta \times \Delta \phi = 0.1 \times 0.1$ の大きさを持つ Trigger Tower と呼ばれる単位で読み出しを行っていた. しかし, Trigger Tower の大きさは電磁シャワーの幅よりも大 きいため, シャワーの形状を見ることができない. そこで, Run-3 からは新しいトリガー読み出し構造と して Super Cell を導入し, シャワーの形状の違いによる識別を可能にする. 図 2.51 に, Super Cell を用 いたシャワー形状の識別の概念図を示す. Run-3 では, より細かいトリガー読み出し構造を扱うために 再構成するオブジェクトごとに Feature Extractor (FEX) が導入される. L0Calo は, Run-3 における L1Calo の機能を引き継いで electron Feature Extractor (eFEX), jet Feature Extractor (jFEX), global Feature Extractor (gFEX) で電子, タウレプトン, ジェットの判定と $E_{\rm T}^{\rm miss}$ の計算を行う. これに加え て, forward Feature Extractor (fFEX) が実装され, $3.2 < |\eta| < 4.0$ の領域でカロリメータを用いた電子 の識別が可能となる.

L0Muon はミューオン検出器の全てのヒット情報に加え,タイルカロリメータの情報を受け取り,ミュー オン候補の識別を行う.さらに,精密測定用の MDT の情報を用いて,TGC と RPC の情報と組み合わ せることで,より高い精度でのトリガーの判定を行う.

Global Trigger は L0Calo, L0Muon, MUCTPI で求めた位置, E_T, p_T などの情報を受け取り, それぞ



図 2.50: 高輝度 LHC のトリガーシステムの概要.^[8] Level-0 Trigger (L0 Trigger) システムと Event Filter (EF) システムで構成されている.

第2章 LHC-ATLAS 実験



図 2.51 : *p*_T が 70 GeV の電子が通過した場合の Trigger Tower と Super Cell を用いたシャワー形状の 識別の概念図.^[29]

れの位置関係や不変質量から特徴的なトボロジーを持つ事象を選び出す. ここで選び出された事象は, カ ロリメータで得られる最小単位の情報と組み合わせることで, オフライン解析に近いアルゴリズムでト リガーの判定を行い, より高い精度で電子/フォトン, タウレプトン, ミューオン, ジェットの判定を行う. CTP では, トリガー条件ごとに決められた pre-scaling ファクターをかけてトリガーを発行する. ト リガーが発行された場合には, 各検出器のフロントエンド回路に Level-0 Accept (L0A) 信号が送られ, トリガーを発行したイベントの検出器の情報が読み出される.

Event Filter (EF)

Event Filter (EF) システムでは 1 MHz でデータを受け取り, オフライン解析に近いアルゴリズムを用 いることで L0 Trigger より精密なトリガー判定を行う. L0 Trigger のトリガーレートは EF システムに より, 最終的に 10 kHz まで削減される. EF システムは CPU ベースの処理ファームと Hardware-based Tracking for the Trigger (HTT) プロセッサで構成されている.

HTT プロセッサはハードウェアを用いた高速な飛跡再構成を行う. L0 Trigger で発行されたトリ ガー位置の周辺に配置されている内部飛跡検出器のみを用いて高速な飛跡の再構成を行う regional HTT (rHTT) の情報を用いることで, レートを約 400 kHz まで削減する. さらに, オフライン解析に近い精度 で飛跡を再構成する global HTT (gHTT) の情報を用いることでレートを 10 kHz まで削減する. EF シ ステムで判定したトリガーは Dataflow に転送され, トリガーが発行された場合にはデータを永久記憶装 置に送る.

Trigger Menu

Trigger Menu は, L0 Trigger と EF の各トリガーにあらかじめ配分するレートを決めるためのもので ある. 図 2.52 に高輝度 LHC における Trigger Menu の一例を示す.

	Run 1	Run 2 (2017)	Planned		After	Event
	Offline $p_{\rm T}$	Offline $p_{\rm T}$	HL-LHC	LO	regional	Filter
	Threshold	Threshold	Offline $p_{\rm T}$	Rate	tracking	Rate
Trigger Selection	[GeV]	[GeV]	Threshold [GeV]	[kHz]	cuts [kHz]	[kHz]
isolated single e	25	27	22	200	40	1.5
isolated single μ	25	27	20	45	45	1.5
single γ	120	145	120	5	5	0.3
forward <i>e</i>			35	40	8	0.2
di- γ	25	25	25,25		20	0.2
di-e	15	18	10,10	60	10	0.2
di-µ	15	15	10,10	10	2	0.2
$e - \mu$	17,6	8,25 / 18,15	10,10	45	10	0.2
single $ au$	100	170	150	3	3	0.35
di-τ	40,30	40,30	40,30	200	40	0.5 ⁺⁺⁺
single <i>b</i> -jet	200	235	180	25	25	0.35 ⁺⁺⁺
single jet	370	460	400	23	23	0.25
large-R jet	470	500	300	40	40	0.5
four-jet (w/ <i>b</i> -tags)		$45^{+}(1-tag)$	65(2-tags)	100	20	0.1
four-jet	85	125	100	100	20	0.2
H _T	700	700	375	50	10	0.2 ⁺⁺⁺
$E_{\mathrm{T}}^{\mathrm{miss}}$	150	200	210	60	5	0.4
VBF inclusive			$2x75 \text{ w} / (\Delta \eta > 2.5)$	33	5	0.5^{+++}
			& $\Delta \phi < 2.5$)			
<i>B</i> -physics ^{††}				50	10	0.5
Supporting Trigs				100	40	2
Total				1066	338	10.4

図 2.52:高輝度 LHC における Trigger Menu の一例.^[8] 表の regional tracking は, L0 Trigger で発行 されたトリガー位置の周辺に配置されている内部飛跡検出器のみを用いて高速な飛跡の再構成 を行う regional HTT (rHTT) の情報を用いたトリガー判定を示す.

第3章 ATLAS ミューオントリガー

本章では,現行の ATLAS ミューオントリガーシステムについて説明した後に, Run-3 および高輝度 LHC に向けて行われるミューオントリガーのアップグレードについて説明する.

3.1 現行のエンドキャップ部初段ミューオントリガー

ATLAS 検出器でのミューオントリガーは RPC を用いるバレル部と TGC を用いるエンドキャップ 部に分かれている. 以下では TGC を用いるエンドキャップ部でのトリガーシステムについて説明する.

3.1.1 Thin Gap Chamber

TGC は図 3.1 に示すように, 磁場の内側に 1 つのステーション ("I"), 磁場の外側に M1, M2, M3 と 呼ばれる 3 つのステーションが配置されている.

磁場の内側のステーションは R 方向に分割された 2 種類のチェンバーから構成されており, R が大き い方を Endcap Inner (EI) チェンバー,小さい方を Forward Inner (FI) チェンバーと呼ぶ. EI, FI チェ ンバーは TGC Doublet で構成されており,図 3.2 のように ϕ 領域をカバーしている. EI チェンバーは トロイド磁石と干渉しないように配置されているため, 全 ϕ 領域をカバーしていない.

磁場の外側の M1 ステーションは TGC Triplet で構成されており, ワイヤー 3 層とストリップ 2 層 を持っている. M2, M3 ステーションは TGC Doublet で構成されており, ワイヤー 2 層とストリップ 2 層を持っている. M1, M2, M3 は図 3.3 のような円盤状の構造をしており, 3 つのステーションを合わ せて TGC Big Wheel (TGC BW) と呼ぶ. ミューオントリガーの発行位置は M3 での位置情報を基準 とする.

M1 ではワイヤー 3 層, M2 と M3 ではそれぞれワイヤー 2 層を η 方向に対して位置をずらして配置 しているため, 適切なコインシデンスをとることで, データ量を減らしつつ位置分解能を向上することが できる.

3.1.2 トリガー単位

TGC のトリガー判定は A-side, C-side それぞれで, 図 3.4 に示されているトリガーセクターごとに行われる. エンドキャップ部のトリガーセクターは $1.05 < |\eta| < 1.9$ をエンドキャップ領域, $1.9 < |\eta| < 2.4$ をフォワード領域と呼び, ϕ 方向の分割数はそれぞれ 48 と 24 である. 初段ミューオントリガーの判定には, 同じトリガーセクター内での情報のみを使用する.



図 3.1: TGC の配置図.^[31] 磁場の内側に EI, FI が, 外側に M1, M2, M3 の 3 つのステーションが配置 されている.



図 3.2: TGC EI, FI チェンバーの配置図.^[31] R の大きい場所に EI チェンバー, 小さい場所に FI チェンバーが配置されている. EI チェンバーはトロイド磁石と干渉しないように配置されているため, 全 ϕ 領域をカバーしていない.

第3章 ATLAS ミューオントリガー



図 3.3: TGC の M1, M3 ステーションの配置図.^[31] 実線で囲まれた 1 つのマスが 1 つのチェンバーに 相当する. M2 ステーションも同様に全 *φ* 領域をカバーしている.

さらに細かい単位として, トリガーセクターは初段ミューオントリガーの最小単位である Region of Interest (RoI) に分割される. 図 3.4 に示すように, エンドキャップ領域のトリガーセクターは η 方向に 37 分割, ϕ 方向に 4 分割されるため, 合計 37 × 4 = 148 個の RoI で構成されている. フォワード領域の トリガーセクターは η 方向に 16 分割, ϕ 方向に 4 分割されるため, 合計 16 × 4 = 64 個の RoI で構成 されている. RoI を η 方向に 2 つ, ϕ 方向に 4 つまとめたものを Sub Sector Cluster (SSC) と呼ぶ.

3.1.3 トリガーロジックの概要

Run-2 でのエンドキャップ部初段ミューオントリガーで用いられるロジックの概要を図 3.5 に示す. 衝突点で生成されたミューオンは磁場内部の検出器,トロイド磁場領域を通過して TGC BW に到達す る.トロイド磁場は ϕ 方向にかかっているため,ミューオンは η 方向に曲げられる.さらに,ミューオン は衝突点付近のソレノイド磁石で生じる z方向の磁場成分とトロイド磁石付近で生じた R方向の磁場 成分によって ϕ 方向にも曲げられる.ミューオンの飛跡の曲がり具合は $p_{\rm T}$ の大きさによって変化する ため,ミューオンが無限運動量で通過したと仮定した場合からの飛跡が曲がることによる R方向の位置 の変化から $p_{\rm T}$ を計算し,閾値を設けることでトリガーの判定を行う.

3.1.4 エレクトロニクス

初段ミューオントリガーで用いられるエレクトロニクスとデータの流れを図 3.6 に示す. 以下では各 部の役割について説明する.



図 3.4: TGC のトリガー判定に用いられる単位の模式図.^[11] 赤い線で囲まれている部分が1つの RoI を,緑の線で囲まれている部分が1つのトリガーセクターを示す. エンドキャップ領域とフォ ワード領域のトリガーセクターはそれぞれ 148 個 と 64 個の RoI で構成されている.



図 3.5: エンドキャップ部初段ミューオントリガーアルゴリズムの概要.^[32] M1, M2, M3 のヒット位置 と無限運動量で通過した場合の直線との M3 に対する M1 での相対的な *R* 位置の差を計算す ることで *p*_T の測定を行う.

第3章 ATLAS ミューオントリガー



図 3.6: TGC のエレクトロニクスとデータの流れ.^[11] 赤い線はトリガー判定, 青い線は読み出しの処理 の流れを示している.

Amplifier Shaper Discriminator (ASD) # -

Amplifier Shaper Discriminator (ASD) ボードは TGC のワイヤーとストリップからアナログ信号を 受け取り, デジタル信号への変換を行う.入力された信号は, ASD ボード上の ASD ASIC で増幅, 整形 され, 閾値を超えた信号は LVDS 信号として出力される. ASD ボードは, 後述する PS ボードから動作 電源や閾値電圧が供給される.1 つの ASD ASIC は 4 つの信号を受け取り, 信号を処理する.図 3.7 の ように 1 枚の ASD ボードには 4 つの ASD ASIC を搭載しており, 同時に 16 チャンネルの信号を処理 する.

Patch-Panel and Slave Board ASIC (PS) # -

Patch-Panel and Slave Board ASIC (PS) ボードは, Patch-Panel ASIC と Slave Board ASIC を搭載 したボードのことである. 以下では Patch-Panel (PP) と Slave Board (SLB) について説明する.

(1) Patch-Panel (PP)

Patch-Panel は ASD からワイヤーとストリップの LVDS 信号を受け取り, タイミングの調整を行う ことで, 同じ陽子衝突由来の信号を同時に次の SLB ASIC に送る. 陽子衝突が起きてからミューオンが 検出器に到達する時間や, ケーブルの長さの違いにより信号のタイミングがチャンネルごとに異なるた め, PP ASIC を用いてタイミングの調整を行う.



図 3.7 : ASD ボードの写真.^[15] ASD ボード上には 4 つの ASD ASIC を搭載している.

(2) Slave Board (SLB)

Slave Board (SLB) には Triplet のワイヤー用とストリップ用, 2 つの Doublet のワイヤー用とスト リップ用の合計 4 種類のボードがある. さらに, SLB は読み出しとトリガー判定の 2 種類の処理を行う. 図 3.8 に, 2 つの Doublet のワイヤー用 SLB のブロック図を示す.

Doublet Slave Board (DSB) は 2 つの TGC Doublet から信号を受け取り, 4 層中 3 層以上にヒット があることを要求する (3-out-of-4 コインシデンス). コインシデンスは図 3.9 に示すように, コインシデ ンスマトリックスを用いて行われる. M2 の 2 層のチャンネル情報, M3 の 2 層のチャンネル情報をコ インシデンスマトリックスの入力とする. コインシデンスマトリックスの対角線上でコインシデンスが とれるような位置の差 Δ*R* が小さいものを出力とする. 3-out-of-4 コインシデンスの出力をデクラスタ リングと呼ばれるアルゴリズムで処理を行い, 候補を 1 つに絞り込んでから図 3.6 のように後段の High PT ボードに送る. 図 3.10 にデクラスタリングアルゴリズムの概念図を示す. 2 個以上の候補が連続し ている場合には, 上から 2 つ目の候補を選ぶようなアルゴリズムになっている.

Triplet Slave Board (TSB) は TGC Triplet から信号を受け取り, ワイヤーの場合は 3 層中 2 層以上 にヒットがあること (2-out-of-3 コインシデンス) を, ストリップの場合は 2 層中 1 層以上にヒットがあ ることを要求する (1-out-of-2 コインシデンス). TSB でのコインシデンスは DSB と同様にコインシデ ンスマトリックスを用いて行い, コインシデンスの結果は High PT ボードに送られる.

High PT (HPT) ボード

High PT (HPT) ボードは, M1 の SLB と M2-M3 の SLB からのコインシデンス結果を受け取り, 図 3.11 のコインシデンスマトリックスを用いて M1-M3 のコインシデンスを行う. M1 と M3 の位置情 報から, ΔR と $\Delta \phi$ を計算し, 小さいものから Sector Logic に送る. Sector Logic にはボードごとに位 置情報 *R* または ϕ , コインシデンスマトリックスで求めた位置の差の情報 ΔR または $\Delta \phi$ を送る.



図 3.8:2 つの Doublet のワイヤー用 SLB のブロック図.^[31] 左側の入力は, 遅延回路を通ってケーブル 長からくる位相差が補正され, 3-out-of-4 コインシデンスマトリックスに入力される.上半分で 読み出しを, 下半分でトリガー判定を行う.



図 3.9: DSB 用のコインシデンスマトリックスのブロック図.^[31] 左からの入力が M2 の 2 層のチャン ネル情報, 上からの入力が M3 の 2 層のチャンネル情報である.対角線上でコインシデンスが とれたものは, 位置の差が小さく後段の High PT ボードに送られる.



図 3.10: デクラスタリングアルゴリズムの概念図.^[31] 2 個以上の候補が連続している場合には,上から 2つ目の候補を選ぶ.



図 3.11: HPT ボードのブロック図.^[31] SLB と同様にコインシデンスマトリックスを使って M1-M3 の コインシデンスを行う.



図 3.12 : SL ボードの写真.^[33]



図 3.13 : SL ボードに搭載されている主なチップの配 置図.^[33] FPGA1, 2 は Sector Logic FPGA を示しており, トリガーのロジックを実装 する FPGA である. 1 つの FPGA で 1 つのトリガーセクターを処理する.

Sector Logic (SL)

Sector Logic (SL) は HPT ボードから受け取ったワイヤーとストリップの情報, 図 3.15 に示すように EI/FI 用の PS ボードから受け取った磁場内部の検出器の情報, Tile カロリメータから受け取った信号 を組み合わせて *p*T の測定を行う. SL ボードにはエンドキャップ領域とフォワード領域のトリガーセク ター用の 2 種類があり, どちらも 1 枚のボードが 2 つのトリガーセクターから情報を受け取りトリガー の判定を行う. 図 3.12 と図 3.13 に, エンドキャップ SL ボードの写真および主なチップを示した.

SL ボードでは, まず HPT ボードから受け取ったワイヤー (ΔR) とストリップ ($\Delta \phi$) の情報を用いて $p_{\rm T}$ の測定を行う. 各 ΔR , $\Delta \phi$ から $p_{\rm T}$ の値を得るためのマップを Coincidence Window (CW) と呼び, FPGA には Look Up Table (LUT) という形で実装されている. LUT とは, 入力データに対応する出 力データを参照するための表のことを指し, SL ボードでは $\Delta R \cdot \Delta \phi$ を入力として $p_{\rm T}$ を出力する LUT を FPGA に保存している. CW は磁場の影響や検出器のアライメントの影響を考慮して, 各 RoI ごと に定めている. 図 3.14 に, ある RoI における CW の例を示す. TGC BW のみを用いた $p_{\rm T}$ の測定を TGC-BW Coincidence と呼ぶ.

TGC-BW Coincidence で得られたミューオンの候補は, 磁場内部に設置されている TGC EI/FI や Tile カロリメータのヒット情報とコインシデンスをとる. このように, 磁場内部の検出器とコインシデ ンスをとることを Inner Coincidence と呼ぶ. Inner Coincidence は図 3.15 に示すように, 衝突点由来で ない荷電粒子により発行されたトリガー (フェイクトリガー) の削減を目的としている.

SL ボードには Track selector が搭載されており,残ったミューオン候補のうち $p_{\rm T}$ の高いものから 2 つを選び,後段の Muon-to-CTP interface (MuCTPi) に送信する. MuCTPi は バレル部とエンドキャップ部で独立に判定されたミューオンの候補を受け取り,統合する.



図 3.14 : ある RoI (場所) における $\Delta R \cdot \Delta \phi$ の CW.^[34] 高い $p_{\rm T}$ を持つミューオンほど CW の中心を 通過する.



図 3.15: 衝突点由来でない荷電粒子によるフェイクトリガーの概念図. フェイクトリガーの主な原因と しては, 陽子陽子衝突で生じた粒子が衝突点から離れた位置でビームパイプと衝突し, その相 互作用によって生成された粒子が磁場によって曲げられ, TGC BW にヒットを残すことが挙 げられる. 磁場の内側にある検出器とコインシデンスをとることでフェイクトリガーを削減で きる.

Star Switch (SSW)

Star Switch (SSW) は複数の SLB からデータを受け取り, シリアル信号をパラレル信号に変換する. 受信したデータはゼロサプレスと呼ばれる手法を用いて圧縮され, 複数の SLB の情報をまとめて Readout Driver (ROD) に送られる.

Readout Driver (ROD)

Readout Driver は複数の SSW の出力データを同じイベントごとにまとめて, ID 情報とヘッダー・フッターを付加する,「Event Building」と呼ばれる操作を行う. Event Building の後, まとめたデータ を Read Out System (ROS) に送る.

3.2 Run-3 に向けた初段ミューオントリガーのアップグレード

現在 2021 年に開始予定の Run-3 に向けて, ATLAS 検出器やトリガーシステムのアップグレードが 行われている. 以下では, 初段ミューオントリガーに関連したアップグレードの内容について説明する.

3.2.1 初段ミューオントリガーアップグレードの概要

Run-3 のエンドキャップ部初段ミューオントリガーシステムの概念図を図 3.16 に示す. Run-2 では TGC EI/FI と Tile カロリメータを用いた Inner Coincidence により,フェイクトリガーの削減を行っ ていた. しかし, $|\eta| > 1.9$ の領域では Inner Coincidence をとるためのトリガー用検出器がないため, 図 3.17 に示すようにフェイクトリガーが多く残る. Run-3 からは前章の 2.2.3 節で説明した NSW の導 入により, $|\eta| > 1.9$ の領域で TGC BW と NSW のコインシデンスをとることが可能になるため,フェイ クトリガーをより削減できる. また,位置だけでなく NSW で再構成した飛跡の角度情報 $\Delta \theta$ に対して閾 値を設けることで,さらにトリガー性能が向上することが見込まれる. 先行研究により, $p_{\rm T}$ 閾値 20 GeV で現行のトリガーアルゴリズムを用いた場合と比較して,トリガーレートを約 41% 削減できることがわ かっている. ^[32]

Run-2 における初段ミューオントリガーで発行した $p_{\rm T}$ 閾値 20 GeV のトリガーのうち, 多くは $p_{\rm T}$ が 20 GeV 以下のミューオンによって発行されたものである. そのため, $p_{\rm T}$ 計算の精度を上げることで $p_{\rm T}$ 閾値以下のミューオンによるトリガー発行数を減らすことができる. 初段ミューオントリガーにおける $p_{\rm T}$ の計算は位置情報を用いて行っているため, 位置分解能が良い検出器の情報を用いることで $p_{\rm T}$ 計算 の精度を上げることができる. 1.05 < $|\eta|$ < 1.3 の領域では Tile カロリメータ, TGC EI に加えて RPC BIS78 が磁場の内側に導入されるため, コインシデンスをとる検出器を最適化することでトリガーレートが削減できる. 先行研究により, RPC BIS78 が設置されている領域で $p_{\rm T}$ 閾値 20 GeV のトリガーレートを 80% 削減できることがわかっている. ^[22]



図 3.16: Run-3 のエンドキャップ部初段ミューオントリガーシステムの概念図.^[32] TGC BW, TGC EI, Tile カロリメータに加えて NSW, RPC BIS78 の情報を用いて $p_{\rm T}$ を計算する. NSW は飛跡 を再構成することができるため, 飛跡の角度情報 $\Delta \theta$ も使用して $p_{\rm T}$ を計算する.

新たに導入される NSW や RPC BIS78 を用いた場合に期待されるトリガー発行数の分布を図 3.18 に 示す. NSW と RPC BIS78 の導入により, $|\eta| > 1.9$ の領域においてもトリガー発行数が削減されている ことが分かる.

3.2.2 エレクトロニクスのアップグレード

Run-3 では新たなミューオン検出器が導入されるため,トリガー判定ボードのアップグレードが行われる.以下では,アップグレードが行われる各部について説明する.

New Sector Logic

New Sector Logic (New SL) は現行の SL に代わるトリガー判定回路であり, TGC BW の情報と磁場 内部の検出器の情報を組み合わせて $p_{\rm T}$ の測定を行う. Run-3 では TGC EI, Tile カロリメータに加え て NSW, RPC BIS78 の情報を使用し,トリガーの判定を行うため,実装する論理回路の規模が大きくな る. そのため, New SL には大規模なトリガーロジックが実装できる Xilinx 社の Kintex-7 Series FPGA が搭載されている. New SL でトリガー判定した結果は, $p_{\rm T}$ 閾値の高いものからトリガーセクターごと に 4 つ (旧 SL では 2 つ) MuCTPi に送信される. 図 3.19 に New SL ボードの写真を示す.


図 3.17: Run-2 で取得した $p_{\rm T}$ 閾値 20 GeV におけるトリガー発行数の η 分布.^[15] 青色の領域は TGC EI/FI を用いた Inner Coincidence を導入しない場合のトリガー発行数,赤色の領域は TGC EI/FI を用いた Inner Coincidence を導入した場合のトリガー発行数を示す. フェイクトリガーの影響により,バレル部 ($|\eta| < 1.0$) と比較してエンドキャップ部 ($|\eta| > 1.0$) のトリガー発行数が多い. 1.05 < $|\eta| < 1.9$ の領域では TGC EI/FI を用いた Inner Coincidence により,トリガー発行数を削減できている.



図 3.18: Run-3 で期待される $p_{\rm T}$ 閾値 20 GeV におけるトリガー発行数の η 分布.^[36] 白色, 薄い青色, 黄 色の領域はそれぞれ Tile, RPC BIS78, NSW を用いた Inner Coincidence を導入した場合に 削減できるトリガー発行数を示す. 青色の領域は Run-3 で期待されるトリガー発行数, 赤色の 領域は発行されたトリガーのうちオフラインで再構成されるミューオンの数を示す. 緑の分布 はオフラインで再構成されたミューオンのうち, $p_{\rm T}$ が 20 GeV 以上のミューオンの数を示す.



図 3.19: New SL ボードの写真と主な I/O, IC チップ.^[22] ボード状の青い部品はヒートシンクで, 裏に FPGA が設置されている.

TGC EI/FI Data Converter

Run-3 に向けたアップグレードでは NSW が導入される予定だが, 検出器の生産の都合上 A-side の みに導入される. そのため, C-side には現在使用されている Old Small Wheel (Old-SW) が残ることに なる. この場合問題となるのが New SL に搭載されている G-Link ポートの数である.

G-Link とは現行のミューオントリガーシステムで用いられている通信プロトコルで, Run-3 におい ても TGC BW と TGC EI からの信号は G-Link を用いて受信する. しかし, Tile カロリメータ, RPC BIS78 と NSW からの信号は GTX ^[37] と呼ばれる通信規格を用いて受信する. New SL は Old-SW の FI から信号を受信することを想定して設計されていないため, TGC BW と TGC EI から信号を受信 できるだけの G-Link ポートしか搭載されていない. そこで, G-Link を GTX に変換する TGC EI/FI Data Converter を導入し, FI からの信号を GTX に変換する. New SL は, NSW から信号を受け取ら ない分 GTX ポートが余っているため, FI からの信号を GTX ポートで受信することができる. TGC EI/FI Data Converter は, 入力信号のタイミング調整や信号を分配する Fanout ボードとしての機能を 持っている. そのため, FI からの信号だけでなく EI の信号も GTX に変換し出力することで, EI の信 号を分配する Fanout ボードが不要になる.

Tile Muon Digitizer Board (TMDB)

Tile Muon Digitizer Board は Tile カロリメータのモジュール 8 つ分の情報を, 3 つの New SL に送 信する. Run-3 では通信プロトコルが G-Link から GTX へと変更されるため, TMDB のアップグレー ドが行われる.



図 3.20: TGC のトリガーセクター, NSW のセクター, 1 つの NSW TP が担当する NSW のセクター 領域の関係.^[38] 赤線で領域を示している NSW の Large Sector は 2 つの NSW TP, Small Sector は 1 つの NSW TP に信号を送る. 黒線で囲まれたエンドキャップ領域のトリガーセク ターを担当する NewSL は ②~④ の 3 つの NSW TP から信号を受け取る. 黒線で囲まれた フォワード領域のトリガーセクターを担当する NewSL は ②~⑤ の 4 つの NSW TP から信 号を受け取る.

NSW Trigger Processor (NSW TP)

NSW Trigger Processor (NSW TP) は NSW で再構成した飛跡の位置や角度情報を New SL へ送る. 磁場領域におけるミューオンの曲がり方を考慮して,図 3.20 に示すように 1 つの TGC トリガーセク ターはエンドキャップ領域で 3 つの NSW TP, フォワード領域で 4 つの NSW TP から信号を受け取る.

RPC BIS78 Pad trigger logic board

RPC BIS 78 Pad trigger logic board は, RPC BIS78 の 3 層のヒット情報を用いて飛跡を再構成し, 飛跡の位置や角度情報を New SL へ送る. 1 つの RPC BIS78 チェンバーにつき 1 つのボードが設置さ れており, 磁場領域におけるミューオンの曲がり方を考慮して 3 つの New SL に情報が送られる.

3.3 高輝度 LHC に向けた初段ミューオントリガーのアップグレード

2027 年に開始予定の高輝度 LHC では, ルミノシティの増加に伴い背景事象によるトリガーレートが 増加するため, トリガーシステムのアップグレードを行う.以下では, 初段ミューオントリガーに関連し たアップグレードの内容について説明する.

3.3.1 初段ミューオントリガーアップグレードの概要

図 3.21 に初段ミューオントリガーシステムのブロック図を示す.初段ミューオントリガーシステム は Barrel Sector Logic (Barrel SL), Endcap Sector Logic (Endcap SL), NSW Trigger Processor (NSW TP), MDT Trigger Processor (MDT TP) で構成されている. Run-3 のためのアップグレードで導入さ れる SL と NSW TP は取り替えられる。また, 高輝度 LHC のためのアップグレードで MDT TP が新 しく導入される.

Barrel SL は, RPC と Tile カロリメータからそれぞれヒット情報とエネルギー情報を受け取る. Endcap SL は, $1.05 < |\eta| < 1.3$ の領域に設置されている TGC と RPC BIS78 のヒット情報, NSW の飛跡情報 および Tile カロリメータのエネルギー情報を受け取る. NSW TP は, NSW のヒット情報から飛跡の再 構成を行う. SL では, ミューオンによる飛跡の候補を選び, MDT TP に飛跡の情報を送る. MDT TP では, MDT の情報を使用して, より高い $p_{\rm T}$ 分解能でミューオンの候補を選別し, SL にその結果を戻す. 最終的に SL が MUCTPI にミューオンの飛跡の候補を送信する. MUCTPI は Barrel SL と Endcap SL で独立に判定したミューオンの候補を受け取り, 統合する.

3.3.2 TGC EI チェンバーのアップグレード

 $1.0 < |\eta| < 1.3$ の領域に設置されている TGC EI は, バレル部のトロイドマグネットやカロリメータ, Small Wheel の支持構造と干渉しないように, 図 3.22のように異なる大きさの TGC 検出器で構成され ており, 複雑な構造をしている.

TGC EI は Doublet 構造になっており, 現行のトリガーシステムでは 2 層のうち少なくとも一方に ヒットがあることを要求している. 7.5×10³⁴ cm⁻²s⁻¹ のルミノシティにおける TGC EI のヒットレー トは 450 Hz/cm² と予想されており, 現行の TGC EI の分解能のままではトリガーレートは 9.2 MHz となる. これより, 現行の TGC EI をアップグレードしない場合, 高輝度環境下におけるフェイクトリ ガーの削減性能は低いことが分かる. また, 2 層のうちの一方が動作しなくなった場合には TGC EI は トリガー用の検出器として使用することができなくなり, フェイクトリガーによるトリガーレートが増 加してしまう.

そのため, 現在の TGC EI はより高い分解能を持つ TGC Triplet と取り替えられる. TGC Triplet を 導入することで, 3 層中 2 層以上にヒットがあることを要求する (2-out-of-3 コインシデンス) ことがで きるため, ノイズやアクシデンタルなヒットに対する削減性能を上げることができる. また, 3 層のうち



図 3.21: 高輝度 LHC での初段ミューオントリガーシステムのブロック図.^[8] 上と下の図はそれぞれバレル部とエンドキャップ部のトリガーシステムである. SL で判定されたミューオンによる飛跡の候補は MDT TP 送られ, MDT の情報を使用してより高い *p*T 分解能でミューオンの候補が選別される.



図 3.22: TGC EI の構造.^[15] バレル部のトロイドマグネットやカロリメータ, Small Wheel の支持構造 と干渉しないように TGC 検出器が配置されている.

の1層が動作しなくなった場合にも,現行と同じ TGC Doublet として使用できるため,トリガーレートの大幅な増加を防ぐことができる.

3.3.3 TGC エレクトロニクスのアップグレード

高輝度 LHC のためのアップグレードでは, 2.3.3 節で説明したようにトリガー判定の処理時間が 2.5 µs から 10 µs になる. 高いトリガーレートに対応するため, TGC チェンバーに直接取り付けられている ASD 以外のトリガー・読み出し回路を全て取り替える. TGC のトリガー・読み出し回路のアップグレードは以下のコンセプトをもとに行う.

- 前段回路で処理された TGC の全ヒット情報を後段回路へ送る.
- ミューオントリガーの判定は、前段回路から受け取った全ヒット情報を用いて後段回路で1度に 行う。
- データの読み出しも全て後段回路に実装する.

TGC の全ヒット情報を後段のトリガー判定回路に送るため,現行と比較して,より複雑なトリガー アルゴリズムの導入が可能となる.現行の ASD ボードは高輝度 LHC における運用に耐えられる設計 となっているため,取り替えない.以下では高輝度 LHC に向けてアップグレードされる PS ボード, Service Patch Panel (SPP) ボードについて説明する. Endcap SL については 6 章で説明する.図 3.23 に Phase-2 アップグレード後の ASD ボード, PS ボード, Service Patch Panel (SPP) ボード,光学トラ ンシーバの数をまとめている.



図 3.23:高輝度 LHC における TGC エレクトロニクスのブロック図.^[15] TGC チェンバーの中の数字 は上がワイヤーのチャンネル数,下がストリップのチャンネル数を示している.

第3章 ATLAS ミューオントリガー



図 3.24 : 高輝度 LHC における PS ボードの簡略化した回路図.^[15]

PS ボード

図 3.24 に, 高輝度 LHC における PS ボードの簡略化した回路図を示す. 1 枚の PS ボードには, 8 つの PP ASIC と Xilinx Kintex-7 (XC7K325) FPGA が搭載されている. PP ASIC は 2 枚の ASD ボード から 32 チャンネルの信号を受け取り, タイミング調整とバンチ識別を行う. FPGA は 8 つの PP ASIC からタイミング調整された信号を受け取り, 2本の光学リンクを用いて後段の Endcap SL に送る. 1 枚 の PS ボードは, バンチ交差あたり 256 チャンネルのヒット情報に加えて 64 bit のヘッダーとフッター を付加して後段に送る. パラレル信号を 8b/10b 変換でシリアル信号に変換してデータの転送を行うた め, 1 枚の PS ボードのデータ転送量は (256 + 64) bits × 40 MHz × 10/8 (8b/10b) = 16 Gb/s となる. したがって, 1 本の光学リンクのデータ転送量は 8 Gb/s となり, FPGA のトランシーバを用いて GTX 通信を行う. FPGA のファームウェアは, Service Patch Panel (SPP) ボードからツイストペアケーブル を用いてダウンロードされる.

Service Patch Panel (SPP) $\vec{\pi} - \vec{k}$

Service Patch Panel (SPP) ボードは, PS ボードを制御する FPGA と PS ボードの FPGA ファー ムウェアを保存する SPI フラッシュメモリが搭載されている. SPI (Serial Peripheral Interface) フラッ シュメモリは, シリアル通信を行うフラッシュメモリのことを指す. 従来のパラレル通信を行うフラッ シュメモリでは信号線は数十本必要だったが, SPI フラッシュメモリの信号線は 3 本または 4 本で構成 されるため, 小型化かつ低消費電力化が可能である. 1 枚の SPP ボードは, M1 Triplet チェンバーの 10 枚の PS ボード, M2·M3 Doublet チェンバーの 18 枚の PS ボード と TGC EI の 3 枚の PS ボードを 制御する.



図 3.25: 高輝度 LHC でのエンドキャップ部初段ミューオントリガーアルゴリズムの概要. TGC BW の 全ヒット情報を用いた飛跡の再構成を行い, 無限運動量を仮定した場合の直線からのずれを用 いて $p_{\rm T}$ を測定する. TGC BW で再構成した飛跡の位置と TGC EI, Tile カロリメータ, RPC BIS78 の位置を比較することで $p_{\rm T}$ を測定する. NSW は飛跡を再構成することができるため, TGC BW で再構成した飛跡との角度差を求めることで $p_{\rm T}$ を測定する. Inner Coincidence を 通過したトリガーに対しては, MDT の情報を使用してさらにトリガーレートを削減する.

3.3.4 トリガーロジックの概要

2.3.3 節で説明したように、高輝度 LHC に向けたアップグレードでは初段トリガーの処理時間を 2.5 μ s から 10 μ s に増強する. そのため、現行および Run-3 におけるミューオントリガーロジックと比較して 複雑なアルゴリズムを導入することが可能となる. 高輝度 LHC でのエンドキャップ部初段ミューオン トリガーで用いられるロジックの概要を図 3.25 に示す. 高輝度 LHC では TGC のトリガー・読み出し 回路のアップグレードにより、磁場の外側に位置する TGC BW の全ヒット情報を用いた飛跡の再構成 が可能となる. さらに、磁場の内側に配置されている TGC EI, Tile カロリメータ, RPC BIS78, NSW を用いた Inner Coincidence により、フェイクトリガーの削減を行う. NSW は飛跡を再構成することが できるため、磁場の外側に位置する TGC BW で再構成した飛跡との角度差を求めることでミューオン の $p_{\rm T}$ を測定する. Inner Coincidence を通過したトリガーに対して、これまで初段ミューオントリガー で使用されていなかった精密測定用の MDT の情報を使用してさらにトリガーレートを削減する. 高輝 度 LHC でのエンドキャップ部初段ミューオントリガーで用いるロジックの詳細については、第4章で説 明する.

第4章 高輝度 LHC のための初段エンドキャップ部 ミューオントリガーの概要

本章では,開発した高輝度 LHC のための初段エンドキャップ部ミューオントリガーの詳細について 説明する. ミューオントリガーの $p_{\rm T}$ 閾値は将来的に 16 段階で設定する予定だが,本研究では $p_{\rm T}$ 閾値 5, 10, 15, 20 GeV で設定した.

ヒッグス粒子や新粒子探索などの物理には p_T 閾値 20 GeV のイベントを使用するため, ミューオン トリガーでは最も重要となる. p_T 閾値 5 GeV のイベントは数が多いため pre-scaling ファクターをかけ て運用するが, *B* の物理などでは必要となる.

4.1 トリガーロジックの概要

高輝度 LHC のための初段ミューオントリガーロジックは以下の3段階に分かれている.

- 高輝度 LHC ではトリガーシステムのアップグレードにより, TGC BW の全ヒット情報が後段回路に転送される. TGC BW の全7層のヒット情報からパターンマッチングというアルゴリズムを用いて飛跡再構成を行うことで,高い位置・角度分解能で飛跡を再構成する. 再構成した飛跡の角度情報から pT の測定を行う.
- 2) TGC BW での飛跡再構成によって得た位置・角度情報と磁場の内側にある複数の検出器で測定した精密な位置・角度情報を組み合わせることで、より詳細な pT の測定を行う. さらに、磁場内部の検出器に対してヒットを要求することで、衝突点由来ではない荷電粒子により発行されたフェイクトリガーを削減する.
- 3) これまで初段ミューオントリガーで使用されていなかった精密測定用の MDT の情報を使用し,よ り高い p_T 分解能でミューオン候補の判定を行うことでレートを削減する.

本研究では 1), 2) に対応するトリガーロジックの開発および性能評価を行った.以下では 4.2 節で 1) に, 4.3 節で 2) に対応するトリガーアルゴリズムの詳細を順に説明していく.

3) のアルゴリズムについては,本論文では研究対象外である.ただし,開発したシステムとのデータのやり取りがあるため,それについては第6章で説明する.

4.2 パターンマッチングアルゴリズム

パターンマッチングアルゴリズムでは、TGC BW のヒットの組み合わせに対応した飛跡の角度と位 置の情報をあらかじめ計算し、TGC のヒット情報と飛跡情報を対応させたパターンリストを作成してお く. 図 4.1 に、パターンとして保存する $\eta \cdot \phi$ 方向の飛跡の角度情報と位置情報を示す. パターンとして 保存する飛跡の角度情報 ($\Delta \theta \cdot \Delta \phi$) は、再構成した飛跡と、衝突点と M3 ステーションにおける飛跡の 位置を結ぶ直線との角度の差である. 飛跡の位置情報 ($\eta \cdot \phi$) は、再構成した飛跡の M3 ステーションに おける位置である. 詳細は 7.2.1 節で説明するが、 η 方向の飛跡の位置と角度情報を合わせて 18 bit、 ϕ 方向の飛跡の位置と角度情報も合わせて 18 bit で表現し、パターンとして SL ボードに搭載されている FPGA のメモリに保存する. TGC のヒットの組み合わせに対応したパターンを、メモリに保存している パターンリストから取り出すことで、複雑な計算を行うことなく高速な飛跡再構成が達成できる.

ここで問題となるのが, パターンリストを FPGA に保存するために必要なメモリ量である. フォワー ド領域におけるトリガーセクターの TGC 7 層の組み合わせに対するパターンを全て保存する場合を考 える. フォワード領域は 1 層あたり約 128 チャンネルのワイヤーで構成されているため, 必要なメモリ 量は, (2⁷)⁷ × 18 bit ~ 8 Pb と現実的な値にならない. そこで, 以下の 2 つの手法によりパターンの数を 大幅に減らし, FPGA への実装を可能にした.

- 図 4.2 に示すように、TGC Triplet と Doublet のワイヤーは η 方向に対して位置をずらして配置されている. 重複している部分を代表点として定義することでデータ量を減らすことができる. TGC 7 層のヒット情報に対する組み合わせではなく、各ステーションごとに定義した代表点 3 つの組み合わせに対応したパターンを保存する.
- パターンマッチングを行う領域を, M3 の代表点に対して p_T が 5 GeV のミューオンが通過する M1, M2 の代表点の領域に限定する.

SL ボードについては第6章で, パターンマッチングアルゴリズムのハードウェアへの実装方法について は第7章で説明する. また, ワイヤーとストリップのパターンマッチングに要求されるメモリ量の見積も りについては, それぞれ 7.3.1 節と 7.3.2 節で説明する.

ミューオンはトロイド磁場の非一様性により, $\eta \ge \phi$ 方向のいずれにも曲がるため, ワイヤーとスト リップでそれぞれパターンマッチングを行う. ワイヤーとストリップで独立に $\eta \ge \phi$ 方向の飛跡を再構 成した後に, 飛跡の角度と $p_{\rm T}$ 閾値の対応関係を用いて Coincidence Window (CW) での $p_{\rm T}$ 測定を行 う. 図 4.3 にパターンマッチングアルゴリズムの概念図を示す.

4.2.1 ワイヤーのパターンリスト

TGC BW は 7 層のワイヤー層で構成されており, 図 4.2 に示したように, M1 はワイヤー 3 層, M2 と M3 はそれぞれワイヤー 2 層を η 方向に対して位置をずらして配置している. そのため, ワイヤーの チャンネルが重複している部分を代表点として定義することで, データ量を減らしつつ位置分解能を向 上することができる.



図 4.1:パターンとして保存する飛跡の情報. 赤い線はパターンマッチングアルゴリズムによって再構 成される飛跡を表している. 黒い点線は, 衝突点と M3 ステーションにおける飛跡の位置を結ぶ 直線を表している. 位置情報として再構成した飛跡と M3 の交点, 角度情報として再構成した飛 跡の黒い点線からの角度を保存する.



図 4.2: (左) 縦軸を *R* とした時の TGC Triplet と Doublet のワイヤーの配置. 点線は η が同じとなる 直線を示している. (右) 縦軸を η とした時の TGC Triplet と Doublet のワイヤーの配置. η 方 向に対して位置をずらして配置しているため, 重複する部分を各ステーションの代表点として定 義することでデータ量を減らしつつ, 位置分解能を向上できる.



図 4.3:パターンマッチングの概念図. ワイヤーとストリップで独立にパターンマッチングを行い, 飛跡の位置情報と角度情報を抽出する. ワイヤーとストリップで求めた飛跡の角度情報から, CW を用いて *p*_T 閾値を求める.



図 4.4: ワイヤーのパターンリスト作成手法の概要図. 衝突点と TGC を結ぶ直線の角度 θ のまわりで Δ を Δ_+ から Δ_- までスキャンする. 直線が通過する TGC の代表点の組み合わせを記録する ことでワイヤーのパターンリストが得られる.

パターンリストの作成手法

パターンリストの作成方法について説明する. TGC BW のトリガーセクターごとに磁場の影響やチャ ンネルの位置を考慮してパターンリストを作成した. 図 4.4 にワイヤーのパターンリスト作成手法の概 要図を示す. 各ステーションごとの代表点の組み合わせに対応した飛跡の角度や位置の計算を以下の手 順で行った.

- 1) 衝突点と TGC を結ぶ直線 (*) と M3 の交点を固定し, 直線の角度 θ の周りで Δ を Δ_+ から Δ_- までスキャンする. $\Delta_{+(-)}$ は, $p_{\rm T}$ が 5 GeV で電荷が正 (負) のミューオンが TGC BW で (*) の直 線となす角度を示している. (*) は無限大運動量を持つミューオンの飛跡に対応する.
- 2) (*)の直線となす角度が Δ の直線が通過する M1, M2, M3 の代表点の中心位置を最小二乗法を用 いて直線でフィッティングを行い, 得られた直線の傾きをパターンとして保存する.

 $p_{\rm T}$ が5 GeV のミューオンが通過する場合の無限大運動量の飛跡に対して曲がる角度 $\Delta_{+(-)}$ は, M1 と M2 の間に設置されている MDT で再構成した飛跡の角度情報を用いて求めることができる. 先行研 究により, 各トリガーセクターの各 *R* 位置ごとに $\Delta_{+(-)}$ が求められている.^[39]本研究では, この $\Delta_{+(-)}$ を用いてパターンリストの作成を行った.



図 4.5: 磁場の 8 回対称性を考慮したエンドキャップ領域とフォワード領域におけるトリガーセクター の分け方.

最小領域の決定

 $p_{\rm T}$ が5 GeV 以上のミューオンに対応するパターンを可能な限り保存できるように, M3 の代表点に対 してパターンマッチングを行う M1 と M2 の代表点の領域を定義する. ワイヤーのパターンマッチング を行う領域の決定は SL ボードのスペックにもよるが, これについては 7.2.1 で説明する. 磁場の 8 回対 称性を考慮して, エンドキャップ領域とフォワード領域を図 4.5 のように ϕ 方向に分割し, M3 の代表点 4 つに対して $p_{\rm T}$ が5 GeV のパターンを全て保存するために必要な M2 と M1 の代表点の領域の幅を調 べた. ここで,「幅」とは図 4.4 における Δ_+ から Δ_- に対応する代表点の領域のことを示す. 図 4.6 に エンドキャップ領域, 図 4.7 にフォワード領域における領域の幅の分布を示す. これらの分布と後述する SL ボードのスペックから, 最小領域を M1 の代表点 128 チャンネル, M2 の代表点 32 チャンネル, M3 の代表点 4 チャンネルとして定義した. ここで定義した最小領域のことを以下では wire block と呼ぶ.

4.2.2 ストリップのパターンリスト

理想的なトロイダル磁場ではミューオンは本来φ方向に曲がらない.しかし,8回対称に設置されてい るトロイド磁石により生じる磁場では、図 2.7 のようにφ方向に力が働く領域が存在する.そのため、ス トリップについてもトリガーセクターごとに磁場の影響やチャンネルの位置を考慮してパターンリスト を作成した. TGC BW は6層のストリップ層で構成されており、M1, M2, M3 でストリップ 2層をφ 方向に対して位置をずらして配置している.そのため、ストリップのチャンネルが重複している部分を代 表点として定義することで、ワイヤーの場合と同様にデータ量を減らしつつ位置分解能を向上すること ができる.



図 4.6:エンドキャップ領域における M3 の代表点 4 チャンネルに対して, p_T が 5 GeV のパターンを 全て保存するために必要な M2 と M1 の代表点の領域の幅.ここで,「幅」とは図 4.4 における Δ_+ から Δ_- に対応する代表点の領域のことを示す.



図 4.7:フォワード領域における M3 の代表点 4 チャンネルに対して, $p_{\rm T}$ が 5 GeV のパターンを全て 保存するために必要な M2 と M1 の代表点の領域の幅. ここで,「幅」とは図 4.4 における Δ_+ から Δ_- に対応する代表点の領域のことを示す.



図 4.8: p_T が 5 GeV のミューオンが通過した際の, エンドキャップ領域における M1 と M3 の代表点 のチャンネル差の分布. 図 4.5 で定義した ϕ 方向の領域ごとに示している. 磁場の影響により ϕ 方向への曲がり方が変化していることがわかる.

パターンリストの作成手法

ストリップのパターンリストの基本的な作成手法はワイヤーと同じである. 図 4.10 にストリップのパ ターンリスト作成手法の概要図を示す. 各ステーションごとの代表点の組み合わせに対応した飛跡の角 度や位置の計算を以下の手順で行った.

- 直線の角度 φ をスキャンする. この直線は, 無限大運動量を持つミューオンの飛跡に対応する.
- 2) 衝突点と TGC を結ぶ直線 (*) と M3 の交点を固定し, 直線の角度 ϕ の周りで Δ を Δ_+ から Δ_- までスキャンする. $\Delta_{+(-)}$ は, $p_{\rm T}$ が 5 GeV で電荷が正 (負) のミューオンが TGC BW で (*) の直 線となす角度を示している. (*) は無限大運動量を持つミューオンの飛跡に対応する.
- 3) (*)の直線となす角度が △ の直線が通過する M1, M2, M3 の代表点の中心位置を最小二乗法を用 いて直線でフィッティングを行い,得られた直線の傾きをパターンとして保存する.

MDT は ϕ 方向の測定ができないため, 再構成した飛跡は $\Delta \phi$ の情報を持っていない. ストリップの 場合には MDT で再構成した飛跡を基準とすることができないため, $p_{\rm T}$ が 5 GeV のミューオンが通過 する場合の M1 と M3 の代表点のチャンネル差をパターンリストを作る際のスキャン範囲とした. $p_{\rm T}$ が 5 GeV のミューオンが通過する場合の M1 と M3 の代表点のチャンネル差は, 1 イベントに 1 つの ミューオンを発生させるモンテカルロシミュレーション (シングルミューオンサンプル)を用いて調べ た. $p_{\rm T}$ が 5 GeV のミューオンが通過した際の, エンドキャップ領域とフォワード領域における M1 と M3 の代表点のチャンネル差の分布をそれぞれ図 4.8 と図 4.9 に示す.

最小領域の決定

*p*_T が 5 GeV 以上のミューオンに対応するパターンを可能な限り保存できるように, M3 の代表点に対してパターンマッチングを行う M1 と M2 の代表点の領域を定義する. ストリップのパターンマッチン



図 4.9: $p_{\rm T}$ が 5 GeV のミューオンが通過した際の, フォワード領域における M1 と M3 の代表点のチャンネル差の分布. 図 4.5 で定義した ϕ 方向の領域ごとに示している. フォワード領域では ϕ 方向に曲がるような磁場がかかっていないことが分かる.



図 4.10: ストリップのパターンリスト作成手法の概要図. 衝突点と TGC を結ぶ直線の角度 ϕ の周りで Δ を Δ_+ から Δ_- までスキャンする. 直線が通過する TGC の代表点の組み合わせを記録す ることでストリップのパターンリストが得られる.



図 4.11:エンドキャップ領域のトリガーセクターにおける TGC チェンバーの配置図. 赤い実線の間が エンドキャップ領域を示しており、5 つのチェンバーで構成されている.

グを行う最小領域はメモリ容量によるが、これについては 7.2.1 で説明する. エンドキャップ領域のトリ ガーセクターは図 4.11 のように 5 つのチェンバーで構成されており、チェンバーの位置により磁場の影 響は異なる. そのため、 $p_{\rm T}$ が 5 GeV のパターンを全て保存するために必要な M1 と M2 の代表点の領 域の幅はチェンバーごとに確認した. M3 の代表点 8 チャンネルに対して、 $p_{\rm T}$ が 5 GeV のパターンを全 て保存するために必要なエンドキャップ領域における M1 と M2 の代表点の領域の幅をそれぞれ図 4.12 と図 4.13 に示す. ここで、「幅」とは図 4.10 における Δ_+ から Δ_- に対応する代表点の領域のことを示 す. フォワード領域では、図 4.9 よりミューオンは ϕ 方向にほとんど曲がらないため、 $p_{\rm T}$ が 5 GeV のパ ターンを全て保存するために必要な M1 と M2 の代表点の領域の幅はエンドキャップ領域と比較して小 さくなる. 図 4.12 と図 4.13 の結果と合わせ、後述する FPGA のメモリのスペックにより、最小領域を M1 の代表点 32 チャンネル、M2 の代表点 16 チャンネル、M3 の代表点 8 チャンネルとして定義した. ここで定義した最小領域 2 つ分に対応する領域のことを以下では strip block と呼ぶ.

wire block と strip block で独立に行ったパターンマッチングの結果を組み合わせることで, $\eta \cdot \phi$ 方向 の飛跡の位置情報と角度情報が得られる. 図 3.23 に示すように, エンドキャップ領域 (フォワード領域) のトリガーセクターを構成する M3 ステーションのワイヤーの代表点は 592 (244) チャンネルである. wire block は M3 の代表点 4 チャンネルに対して定義するため, エンドキャップ領域 (フォワード領域) で定義できる wire block の数は 148 (62) 個である. 図 3.23 に示すように, エンドキャップ領域 (フォ ワード領域) のトリガーセクターを構成する M3 ステーションのストリップの代表点は 64 (64) チャ ンネルである. strip block は M3 の代表点 16 チャンネルに対して定義するため, エンドキャップ領域 (フォワード領域) で定義できる strip block の数は 4 (4) 個である. エンドキャップ領域 (フォワード領 域) のトリガーセクターは, wire block 148 (62) 個, strip block 4 (4) 個 の合計 592 (248) 個のパターン



図 4.12:エンドキャップ領域における M3 の代表点 8 チャンネルに対して, $p_{\rm T}$ が 5 GeV のパターンを 全て保存するために必要な M1 の代表点の領域の幅. 図 4.5 で定義した ϕ 方向の領域ごとに示 している. 図中の chamber ID は, 図 4.11 で定義したチェンバーごとの識別子である. ここで, 「幅」とは図 4.10 における Δ_+ から Δ_- に対応する代表点の領域のことを示す.



図 4.13: エンドキャップ領域における M3 の代表点 8 チャンネルに対して, $p_{\rm T}$ が 5 GeV のパターンを 全て保存するために必要な M2 の代表点の領域の幅. 図 4.5 で定義した ϕ 方向の領域ごとに示 している. 図中の chamber ID は, 図 4.11 で定義したチェンバーごとの識別子である. ここで, 「幅」とは図 4.10 における Δ_+ から Δ_- に対応する代表点の領域のことを示す.



図 4.14 : 2017 年の運転における TGC 各層のヒット検出効率分布.^[39]

マッチングの最小単位で構成される. 以下ではこの最小単位のことを block と呼ぶ. 現行のミューオン トリガーシステムにおける最小単位である RoI はエンドキャップおよびフォワード領域のトリガーセク ターを ϕ 方向に 4 分割しているため, ϕ 方向に対しては block と同じ広さである. ただし, RoI はエン ドキャップ領域 (フォワード領域) のトリガーセクターを η 方向に 37 (16) 分割しているため, η 方向に 対しては block 4 個分の広さに相当する.

4.2.3 パターン抽出ロジック

TGC でのミューオンの検出効率の平均は,図 4.14 に示すようにワイヤーで 92.7%, ストリップで 92.1% である.

現行のトリガーシステムでは、ワイヤーの場合 M1 で 3 層中 2 層以上にヒットがあること (2-out-of-3 コインシデンス) と、M2 と M3 で 4 層中 3 層以上にヒットがあること (3-out-of-4 コインシデンス) を 要求する. ストリップの場合 M1 で 2 層中 1 層以上にヒットがあること (1-out-of-2 コインシデンス) と、M2 と M3 で 4 層中 3 層以上にヒットがあること (3-out-of-4 コインシデンス) を要求する. 現行 のシステムで TGC ワイヤーとストリップでのミューオン検出確率 $\varepsilon_{\text{current}}^{\text{strip}}$ は、各層の相関を 無視すると、式 4.1 と式 4.2 で示すようにそれぞれ 95.6% と 96.0% である. したがって、現行のシステ ムにおける TGC でのミューオン検出確率は $\varepsilon_{\text{current}}^{\text{strip}} \cdot \varepsilon_{\text{current}}^{\text{strip}} \sim 91.8\%$ である. 以下では $p_{\text{wire}} = 0.927$, $p_{\text{strip}} = 0.921$ とする.

$$\varepsilon_{\text{current}}^{\text{wire}} = ({}_{3}\text{C}_{3} \ p_{\text{wire}}^{3} + {}_{3}\text{C}_{2} \ p_{\text{wire}}^{2}(1 - p_{\text{wire}})) \times ({}_{4}\text{C}_{4} \ p_{\text{wire}}^{4} + {}_{4}\text{C}_{3} \ p_{\text{wire}}^{3}(1 - p_{\text{wire}})) \sim 0.956 \quad (4.1)$$

$$\varepsilon_{\text{current}}^{\text{strip}} = ({}_{2}\text{C}_{2} \ p_{\text{strip}}^{2} + {}_{2}\text{C}_{1} \ p_{\text{strip}}(1 - p_{\text{strip}})) \times ({}_{4}\text{C}_{4} \ p_{\text{strip}}^{4} + {}_{4}\text{C}_{3} \ p_{\text{strip}}^{3}(1 - p_{\text{strip}})) \sim 0.960 \ (4.2)$$

高輝度 LHC におけるトリガーシステムでは, ワイヤーで 7 層中 5 層以上かつ各ステーションにヒットがあること, またストリップでは 6 層中 4 層以上かつ各ステーションにヒットがあることを要求する. TGC のワイヤーとストリップでのミューオン検出確率 $\varepsilon_{new}^{strip}$ と $\varepsilon_{new}^{strip}$ は, 各層の相関を無視すると式 4.3 と式 4.4 で示すようにそれぞれ 98.2% と 97.8% である. したがって, 高輝度 LHC でのシステムにおけ 第4章 高輝度 LHC のための初段エンドキャップ部ミューオントリガーの概要

る TGC でのミューオン検出確率は $\varepsilon_{new}^{strip} \sim 96.0\%$ となるため, 現行のトリガーシステムと比較し て 4.2% 向上する.

$$\varepsilon_{\text{new}}^{\text{wire}} = {}_{7}\text{C}_{7} \ p_{\text{wire}}^{7} + {}_{7}\text{C}_{6} \ p_{\text{wire}}^{6}(1 - p_{\text{wire}}) + ({}_{7}\text{C}_{5} - 2) \ p_{\text{wire}}^{5}(1 - p_{\text{wire}})^{2} \sim 0.982$$
(4.3)

$$\varepsilon_{\text{new}}^{\text{strip}} = {}_{6}\text{C}_{6} \ p_{\text{strip}}^{6} + {}_{6}\text{C}_{5} \ p_{\text{strip}}^{5}(1 - p_{\text{strip}}) + ({}_{6}\text{C}_{4} - 3) \ p_{\text{strip}}^{4}(1 - p_{\text{strip}})^{2} \sim 0.978$$
(4.4)

パターンマッチングでは, TGC のヒットの組み合わせに対応したパターンを選択するが, 複数のヒットがある場合などには多数のパターンが候補となる. 複数の候補がある場合に, 1 つのパターンを選び出す方法として以下の 2 つを考える.

高 *p*_T のものを優先する方法

高い *p*_T のミューオンに対する検出効率が低下しないように, 無限大運動量をもつミューオン飛跡の角度に最も近い角度を持つパターンを選択する (図 4.15).

マッチしたレイヤー数が多いものを優先する方法

パターンマッチングで TGC のヒット情報とパターンのマッチしたレイヤー数が多いものほど測 定精度が高くなるため, これを優先する. 同じレイヤー数のものが複数ある場合はそれらの中で高 *p*T のものを選択する (図 4.16)。

TGC では磁場領域を通過後の飛跡を再構成する. 飛跡の角度分解能の評価には, TGC BW の M1 と M2 の間に配置されている MDT で再構成された飛跡を用いた. オフラインで再構成した飛跡の角度情報 θ_{Offline} と, パターンマッチングで再構成した飛跡の角度情報 θ_{TGC} の角度差から飛跡の角度分解能を 評価した. 図 4.17 に高 p_{T} のものを優先する方法を用いた場合の角度差の分布を, 図 4.18 にマッチした レイヤー数が多いものを優先する方法を用いた場合の角度差の分布を示す. 複数のパターン候補がある 場合には, マッチしたレイヤー数が多いものを優先する方法を用いることで高い角度分解能が得られる ことが分かった. 高 p_{T} のものを優先する方法を用いた場合には, 再構成した飛跡の角度が合っていなく ても p_{T} のより高いものを取ってしまうため角度分解能が悪くなっている.

4.2.4 角度情報を用いた Coincidence Window の定義

TGC BW ではワイヤーとストリップのパターンマッチングにより, ηと ϕ 方向の飛跡の角度と位置の 情報をそれぞれ独立に判定する. 飛跡の角度情報 ($\Delta \theta \cdot \Delta \phi$) には図 4.3 のように相関があるため, block ごとに CW を定義し $p_{\rm T}$ の測定を行う. エンドキャップ領域 (フォワード領域) のトリガーセクターで は block の数である $\eta \times \phi = 148(62) \times 4(4) = 592(248)$ 個の CW を定義することができる. ただし, モ ンテカルロシミュレーションの統計が限定されていたため, η 方向については 4 つの block で同じ CW を使用することで CW 作成のための十分な統計が得られるようにした. 本研究ではエンドキャップ領域 (フォワード領域) のトリガーセクターで $\eta \times \phi = 37(16) \times 4(4) = 148(64)$ 個の CW を定義し, アルゴ リズムの性能を評価した.



図 4.15:高 p_T のものを優先する方法の概念図.あるイベントにおけるワイヤーのパターン候補と高 p_T のものを優先する方法によって選ばれるパターン.無限大運動量に対応する直線とパターンの 角度差が最も小さくなるパターンを選択する.



図 4.16:マッチしたレイヤー数が多いものを優先する方法の概念図. あるイベントにおけるワイヤーの パターン候補とマッチしたレイヤー数が多いものを優先する方法によって選ばれるパターン. パターンのマッチした層の数が多いものを優先的に選択する.



図 4.17:高 p_{T} のものを優先する方法によって得られた $p_{T} = 80$ GeV のミューオンが通過したときの 角度差の分布.ミューオンの電荷別, マッチした層数別の分布を示している. 左図において赤 は μ^{+} ,青は μ^{-} に対応し,電荷の違いによって分布が大きく分かれて,全体で 2 つのピークが 見られる.右図の色の違いは TGC のヒットと選ばれたパターンが何層でマッチしたかを示し ており,7層中 5層で TGC のヒットとマッチするパターンが占めている.



図 4.18:マッチしたレイヤー数が多いものを優先する方法によって得られた $p_{\rm T} = 80$ GeV のミューオンが通過したときの角度差の分布.ミューオンの電荷別,マッチした層数別の分布を示している. 左図において赤は μ^+ ,青は μ^- に対応し,電荷の違いによるピーク位置の差は小さい.右図の色の違いは TGC のヒットと選ばれたパターンが何層でマッチしたかを示しており,マッチした層数が多いほど角度分解能が良いことがわかる.

第4章 高輝度 LHC のための初段エンドキャップ部ミューオントリガーの概要

CW は $p_{\rm T}$ が 5 GeV のミューオンを含むように $\Delta \theta$ の範囲を $-0.16 \sim 0.16$, $\Delta \phi$ の範囲を $-0.032 \sim 0.032$ に設定した. 6.4 節で説明するように, ハードウェア上のトリガーロジックでは $\Delta \theta$ を 7 bit, $\Delta \phi$ を 4 bit で表現する. 今回 CW を作成する際には, 統計が少ないことを考慮して CW の $\Delta \theta$ の軸を 64 分割, $\Delta \phi$ の軸を 16 分割した. 高い $p_{\rm T}$ ほどより高い分解能を必要とするため, $\Delta \phi$ の軸は非一様に分割 した. 具体的には, 外側の 8 マスの幅を 0.006, 内側の 8 マスの幅を 0.002 に設定した.

CW の作成手順を以下に示す.

- 1) 図 4.19 のように, 各 $p_{\rm T}$ 閾値周辺の $p_{\rm T}$ を持つミューオンが通過した場合の $\Delta\theta \cdot \Delta\phi$ の 2 次元分布 を作成する. エントリー数が多いマスから順に, 全体のエントリー数の 99% 以上となるまでマス 目を集め, それを Window とする. ただし, 磁場が強い場合には $p_{\rm T}$ が 20 GeV の Window の中心 に穴が空く場合がある. 高い $p_{\rm T}$ を持つミューオンは Window の中心付近を通過するため, $p_{\rm T}$ が 20 GeV の Window のみでは高い $p_{\rm T}$ を持つミューオンの検出効率が低下する. そこで, 図 4.20 の ように $p_{\rm T}$ が 40, 60, 80 GeV のミューオンが通過した場合の $\Delta\theta \cdot \Delta\phi$ の 2 次元分布から作成した Window を $p_{\rm T}$ が 20 GeV の Window に加える. ここで作成した各 $p_{\rm T}$ 閾値 の Window を図 4.21 に示す.
- 2) $p_{\rm T}$ 閾値の小さい Window から順に重ね合わせることで, その領域での CW を作成する. ここで作成した CW を図 4.22a に示す.
- 3) モンテカルロシミュレーションの統計が少ないことにより CW には穴が空いてしまっている領域 が存在していたり、非常に稀なイベントによって CW のマス同士の場所が開きすぎている場合が ある. そこで CW を滑らかにするために 2 つの処理を行う. まず、2 つのエントリーがあるマスに 挟まれているマスを開くようにする. 次に、あるマスについて周りの全てのマスの pT 閾値が低い 場合には pT 閾値を 1 段階下げる.

作成した CW を用いた場合の検出効率を図 4.23 に示す.検出効率の性能を評価する際には,式 4.5 で 表されるフェルミ分布関数を検出効率に対してフィッティングする.

$$f(p_{\rm T}) = \frac{\epsilon}{e^{\frac{p_{\rm T}-\mu}{\sigma}} + 1} \tag{4.5}$$

 μ , σ , ϵ はそれぞれ $p_{\rm T}$ 閾値, 分解能, プラトー領域での検出効率を示す. 検出効率をフェルミ分布関数で フィッティングした場合のパラメータを表 4.1 に示す. $p_{\rm T}$ 閾値以上で 97% と高い検出効率を保ちつつ, $p_{\rm T}$ 閾値以下のミューオンを削減できていることが分かる.

4.3 磁場内部の検出器を用いたトリガーロジックの開発

ATLAS 検出器では、衝突点由来ではない荷電粒子によるフェイクトリガーがトリガーレート増加の要因となっている.これに対して、TGC BW で再構成した飛跡の位置・角度と磁場内部の検出器の情報を組み合わせることで、トリガーレートを削減する.磁場内部には図 4.24 と図 4.25 に示すように 4 種類



(c) $p_{\rm T} = 15 \text{ GeV} \mathcal{O} \Delta \theta \cdot \Delta \phi$ 分布.

(d) $p_{\rm T} = 20$ GeV の $\Delta \theta \cdot \Delta \phi$ 分布.

図 4.19:各 p_{T} のミューオンが通過した場合にパターンマッチングで得られた飛跡の角度情報 ($\Delta \theta \cdot \Delta \phi$) の分布.低い p_{T} ほど $\eta \cdot \phi$ 方向に曲がり, $\eta \cdot \phi$ 方向への曲がり具合には相関があることが分か る. p_{T} が 20 GeV の Window の中心には穴が空いており, p_{T} が 20 GeV の Window のみで は中心を通過する高い p_{T} を持つミューオンの検出効率が低下する.



(a) $p_{\rm T} = 40 \text{ GeV} \mathcal{O} \Delta \theta \cdot \Delta \phi$ 分布. (b) $p_{\rm T} = 60 \text{ GeV} \mathcal{O} \Delta \theta \cdot \Delta \phi$ 分布. (c) $p_{\rm T} = 80 \text{ GeV} \mathcal{O} \Delta \theta \cdot \Delta \phi$ 分布.

図 4.20:高 $p_{\rm T}$ のミューオンが通過した場合にパターンマッチングで得られた飛跡の角度情報 ($\Delta \theta \cdot \Delta \phi$) の分布. $p_{\rm T}$ が 20 GeV の Window のみでは高い $p_{\rm T}$ を持つミューオンの検出効率が低下する ため, $p_{\rm T}$ が 40, 60, 80 GeV の Window を加える.



(c) $p_{\rm T}$ 閾値 15 GeV の Window.



図 $4.21: p_T$ 閾値 5, 10, 15, 20 GeV での Coincidence Window.



(a) CW を滑らかにする処理を行う前.

(b) CW を滑らかにする処理を行った後.

図 4.22: CW を滑らかにする処理の前後での CW の変化. 統計が少ないことで生じた穴を開くことが できている. また, 非常に稀なイベントによって開きすぎているマスを閉じることができてい る.



図 4.23: pT 閾値ごとのパターンマッチングの検出効率. パラメータは表 4.1 に示す.

$p_{\rm T}$ 閾値 [GeV]	20	15	10	5
Plateau efficiency [%]	96.9	97.0	97.0	96.9
Threshold [GeV]	13.1	10.5	7.3	4.4
Resolution [GeV]	1.59	1.12	0.73	1.46

表 4.1:各 p_T 閾値でのパターンマッチングの検出効率.



図 4.24: ATLAS 検出器のミューオン検出器の R-z 図. TGC EI と RPC BIS78 は図 4.25 に示すように異なる ϕ 領域に設置されている.

の検出器が設置されており,各検出器がカバーする領域は異なるため,TGC BW で再構成された飛跡の 位置によりそれぞれの検出器とコインシデンスをとる必要がある.以下では,本研究で開発した内部検出 器とのコインシデンスアルゴリズムについて説明する.

4.3.1 電荷情報を用いた内部コインシデンスを適用する領域の決定

図 4.26 に示すように、同じ TGC BW の領域にミューオンが入射する場合でも、電荷や $p_{\rm T}$ によりヒット情報を残す内部検出器が異なる. そのため、TGC BW で再構成した飛跡によって得た位置、電荷、 $p_{\rm T}$ 閾値の情報を用いてコインシデンスをとる検出器を選択することで、検出効率の低下を防ぐことができる. Tile カロリメータは 1.05 < $|\eta|$ < 1.3 の全 ϕ 領域をカバーするが、位置分解能は低いため NSW、TGC EI、RPC BIS78 と優先的にコインシデンスをとる. NSW、TGC EI、RPC BIS78 として定義した. Tile カロリメータとのコインシデンスをとる. 本研究で使用しているシミュレーションにはまだ RPC BIS78 が導入されていないため、この領域は Tile カロリメータとコインシデンスをとる領域として定義した. これにより性能が劣化する分の評価については 4.3.6 節で述べる.

NSW とコインシデンスをとる領域の決定

TGC BW の $|\eta| = 1.3$ 付近を電荷 q のミューオンが通過すると, $\eta \times q$ が正の場合には NSW を迂回 するように曲がるため, NSW にヒットを残さない. さらに, ミューオンの $p_{\rm T}$ が低いほどより大きく曲



図 4.25: 磁場内部の検出器でカバーされる $\eta - \phi$ 領域をビーム軸方向から見た図. TGC EI と RPC BIS78 はバレル部のトロイドマグネットやカロリメータ, Small Wheel の支持構造と干渉しな いように, ϕ 領域の一部しかカバーしていない. Tile カロリメータは $1.0 < |\eta| < 1.3$ の全 ϕ 領 域をカバーしているが, TGC EI と RPC BIS78 を優先して使用する.



図 4.26:異なる電荷のミューオンが TGC BW の同じ領域に入射する場合の飛跡.電荷によりヒットを 残す磁場内部の検出器が異なることが分かる.



図 4.27: TGC BW で発行されたトリガーの p_T 閾値, 位置, 電荷情報により NSW とコインシデンスを とるかを判定するロジックの概念図.

がるため, $|\eta|$ が大きい領域のみ NSW とコインシデンスをとるように定義する. $\eta \times q$ が負の場合には, $|\eta|$ が小さい領域でも NSW にヒットを残すが, 電荷の判定が誤っていた場合や $p_{\rm T}$ を低く見積もってい た場合には検出効率が低下してしまう. そのため, 高い $p_{\rm T}$ を持つミューオンが TGC にヒットを残す領 域を NSW とコインシデンスをとる領域として定義する. 図 4.27 に, TGC BW で発行されたトリガー の $p_{\rm T}$ 閾値, 位置, 電荷情報により NSW とコインシデンスをとるかを判定するロジックの概念図を示す. 図 4.28 のように, wire block を通過したミューオンが NSW にヒットを残す確率が 98% 以上になる領 域を NSW とコインシデンスをとる領域として定義した.

TGC EI とコインシデンスをとる領域の決定

図 4.29 に示すように、TGC EI は T11-standard と T11-special という 2 つの異なる大きさのチェン バーで構成されている. そのため、TGC BW での ϕ ごとにコインシデンスをとる領域を定義した.

図 4.30 に, TGC BW で発行されたトリガーの $p_{\rm T}$ 閾値, 位置, 電荷情報により $|\eta| = 1.05$ と $|\eta| = 1.3$ の領域付近で TGC EI とコインシデンスをとるかを判定するロジックの概念図を示す.

TGC BW の $|\eta| = 1.05$ 付近を通過するミューオンの飛跡を考える. $\eta \times q$ が正の場合, TGC BW で発行したトリガーの $p_{\rm T}$ 閾値が低く, $|\eta|$ が小さい領域では TGC EI にヒットを残さない. そのため, TGC EI とコインシデンスをとる領域は TGC BW での $|\eta|$ が大きい領域にしなければならない. $\eta \times q$ が負の場合, TGC BW で発行したトリガーの $p_{\rm T}$ 閾値にかかわらず, TGC EI にヒットを残すようにミューオンは曲がる. そのため, 高い $p_{\rm T}$ のミューオンに対する検出効率が下がらないように, TGC EI とコインシデンスをとる領域を定義する. TGC EI は $|\eta|$ が小さい領域までカバーしているため, 図 4.31 に示すように $|\eta| = 1.05$ 付近ではミューオンの電荷にかかわらず TGC EI にヒットを残す. そのため, TGC



図 4.28: wire block を通過したミューオンが NSW にヒットを残す確率の分布. 確率が 98% 以上にな る領域を NSW とコインシデンスをとる領域として定義している. 点線よりも右に位置する wire block で NSW とコインシデンスをとる.



図 4.29: TGC EI の構造図.^[15] 現在は T11-standard と T11-special という 2 つの異なる大きさの TGC Doublet のチェンバーで構成されている. 高輝度 LHC では Triplet にアップグレードされる 予定である.



図 4.30: TGC BW で発行されたトリガーの $p_{\rm T}$ 閾値, 位置, 電荷情報により TGC EI とコインシデン スをとるかを判定するロジックの概念図.

BW の $|\eta| = 1.05$ 付近で p_T 閾値 20 GeV のトリガーが発行された場合, 電荷情報によらずに TGC EI とコインシデンスをとる.

同様のことを TGC BW の $|\eta| = 1.3$ 付近についても行う. TGC BW の $|\eta| = 1.3$ 付近で p_T 閾値 20 GeV のトリガーが発行された場合, 図 4.32 に示すように, TGC EI にヒットを残す確率が 98% 以上 になる領域を TGC EI とコインシデンスをとる領域として定義した.

TGC BW で $p_{\rm T}$ 閾値 5, 10, 15 GeV のトリガーが発行された場合に TGC EI とコインシデンスをとる領域については付録 A.2 に示しておく.

電荷情報の有無による $p_{\rm T}$ 閾値 20 GeV での検出効率の変化を図 4.33 に示す. TGC BW で得た電荷 情報を用いてミューオンがヒットを残す検出器を最適化することで, 20 GeV における検出効率が 5 % ほど回復していることが分かる. 電荷情報の有無による $p_{\rm T}$ 閾値 15, 10, 5 GeV での検出効率の変化は, 付録 A.2 に示しておく.

4.3.2 NSW を用いたトリガーロジック

 $1.3 < |\eta| < 2.4$ の領域では, TGC BW で再構成された飛跡と NSW で再構成された飛跡の角度差 β を トリガー判定に用いることで, TGC BW の分解能では削減できない低い $p_{\rm T}$ のミューオンや衝突点由来 でない荷電粒子によるトリガーを削減する. 使用したモンテカルロシミュレーションサンプルには NSW がまだ導入されていないため, NSW が設置される予定の領域に存在し, NSW の飛跡再構成の角度分解 能 1 mrad と似た分解能を持つ MDT と CSC の情報を代わりに用いた.

角度差 β は TGC BW で再構成された飛跡の角度 θ_{TGC} と NSW 飛跡の角度 θ_{NSW} を用いて図 4.34



図 4.31: TGC BW の $|\eta| = 1.05$ 付近で p_T 閾値 20 GeV のトリガーが発行された場合に, ミューオン が TGC EI にヒットを残す確率の wire block の位置に対する分布. TGC EI にヒットを残す 確率が 98% 以上になる領域を, TGC EI とコインシデンスをとる領域として定義した. 赤い点 線 (T11-standard) と青い点線 (T11-special) よりも右 (低 $|\eta|$) に位置する wire block で TGC EI とコインシデンスをとる. TGC EI は $|\eta|$ が小さい領域までカバーしているため, $|\eta| = 1.05$ 付近ではミューオンの p_T と電荷にかかわらず TGC EI にヒットを残す.



図 4.32: TGC BW の $|\eta| = 1.3$ 付近で p_T 閾値 20 GeV のトリガーが発行された場合に, ミューオン が TGC EI にヒットを残す確率の wire block の位置に対する分布. TGC EI にヒットを残す 確率が 98% 以上になる領域を TGC EI とコインシデンスをとる領域として定義した. 赤い点 線 (T11-standard) と青い点線 (T11-special) よりも左 (高 $|\eta|$) に位置する wire block で TGC EI とコインシデンスをとる.



図 4.33 : (左) p_T 閾値 20 GeV におけるミューオンの検出効率. (右) 電荷情報を用いる場合と用いない 場合の検出効率の比.

と式 4.6 のように定義する.

$$\beta = \theta_{\rm NSW} - \theta_{\rm TGC} \ . \tag{4.6}$$

図 4.35 のように, $p_{\rm T}$ が低いミューオンは磁場により大きく曲げられるため, $|\beta|$ が大きくなる. この $|\beta|$ に対して閾値を設けることで低い $p_{\rm T}$ のミューオンを削減することが可能である. シングルミューオ ンサンプルを使用して角度差 β に対する閾値を, $p_{\rm T}$ 閾値 5, 10, 15, 20 GeV で定義した. さらに磁場の 強さは $\eta \cdot \phi$ によって異なるため, 図 4.36 のように β と $p_{\rm T}$ の相関も変化する. β の閾値を定義する際に は, 図 4.37 のように η を9グループ, ϕ を5グループに分けることで磁場の $\eta \cdot \phi$ 依存性を考慮した.

閾値は以下の手順で決定した.一連の操作による途中の結果を図 4.38 に示した.

1) $\beta \geq p_{\rm T}$ の関係を,

$$\beta = A\left(\frac{1}{p_{\rm T}}\right) + B\left(\frac{1}{p_{\rm T}}\right)^2 \tag{4.7}$$

と表せると仮定する.図 4.35 の分布に対してフィッティングを行うことで式 4.7 の係数 *A*,*B* を 決定する.フィッティングの詳細は以下で説明する.

*p*_T 閾値付近でのデータと 1) で求めた式 4.7 の相対誤差 "β_{residual}"の分布を求める. β_{residual} の定 義は、

$$\beta_{\text{residual}} = \frac{\beta_{\text{data}} - \beta_{\text{ideal}}}{\beta_{\text{ideal}}} \tag{4.8}$$

で、ここで β_{data} はオフラインで再構成したミューオンで測定した β である. β_{ideal} は 1) で求め た式 4.7 から計算される β である.

3) β_{residual} の分布から, 98% のミューオンを含む値を求め, 閾値を決定する.

ここで 1) の手順について詳しく説明する.

1-a) $\beta \ge p_{\rm T}$ の 2 次元分布を図 4.38a のように $1/p_{\rm T}$ の 0.01 GeV⁻¹ 幅のビンに分割する.



図 4.34: TGC BW の飛跡と NSW の飛跡の角度差 β の定義. 高い $p_{\rm T}$ を持つミューオンほど磁場領域 で曲がらないため, β は小さくなる.



図 4.35: TGC BW の飛跡と NSW の飛跡の角度差 β とオフライン解析で得た $p_{\rm T}$ の逆数との関係.


図 4.36:磁場の強さが異なる 2 つの領域での角度差 |β| とオフライン解析で得た p_T の相関の分布.



図 4.37: β の閾値を定義する際のグループの分け方. η を 9 グループ, ϕ を 5 グループに分けている. ϕ は磁場の 8 回対称性を考慮している.

第4章 高輝度 LHC のための初段エンドキャップ部ミューオントリガーの概要

- 1-b) それぞれの $1/p_{\rm T}$ のビンにおける β の値を図 4.38b のように y 軸に射影し, β の分布を作成する.
- 1-c) βの値をガウス関数でフィットし、ガウス関数の平均値を各 1/pT ビンで期待される β とする. 各
 1/pT ビンにおける βの値を図 4.38c に示す.
- 1-d) 図 4.38c のように 1-c) で得た値に対して式 4.7 でフィッティングを行う.

以上の手順により決定した閾値を用いた場合の検出効率を図 4.39 に示す. $p_{\rm T}$ 閾値以上では高い検出 効率を保ちつつ $p_{\rm T}$ 閾値以下のミューオンを削減できていることが分かる. 図 4.40 より $1.9 < |\eta| < 2.1$ と $-2.4 < \eta < -2.1$ の 2 つの領域で $p_{\rm T}$ 閾値以上の検出効率が低下している領域が存在する. 以下でそ れぞれの領域で検出効率が低下する原因について説明する.

- 1.9 < |η| < 2.1
 この領域はちょうど MDT と CSC の境界に相当する領域のため, ミューオンが 2 つの検出器の間
 を通過した場合には磁場内部の検出器にヒットを残さずトリガーが発行されない.
- $-2.4 < \eta < -2.1$

CSC には故障しているチェンバーが複数存在し, ヒット情報が送られないためにトリガーが発行 されない.

*p*T 閾値以上のミューオンについて検出効率が 3% ほど低下しているのは,以上の 2 つが原因である. Run-3 で導入される予定の NSW にはこの境界はないため,検出効率の低下は改善される.

図 4.39 で $p_{\rm T}$ 閾値以下のミューオンの検出効率が 10 GeV 以下で少し増加していることが分かる. こ れは図 2.6 より 1.4 < $|\eta|$ < 1.6 の領域には磁場が弱い領域が存在し, ミューオンを十分に曲げることが できず $p_{\rm T}$ 分解能が低い領域が存在するためである. 磁場が弱い領域での処理については 4.3.3 節で詳し く説明する.

4.3.3 磁場が弱い領域での処理

図 2.7 のように、エンドキャップ部分にはバレルとエンドキャップトロイド磁石による境界に磁場の弱い領域が存在する. 磁場が弱い領域では $p_{\rm T}$ の判別が難しく、低い $p_{\rm T}$ を持つミューオンであってもトリガーを通過してしまう. これに対して、磁場が弱い領域に対応する block からのトリガーを出さないように (マスク) することで低い $p_{\rm T}$ を持つミューオンを削減して、トリガーレートを抑制できる. 磁場の8 回対称性を考慮して、磁場が弱い領域の判定を行った. 図 4.41 は、低い $p_{\rm T}$ を持つミューオンが通過したにも関わらず、TGC BW と NSW の飛跡の角度差 β が小さく、高い $p_{\rm T}$ を持つミューオンとして誤ってトリガーを発行してしまう領域を示す.

マスクする領域を広げると *p*_T 閾値以上のミューオンの検出効率も下がるため, *p*_T 閾値以下のミュー オンが通過した場合のトリガー発行数と *p*_T 閾値以上のミューオンが通過した場合のトリガー発行数の 比が 10 % 以上の領域をマスクすることにした.マスクの有無による検出効率の変化を図 4.42 に示す. マスクをかけることで, *p*_T 閾値以上のミューオンの検出効率の減少を 1% 以内に収めつつ, *p*_T 閾値以下 のミューオンを削減できていることが分かる.



 (e) p_T が 20 GeV 付近での β_{residual} の分布. 赤い点線が 分布から求めた閾値を示す.

図 4.38 : $\beta - 1/p_{T}$ の分布から閾値を得る手順. (a) $1/p_{T}$ を 0.01 の幅で分割する. (b) 各ビンの中で β を y 軸に対して射影し, ガウス関数をフィットする. (c)(d) 各 p_{T} ビンごとのガウス関数の平 均値のグラフを作成し, $y = ax + bx^{2}$ でフィットする. (e) 式 4.8 の $\beta_{residual}$ の分布を作成し, 98% のミューオンが通過する $\beta_{residual}$ の値を閾値とする.



図 4.39:各 p_T 閾値での NSW を用いたトリガーロジックの検出効率をミューオンの p_T の関係として示す.



図 4.40: $p_{\rm T}$ 閾値 20 GeV の場合の $p_{\rm T}$ 閾値以上のミューオンに対する検出効率の $\eta \cdot \phi$ 分布.



図 4.41: (左) 低い p_T を持つミューオンが通過したにも関わらず, TGC BW と NSW の飛跡の角度差 が小さく, 高い p_T を持つミューオンとして誤ってトリガーを発行してしまう領域. (右) p_T 閾 値以下のミューオンが通過した場合のトリガー発行数と p_T 閾値以上のミューオンが通過した 場合のトリガー発行数の比が 10 % 以上の領域を示している. 赤い実線はトリガーセクターの 境界を示している.



(a) New Small Wheel コインシデンスに加えてマスクを かけない場合とかけた場合の検出効率. (b) マスクをかけない場合とかける場合の検出効率の比.

図 4.42 : *p*_T 閾値 20 GeV での磁場が弱い領域に対するマスクの有無による検出効率の変化. プラトーの効率には大きな変化はなく, マスクをかけることで *p*_T 閾値以下のミューオンを削減できていることが分かる.

第4章 高輝度 LHC のための初段エンドキャップ部ミューオントリガーの概要



(a) TGC EI をビーム軸方向から見たときの配置図.^[15] (b) A side に配置されている MDT EI を衝突点から見た ときの配置図.^[40]

4.3.4 TGC EI コインシデンス

 $1.05 < |\eta| < 1.3$ の領域では, TGC BW で再構成された飛跡の位置と TGC EI のヒット位置の差を 用いたトリガーを行うことで, TGC BW の分解能では削減できない低い $p_{\rm T}$ のミューオンや衝突点由来 でない荷電粒子によるトリガーを削減する. TGC BW で再構成された飛跡の位置 $\eta_{\rm BW}$ と TGC EI の ヒット位置 $\eta_{\rm EI}$ を用いて, 2 つの検出器の差 $d\eta$ を式 4.9 のように定義する.

$$d\eta = \eta_{\rm BW} - \eta_{\rm EI} . \tag{4.9}$$

3.3.2 節で説明したように, 高輝度 LHC に向けたアップグレードで TGC EI Doublet をより高い分解 能を持つ TGC EI Triplet に交換する. 現在使用しているモンテカルロシミュレーションサンプルには, TGC EI Doublet で測定した位置情報しか含まれていない. そのため, TGC EI を用いたトリガーロジッ クの評価には, より高い位置分解能を持つ MDT EI の情報を使用した. TGC EI と MDT EI の対応関 係を図 4.43 と図 4.44 に示す.

図 4.45 に、TGC BW と TGC EI の位置の差 $d\eta$ と p_T の相関を示す. このように、 p_T が低いミュー オンは磁場により大きく曲げられるため、 $d\eta$ が大きくなる. $d\eta$ に対して閾値を設けることで低い p_T の ミューオンによるトリガーを削減することができる. シングルミューオンサンプルを使用して、位置の差 に対する閾値を、 p_T 閾値 5、10、15、20 GeV で定義した. 磁場の強さは $\eta \cdot \phi$ によって異なるため、 $d\eta$ の 閾値を決定する際には、図 4.46 の ように η を 2 グループ、 ϕ を 2 グループに分けることで磁場の場所 依存性を考慮した.

 $d\eta$ に対する閾値は 5 から 20 GeV の $p_{\rm T}$ 閾値周辺のミューオンが通過したときの $d\eta$ の分布に対して

図 4.43: TGC EI と MDT EI の配置の対応関係. 同じ形状のチェンバーごとに色分けをしている. (a) と (b) はそれぞれ逆の方向から見たときの配置を表している. MDT のチェンバーは TGC の チェンバーと同じ形状をしている.



図 4.44: *R* – *z* 平面における TGC EI と MDT EI の配置.



図 4.45 : TGC BW で再構成した飛跡の位置と TGC EI の位置の差 $d\eta$ とミューオンの $p_{\rm T}$ の関係.



図 4.46 : $d\eta$ の閾値を定義する際の $\eta \cdot \phi$ 方向のグループの分け方. η を 2 グループ, ϕ を 2 グループに 分けている. ϕ については磁場の 8 回対称性を考慮して右の図のようなグループ分けになって いる.

ガウス関数をフィットし, 98% の位置を閾値として設定した. 各領域での *d*η の分布と閾値を図 4.47 に 示す.

以上で決定した閾値を用いた場合の検出効率を図 4.48 に示す. 高い *p*_T のミューオンに対する効率は 落とさずに,低い *p*_T のミューオンによるトリガーを削減できていることが分かる.

4.3.5 RPC BIS78 を用いたトリガーロジック

RPC BIS78 は Run-3 から磁場の内側に導入される新しい検出器である. TGC BW で再構成された 飛跡の位置情報と RPC BIS78 の位置情報を用いたトリガーを行うことで, TGC BW の分解能では削減 できない低い *p*_T のミューオンや衝突点由来でない荷電粒子によるトリガーを削減する. RPC BIS78 の 情報と TGC BW の情報を組み合わせたトリガーロジックの開発及び性能評価は, 先行研究で既に行わ れた.^[22] 以下では RPC BIS78 を用いたトリガーロジックの概要を説明する.

TGC BW で得られたヒット位置 $\eta_{BW} \cdot \phi_{BW}$ と RPC BIS78 で得られたヒット位置 $\eta_{BIS} \cdot \phi_{BIS}$ を用 いて, 2 つの検出器の位置の差 $d\eta \cdot d\phi$ を式 4.10 と式 4.11 のように定義する.

$$d\eta = \eta_{\rm BW} - \eta_{\rm BIS} \tag{4.10}$$

$$d\phi = \phi_{\rm BW} - \phi_{\rm BIS} \tag{4.11}$$

 $p_{\rm T}$ が低いミューオンは磁場により大きく曲げられるため, TGC BW と RPC BIS78 の位置の差が大 きくなる.したがって, 2 つの検出器の差 $d\eta \cdot d\phi$ に対して閾値を設定することで, 低い $p_{\rm T}$ のミューオ ンを削減することができる.図 4.49 に, 2 つの検出器の位置の差を用いたトリガーロジックの概念図を 示す.

102



(c) η ID = 0, ϕ ID = 1 の領域での d η の分布と閾値. (d) η ID = 1, ϕ ID = 1 の領域での d η の分布と閾値.

図 4.47:各領域での dη の分布と閾値. 磁場の影響により dη の分布が異なることが分かる.



図 4.48:各 pT 閾値での TGC EI を用いたトリガーロジックの検出効率.



図 4.49: RPC BIS 78 と TGC の情報を組み合わせたロジックの概念図.^[22] 赤と青の線はそれぞれ $p_{\rm T}$ の高いミューオンの飛跡, $p_{\rm T}$ の低いミューオンの飛跡を表す.

さらに, RPC BIS78 は位置の情報だけでなく, 各層 (最大 3 層) の位置情報を組み合わせることで飛跡 の角度情報を粗くではあるが得ることができる. RPC BIS78 の最内層で得られたヒット位置 $\eta_{\text{inner}} \cdot \phi_{\text{inner}}$ と最外層で得られたヒット位置 $\eta_{\text{outer}} \cdot \phi_{\text{outer}}$ を用いて, 飛跡の角度 $\Delta \eta \cdot \Delta \phi$ を式 4.12 と式 4.13 のよう に定義する.

$$\Delta \eta = \eta_{\text{inner}} - \eta_{\text{outer}} \tag{4.12}$$

$$\Delta \phi = \phi_{\text{inner}} - \phi_{\text{outer}} \tag{4.13}$$

図 4.50 で示すように, 衝突点の広がりや多重散乱による影響を受けた低い $p_{\rm T}$ のミューオンは, 高い $p_{\rm T}$ を持つミューオンと同じような位置にヒット情報を残すことがある. そのため, 2 つの検出器の位置 情報の差を用いるだけでは, 低い $p_{\rm T}$ のミューオンを高い $p_{\rm T}$ を持つミューオンとして誤って判定してし まう. そこで, 位置情報のみでなく, 角度情報を用いることでこのようなミューオンを削減することがで きる.

TGC BW と RPC BIS78 の位置情報および RPC BIS78 の角度情報を用いた $d\eta : \Delta \eta \ge d\phi : \Delta \phi$ の CW を作成し,トリガーの判定を行う. CW 作成において,使用した $p_{\rm T}$ が 40 GeV や 100 GeV のサン プルで得られた Window に対しては,検出効率を保つためヒットしたマス目全てを開く. ただし,大き く散乱されるような非常に稀なイベントによって Window が大きくなりすぎないように,ヒット数が 1 しかないマスは閉じる. 閾値である $p_{\rm T}$ が 20 GeV の Window に対しては,低い $p_{\rm T}$ のミューオンを削 減するためヒットの 99 % を含むように Window を定義する. このように作られた Window を足し合



図 4.50: RPC BIS 78 の角度情報を用いたロジックの概念図.^[22] 赤と青の線はそれぞれ p_T の高いミュー オンの飛跡, p_T の低いミューオンの飛跡を表す. 位置情報だけではこれらのミューオンを区別 できないが, 位置情報と角度情報を組み合わせることで区別できる.

わせて CW を作成する. 図 4.51 に η の角度情報を, 図 4.52 に ϕ の角度情報を使用して作成した各 $p_{\rm T}$ の Window と $p_{\rm T}$ 閾値 20 GeV の CW を示す.

位置情報のみを用いた場合と位置情報に加えて角度情報を用いた場合の検出効率を図 4.53 に示す. 角 度情報を用いたコインシデンスロジックを追加することで, 位置情報のみを用いたコインシデンスロジッ クに比べて, 閾値以上の *p*_T を持つミューオンに対するトリガー効率を 99 % 以上に保ちながら, 閾値よ り低い *p*_T を持つミューオンによるトリガーをさらに削減できることがわかる.

4.3.6 Tile カロリメータのエネルギー情報を用いたコインシデンス

図 4.54 に Tile カロリメータのセルの配置を示す. Tile カロリメータの D セルに到達する粒子の 99% はミューオンであるため, D セルはミューオン検出器として用いることができる. 特に 1.05 < $|\eta|$ < 1.3 の領域を通過するミューオンは, Tile カロリメータの D5 · D6 セルを通過するため, D5 · D6 セルで落 としたエネルギーに対して閾値を決めてミューオンの通過を要求することで, 衝突点由来ではない荷電 粒子によるトリガーを削減できる. トリガーが 1.2 < $|\eta|$ < 1.3 で発行された場合には, ミューオンは D6 セルのみを通過するため D6 セルのエネルギーのみを使用する. 1.05 < $|\eta|$ < 1.2 で発行された場合 には, ミューオンは D5 · D6 の 2 つのセルを通過する可能性があるため, D5 · D6 セルのエネルギーを 足し合わせる. TGC BW で $p_{\rm T}$ 閾値 20, 15 (10, 5) GeV のトリガーが発行された場合, ϕ の位置に対 して最も近い 2 (3) つのモジュールの D セルのエネルギー情報を確認し, いずれかのセルのエネルギー が閾値を超えていればトリガーを発行する. 図 4.55 はミューオンが通過した場合に, 最も近い 2 つのモ



図 4.51: $\eta = 1.16, \phi = 0.31$ rad における各 p_T のミューオンのヒット分布から作成した η の角度情報を 使用した Window. 20 GeV(左上), 40 GeV(左下), 100 GeV(右上) の Window を足し合わせ て, 閾値 20 GeV の (右下) の CW を作成した. 40 GeV, 100 GeV のサンプルに対しては, 点 線で囲まれた部分の検出効率を保つため, 2 イベント以上を含むマス目は全てキープする. CW の間の抜けは統計が足りていないため生じている.^[22]



図 4.52: $\eta = 1.16, \phi = 0.31$ rad における各 p_T のミューオンのヒット分布から作成した ϕ の角度情報 を使用した Window. 20 GeV(左上), 40 GeV(左下), 100 GeV(右上) の Window を足し合わ せて, 閾値 20 GeV の (右下) の CW を作成した. 40 GeV, 100 GeV のサンプルに対して点線 で囲まれた部分検出効率を保つため, 2 イベント以上を含むマス目は全てキープする. CW の 間の抜けは統計が足りていないため生じている.^[22]



図 4.53: RPC BIS78 とのコインシデンスをとる前後での現行の 20 GeV 閾値のトリガーの効率.^[22] RPC BIS78 と TGC の位置情報と角度情報のコインシデンスをとった場合の相対的なトリガー効率 を示す. RPC BIS78 と TGC の位置情報のコインシデンスをとった場合に対する, 角度情報の コインシデンスを追加した場合の相対的なトリガー効率を表す.



図 4.54: (左) TGC BW の $1.2 < |\eta| < 1.3$ の領域でトリガーが発行された場合, D6 セルのエネルギー に対して閾値をかけ, コインシデンスを取る. $1.05 < |\eta| < 1.2$ の場合, D5 · D6 の 2 つのセル のエネルギーの和に対して閾値をかける. (右) $p_{\rm T}$ 閾値 20 GeV では TGC BW で発行したト リガーの ϕ 位置に対して最も近い 2 つのモジュールについてコインシデンスを要求する.

ジュールの D セルに落とすエネルギーの最大値の分布を示す. この分布より D セルのエネルギーの閾値を 500 MeV に設定した. 0 MeV 付近にピークがあるのは, ミューオンが 2 つのモジュールのちょう ど境目を通過する際に Tile カロリメータにほとんどエネルギーを落とさないことがあるためである.

図 4.56 に Tile カロリメータを用いた場合の検出効率を示す. Tile カロリメータはミューオンの精密 な位置情報が得られないため, 通過したかどうかのみ判別する. そのため, 他の検出器と比較して低い p_T のミューオンは削減できないことが分かる. また p_T 閾値以上の検出効率が 2% ほど低いのは, 2つのモ ジュールの間をミューオンが通過した際には Tile カロリメータにエネルギーを落とさずトリガーを通 過しないためである.

1.05 < |η| < 1.3 の領域では, 全 φ 領域を覆う Tile カロリメータのみを用いてトリガーロジックを行 うことが可能だが, 図 4.57 に示すように TGC EI, RPC BIS78 を用いたトリガーロジックと比較して性 能が低い. そのため, TGC EI, RPC BIS78 が覆う領域では各検出器を用いたトリガーロジックを用いた トリガーの判定を優先的に行い, 残りの領域では Tile カロリメータを用いる.

4.4 最前方領域でのトリガーロジックの開発

図 3.1 のように, TGC の M2, M3 は $|\eta| < 2.4$ までしかカバーしておらず, 現在はエンドキャップ部 でのミューオントリガーの領域は $|\eta| < 2.4$ に限られている. 高輝度 LHC では $|\eta| < 2.7$ までをカバー する NSW と MDT によるトリガーも追加されるため, M1 のみでは削減できない背景事象によるトリ ガーを削減することができ, トリガー領域を最前方まで広げることで物理感度を改善できる可能性がある. M1 のワイヤー 3 層, ストリップ 2 層のヒット情報から $\eta \cdot \phi$ の位置を定義し, NSW でのヒット位

109



図 4.55: (左) ミューオンが通過した際に Tile カロリメータで測定されるエネルギーの分布. 赤い点線 が閾値のエネルギーを示す. (右) 横軸が TGC で発行したトリガーの位置 ϕ_{TGC} と Tile カ ロリメータの位置の差 ϕ_{Tile} ,縦軸が Tile カロリメータで測定されるエネルギーの分布. Tile カロリメータを通過したミューオンは磁場によって ϕ 方向に曲がるため, ミューオンの p_{T} が 80 GeV 以上であることを要求している. $\Delta \phi = \pm 0.05$ 付近ではミューオンが Tile カロリメー タのモジュール間を通過しているため,測定されるエネルギーが 0 付近にピークしている.



図 4.56:各 pT 閾値での Tile カロリメータを用いたトリガーロジックの検出効率.



(a) 各検出器を用いたトリガーロジックにおける検出効率.

(b) (a) を拡大したプロット.

図 4.57 : p_T 閾値 20 GeV における各検出器を用いたトリガーロジックにおける検出効率. Tile カロリ メータは位置分解能が低いため, TGC EI, RPC BIS78 と比較して低い p_T のミューオンは削 減できない.

置と比較することで *p*_T を測定する. さらに, NSW の飛跡の角度に対して閾値を設定することで衝突点 由来でない荷電粒子によるトリガーを削減し, トリガー領域を拡張することを試みた. 使用したモンテ カルロシミュレーションサンプルには NSW が存在していないため, NSW での飛跡測定の角度分解能 1 mrad と似た分解能を持ち, 現在最前方領域に設置されている CSC の情報を代わりに用いた.

CSC は 16 枚のチェンバーで構成されており, 図 4.58 のようにチェンバー中心から離れるほど飛跡再 構成性能が悪くなっている. 磁場の 8 回対称性と CSC のチェンバー構造を考慮して, 図 4.59 に示すよ うに 4 つの領域に分けて閾値を定義した.

TGC BW と NSW の位置の差には $p_{\rm T}$ 依存性があるため, 図 4.61a と図 4.61b のように各 $p_{\rm T}$ 閾値ご とに平均値から 2σ までを閾値として定めた. 図 4.60 に示すように, NSW の飛跡の位置と衝突点を結ぶ 直線と, 飛跡がなす角度 ($\eta_{\rm seg} \cdot \phi_{\rm seg}$) は衝突点の広がりや多重散乱による影響を受けるが, $p_{\rm T}$ 依存性がな い (磁場よりも内側) ため, 図 4.61c と図 4.61d のように分布の中心から 3σ までを閾値として定めた.

最前方領域では M1 のワイヤー 3 層, ストリップ 2 層しか使用できないため, ノイズなどによりトリ ガーレートが大幅に増加してしまう. そのため検出効率は下がるが, M1 でヒットがあったワイヤーとス トリップの層の合計が 4 層以上, ワイヤーとストリップで同じ層にヒットがあることを条件とする. 最 前方領域での検出効率とトリガーレートは第5章で示す.



図 4.58: (左) CSC で再構成される飛跡の角度分解能の分布. 赤い点線が CSC のチェンバーの境界を表 す. (右) 右の図を一つの CSC チェンバーまで拡大したもの. チェンバーの端へ行くほど角度 分解能が悪くなっている.



図 4.59:最前方領域でのトリガーの閾値を決める際のグループ分け.磁場の 8 回対称性と CSC のチェンバー構造を考慮して 4 つの領域に分割した.



図 4.60:最前方領域でのトリガーロジックに用いる NSW の飛跡の角度情報 ($\eta_{seg} \cdot \phi_{seg}$). $\eta_{seg} \geq \phi_{seg}$ は衝突点の広がりや多重散乱による影響を受けるが, 磁場の内側で測定されるため p_{T} 依存性 がない.



(c) CSC で再構成した飛跡の η 方向の角度の分布.

(d) CSC で再構成した飛跡の φ 方向の角度の分布.

図 4.61: (a)(b) 最前方領域での p_T 閾値ごとの CSC と TGC の位置の差の分布. 分布の平均値から 2σ の位置を閾値としている. 分布の点線が p_T 閾値ごとに定義した CSC と TGC の位置の差に 対する閾値を表す. (c)(d) は CSC で再構成される飛跡の角度分布を表す. CSC (NSW) での 検出効率を落とさないために中心から 3σ の位置を閾値としている. 線の点線が定義した CSC の飛跡の角度に対する閾値を表す.

第5章 高輝度 LHC のための初段エンドキャップ部 ミューオントリガーの性能評価

本章では, 開発した高輝度 LHC のための初段エンドキャップ部ミューオントリガーの性能について 述べる.

5.1 パターンマッチングアルゴリズムにより再構成した TGC 飛跡の角度分 解能

TGC で再構成した飛跡に要求される角度分解能は 4 mrad である.^[35] 4.2 節で説明したパターンマッ チングによって再構成された飛跡の角度分解能を, シングルミューオンサンプルを用いて評価した. 飛 跡の角度分解能の評価には TGC BW の M1 と M2 間に配置されている MDT で再構成された飛跡を 用いた. 図 5.1 は $p_{\rm T}$ が 20 GeV のミューオンが通過した際の飛跡の角度分解能を電荷別, マッチした層 数別に示したものである. この分布より, マッチした TGC の層数が多いほど飛跡のフィッティングの 精度が向上し, 角度分解能が良くなっていることがわかる. $p_{\rm T}$ が 80 GeV と 5 GeV の角度分解能は付 録 A.1 に示しておく. TGC のパターンマッチングで再構成した飛跡は MDT での飛跡に対して 0.024 -0.031 mrad と高い角度分解能を示しており, 要求される角度分解能 4 mrad を達成できていることが確 認できる.

5.2 モンテカルロシミュレーションを用いた検出効率の評価

初段ミューオントリガーには閾値以上の $p_{\rm T}$ を持つミューオンに対して,高い検出効率で飛跡を再構成することが求められる.以下では 4.2 節で説明したパターンマッチングと 4.3 節で説明した磁場内部の検出器を用いたトリガーロジックを組み合わせた場合の検出効率を示し,現行のトリガーアルゴリズムの検出効率と比較する.シングルミューオンサンプルを用いて $p_{\rm T}$ 閾値 20,15,10,5 GeV での検出効率を評価した. η の領域によってトリガーロジックが異なるため,エンドキャップおよびフォワード領域(1.05 < $|\eta|$ < 2.4)と最前方領域(2.4 < $|\eta|$ < 2.6)に分けて検出効率を評価した.エンドキャップおよびフォワード領域では,4.3 節で説明したように内部検出器の配置から 1.05 < $|\eta|$ < 1.3 と 1.3 < $|\eta|$ < 2.4 でコインシデンスをとる検出器が異なるため,2 つの領域に分けて検出効率を評価した.



図 5.1: *p*_T が 20 GeV のミューオンが通過した場合に得られる飛跡の角度測定分解能. 左が電荷別, 右 が層数別の角度分解能を示している. 左の分布より, 電荷が異なる場合も角度分解能はほぼ変わ らないことが分かる. 右の分布より, マッチした層数が多いほど角度分解能が良いことが分かる.

5.2.1 エンドキャップおよびフォワード領域

エンドキャップおよびフォワード領域 (1.05 < $|\eta|$ < 2.4) では, TGC BW でパターンマッチングによ り $p_{\rm T}$ を測定した後に, $\eta \cdot \phi$ の領域により磁場内部の 4 種類の検出器とコインシデンスをとる.

 $1.05 < |\eta| < 1.3$ の領域では、位置分解能の高い TGC EI と RPC BIS78 と優先的にコインシデンスをとり、2 つの検出器がカバーしていない領域では Tile カロリメータとコインシデンスをとる. 1.05 < $|\eta| < 1.3$ の領域における 5 - 20 の各 p_T 閾値での検出効率を図 5.2 に示す.検出効率を式 4.5 で表されるフェルミ分布関数でフィッティングした場合のパラメータを表 5.1 に示す.低い p_T のミューオンを削減しつつ、閾値以上のミューオンに対しては 96%と高い検出効率を持つことが分かる.

1.3 < $|\eta|$ < 2.4 の領域では, TGC BW でパターンマッチングにより $p_{\rm T}$ を測定した後に, 磁場内部に 設置されている NSW とコインシデンスをとる (4.3.2 節で述べた β cut). 1.3 < $|\eta|$ < 2.4 の領域におけ る 5 - 20 の各 $p_{\rm T}$ 閾値での検出効率を図 5.3 に示す. 検出効率をフェルミ分布関数でフィッティングし た場合のパラメータを表 5.2 に示す. 低い $p_{\rm T}$ のミューオンを削減しつつ, 閾値以上のミューオンに対し ては 94%と高い検出効率を持つことが分かる.

|表 5.1 : 5 - 20 の各 p_T 閾値での 1.05 < |η| < 1.3 での検出効率のフィッティングの結果.

p_{T} 閾値 [GeV]	20	15	10	5
Plateau efficiency [%]	96.3	96.5	96.5	96.4
Threshold [GeV]	14.2	11.3	8.2	6.6
Resolution [GeV]	1.29	0.96	0.74	1.4

116



図 5.2:5-20 の各 $p_{\rm T}$ 閾値での $1.05 < |\eta| < 1.3$ での検出効率. パラメータは表 5.1 に示す.



図 5.3 : 5 - 20 の各 $p_{\rm T}$ 閾値での $1.3 < |\eta| < 2.4$ での検出効率. パラメータは表 5.2 に示す.

表 5.2 : 5 - 20 の各 $p_{\rm T}$ 閾値での 1.3 < $|\eta|$ < 2.4 での検出効率のフィッティングの結果.

$p_{\rm T}$ 閾値 [GeV]	20	15	10	5
Plateau efficiency [%]	93.5	93.7	94.0	94.1
Threshold [GeV]	15.4	12.1	8.5	4.9
Resolution [GeV]	1.39	0.99	0.72	0.58



図 5.4:5-20 の各 pT 閾値での最前方領域での検出効率. パラメータは表 5.3 に示す.

表 5.3:5-20 の各 p_T 閾値での最前方領域での検出効率のフィッティングの結果.

$p_{\rm T}$ 閾値 [GeV]	20	15	10	5
Plateau efficiency [%]	84.0	84.4	84.8	85.4
Threshold [GeV]	13.4	11.2	8.54	5.41
Resolution [GeV]	1.51	1.19	0.88	0.80

5.2.2 最前方領域

最前方領域 (2.4 < $|\eta|$ < 2.6) では, TGC BW の M1 と磁場内部に設置されている NSW のコインシ デンスをとる.最前方領域における 5 - 20 の各 p_T 閾値での検出効率を図 5.4 に示す.検出効率をフェ ルミ分布関数でフィッティングした場合のパラメータを表 5.3 に示す. p_T 閾値以上の検出効率が低いの は,ノイズによるレートの増加を防ぐために, TGC BW の M1 (ワイヤー 3 層, ストリップ 2 層) に対し てコインシデンス条件を厳しくしているためである.

5.2.3 現行および Run-3 におけるトリガーアルゴリズムとの比較

本研究で開発したエンドキャップおよびフォワード領域でのトリガーアルゴリズムと現行のミューオ ントリガーアルゴリズムとの性能比較を行った. さらに, Run-3 で採用予定のミューオントリガーアル ゴリズムとの性能比較も行った. 現行および Run-3 におけるトリガーアルゴリズムと開発したトリガー アルゴリズムの性能を図 5.5, 検出効率をフェルミ分布関数でフィッティングした場合のパラメータを 表 5.4 に示す. 開発したトリガーアルゴリズムは現行および Run-3 におけるトリガーアルゴリズムと比 較して, *p*_T 閾値以上の検出効率を高く保ちつつ, 低い *p*_T のミューオンをより削減できていることが分 かる.



図 5.5:現行および Run-3 におけるトリガーアルゴリズムと高輝度 LHC のトリガーアルゴリズムを用 いた場合の検出効率.現行のトリガーアルゴリズムは 2018 年に取得したデータを用いて検出 効率を評価している. Run-3 と高輝度 LHC におけるトリガーアルゴリズムはモンテカルロシ ミュレーションを用いて検出効率を評価している.パラメータは表 5.4 に示す.

表 5.4:現行および Run-3 におけるトリガーアルゴリズムと高輝度 LHC のトリガーアルゴリズムの検 出効率のフィッティングの結果.

	現行	Run-3	高輝度 LHC
Plateau efficiency [%]	87.1	85.1	93.1
Threshold [GeV]	14.9	15.2	15.2
Resolution [GeV]	1.74	1.48	1.44



図 5.6: (左) 実データのイベントを重ね合わせることで作成した高輝度の状況を再現するためのサンプ ルにおけるバンチ交差あたりのパイルアップ数 (µ) の分布. 各サンプルは µ が 80, 120, 160, 200 になるようにイベントを重ね合わせている. (右) バンチ交差あたりの TGC のヒット数の分布. パイルアップ数の多い環境を再現できていることが分かる.^[8]

5.3 実データを用いたトリガーレートの評価

2016年に取得した実データを用いて高輝度 LHC での初段ミューオントリガーのトリガーレートを評価した.データ取得時のビームのパラメータを表 5.5 に示す. 複数のイベントのヒット情報を重ね合わせることでパイルアップ数が多い環境を再現する.図 5.6 にイベントの重ね合わせにより作成したサンプルの各イベントでのパイルアップ数と TGC のヒット数を示す.

高輝度 LHC で予想される瞬間ルミノシティ 7.5 ×10³⁴ cm⁻²s⁻¹ でのトリガーレートを求めるために, 各パイルアップ数でのルミノシティ (\mathcal{L}) とトリガーレート (\mathcal{R}) をそれぞれ式 5.1 と式 5.2 を用いて計算 した.

$$\mathcal{L} = (1.38 \times 10^{34} \text{ cm}^{-2} \text{s}^{-1}) \times \frac{\langle \mu \rangle}{44.5} \times \frac{2808}{2208} , \qquad (5.1)$$

$$\mathcal{R} = \frac{N_{\text{trigger}}}{N_{\text{events}}} \times 40 \text{ MHz} \times \frac{2808}{3564} .$$
(5.2)

ここで、 N_{events} はサンプルのイベント数、 N_{trigger} はトリガーが発行されたイベント数を示す.また、式 5.1 中の 1.38 ×10³⁴ cm⁻²s⁻¹ と 44.5 はそれぞれ元となる実データの最高瞬間ルミノシティと最大パ

重心系エネルギー [TeV]	13
衝突バンチ数	2208
最大瞬間ルミノシティ [cm ⁻² s ⁻¹]	1.38×10^{34}
最大パイルアップ数	44.5
平均パイルアップ数	26.9

表 5.5: 実データ取得時のビームのパラメータ

イルアップ数を示している. 元のデータの瞬間ルミノシティに対して, イベントの重ね合わせにより作成 したサンプルのパイルアップ数の比を取ることで, 各サンプルの瞬間ルミノシティが得られる. さらに, 高輝度 LHC では衝突バンチ数を 2016 年時の 2208 から 2808 まで増やすため, ルミノシティもそれに 伴って 2808/2208 ~ 1.27 倍に増加する.

LHC 加速器では, 周長 27 km の加速器が全て陽子バンチで満たされているときに 40 MHz でバンチ 衝突が起こるように設計されている. 陽子バンチはほぼ光速で移動するので, LHC 加速器を陽子バンチ で満たしたときの衝突バンチ数は 26.7 km/(3.0 × 10⁸ m/s × 25 ns) ~ 3564 となる. 衝突頻度 40 MHz と全イベントに対してトリガーが発行されるイベント数の割合からトリガーレートが得られる. 以下で は各領域ごとに高輝度 LHC で予想されるトリガーレートを示す.

5.3.1 エンドキャップおよびフォワード領域

図 5.7 はエンドキャップおよびフォワード領域 (1.05 < $|\eta|$ < 2.4) における p_T 閾値 20 GeV でのル ミノシティとトリガーレートの関係を示している. p_T 閾値 5, 10, 15 GeV でのルミノシティとトリガー レートの関係は, 付録 A.3 に示しておく. 高輝度 LHC で予想されるルミノシティ 7.5 ×10³⁴ cm⁻²s⁻¹ での各 p_T 閾値のトリガーレートを, 図 5.8 と表 5.6 に示す. トリガーレートはルミノシティに対して線 形性を示している.

5.3.2 最前方領域

図 5.9 は最前方領域 (2.4 < $|\eta|$ < 2.6) における p_T 閾値 20 GeV でのルミノシティとトリガーレートの関係を示している. p_T 閾値 5, 10, 15 GeV でのルミノシティとトリガーレートの関係は, 付録 A.3 に示しておく. 高輝度 LHC で予想されるルミノシティでの各 p_T 閾値のトリガーレートを, 図 5.10 と表 5.7 に示す. 最前方領域では, TGC BW の M1 と NSW のみを用いてトリガーの判定を行うため, ノ イズやアクシデンタルなヒットによりエンドキャップおよびフォワード領域と比較してトリガーレートが高く, トリガーレートはルミノシティに対して非線形性を示している. 最前方領域におけるトリガーレートは高いが, 前述のように MDT を利用してミューオン候補の判定を行うことでレートを削減する.

表 5.6	: 高輝度 LHC	で予想される	瞬間ルミノシテ	イ 7.5 × 10^{34}	$^{4} \rm cm^{-2} \rm s^{-1}$	におけるエン	ドキャップおよ
	びフォワート	:領域での 5 -	20 の各 <i>p</i> _T 閾値	のトリガー	レート.		

$p_{\rm T}$ 閾値 [GeV]		20	15	10	5
	$1.05 < \eta < 1.3$	5.6	11.5	25.5	94.8
トリガーレート [kHz]	$1.3 < \eta < 2.4$	14.8	24.9	67.7	449.6
	$1.05 < \eta < 2.4$	20.4	36.4	93.2	544.5

121



図 5.7: エンドキャップおよびフォワード領域における p_T 閾値 20 GeV でのルミノシティとトリガー レートの関係. 高輝度 LHC で予定されているルミノシティ (7.5 ×10³⁴ cm⁻²s⁻¹) は黒い点線 で示されている. 図中では 2 次関数でフィッティングを行っており, トリガーレートはルミノシ ティに対して線形性を示している.



図 5.8:高輝度 LHC で予想される瞬間ルミノシティ 7.5 ×10³⁴ cm⁻²s⁻¹ におけるエンドキャップおよ びフォワード領域での 5 - 20 の各 p_T 閾値のトリガーレート.各 p_T 閾値のトリガーレートは 表 5.6 にまとめている.



図 5.9:最前方領域における p_T 閾値 20 GeV でのルミノシティとトリガーレートの関係. 高輝度 LHC で予定されているルミノシティ (7.5×10³⁴ cm⁻²s⁻¹)は黒い点線で示されている. 図中では 2 次関数でフィッティングを行っており, ノイズやアクシデンタルなヒットによりトリガーレート はルミノシティに対して非線形性を示している.



図 5.10:高輝度 LHC で予想される瞬間ルミノシティ 7.5 ×10³⁴ cm⁻²s⁻¹ における最前方領域での各 $p_{\rm T}$ 閾値のトリガーレート.各 $p_{\rm T}$ 閾値のトリガーレートは表 5.7 にまとめている.

表 5.7:高輝度 LHC で予想される瞬間ルミノシティ 7.5 ×10³⁴ cm⁻²s⁻¹ における 2.4 < $|\eta|$ < 2.6 での 5 - 20 の各 $p_{\rm T}$ 閾値のトリガーレート.

$p_{\rm T}$ 閾値 [GeV]	20	15	10	5
トリガーレート [kHz]	83	107	159	377



図 5.11:2018 年のデータ取得におけるルミノシティと *p*T 閾値 20 GeV のトリガーレートの関係.^[36] 青 は TIle カロリメータを用いたコインシデンス導入前, 赤は Tile カロリメータを用いたコイン シデンス導入後のトリガーレートを示している. Tile カロリメータの導入によりトリガーレー トが 6% ほど削減できていることが分かる.

5.3.3 現行のトリガーアルゴリズムとの比較

本研究で開発したエンドキャップおよびフォワード領域でのトリガーアルゴリズムと現行のミューオ ントリガーアルゴリズムとの性能比較を行った. 図 5.11 に, 2018 年のデータ取得におけるルミノシティ と $p_{\rm T}$ 閾値 20 GeV のトリガーレートの関係を示す. トリガーレートはルミノシティに対して比例して おり, 高輝度 LHC でのルミノシティ 7.5 ×10³⁴ cm⁻²s⁻¹ で予想されるトリガーレートは式 5.3 のよう に計算できる.

$$0.83 \text{ kHz}/10^{33} \text{ cm}^{-2} \text{s}^{-1} \times 7.5 \times 10^{34} \text{ cm}^{-2} \text{s}^{-1} \sim 62 \text{ kHz}$$
(5.3)

5.3.1 節で説明したように、本研究で開発したトリガーアルゴリズムの p_T 閾値 20 GeV におけるトリガーレートは 20 kHz となる. p_T 閾値以下のミューオンとフェイクトリガーの削減により、現行のトリガーアルゴリズムと比較してトリガーレートを 68% 削減できている.

第6章 トリガー判定ボード Sector Logic

高輝度 LHC に向けて初段ミューオントリガーシステムを大幅にアップグレードし, そのためにトリ ガー判定用ボード Sector Logic (SL) も新しく開発する. 本章では, SL のデザインと SL と通信を行う ボードとのデータフォーマットについて説明する.

6.1 Sector Logic のデザイン

図 6.1 のように 1 つのトリガー判定ボードは, エンドキャップ領域のトリガーセクター 2 つ, フォワー ド領域のトリガーセクター 1 つの合計 3 つのトリガーセクターから情報を受け取りトリガー判定を行う. そのため, エンドキャップ部初段ミューオントリガーでの判定は両サイド合わせて計 48 個の SL で行 われる. 図 6.2 に SL のブロック図を示す. トリガー判定ボードの FPGA には他のボードとの通信用 に光学レシーバー (RX) と光学トランシーバー (TX) が計 104 対搭載されている必要がある. トリガー 判定ボードに搭載されている RX と TX の大部分は, フロントエンド回路から送られてくる検出器の 信号の受け取りとフロントエンド回路へ制御信号を送るために使用される. 残りの RX と TX は, SL と MDT TP, MUCTPI とのミューオンのトラック候補の情報のやり取りや Front-End Link eXchange (FELIX) への読み出しデータの転送に使用される.

MDT TP では、MDT の情報を使用して、より高い p_T 分解能でミューオンの候補を選別し、SL にそ の結果を戻す. MUCTPI は Barrel SL と Endcap SL で独立に判定したミューオンの候補を受け取り、 統合する. FELIX ^[30] は、Run-3 のためのアップグレードで検出器のフロントエンド回路とデータ読み出 しシステムのインターフェイスとして、いくつかの検出器に導入される. 各検出器のフロントエンド回路 は Central Trigger Processor (CTP) からアクセプト信号 (LOA) を受け取ると、FELIX を通じて Data Handlers に検出器の情報を送る. CTP では、トリガー条件ごとに決められた pre-scaling ファクターをか けてトリガーを発行し、トリガーが発行された場合には各検出器のフロントエンド回路に Level-0 Accept (LOA) 信号を送る. Data Handlers は FELIX から検出器の情報を受け取り、検出器ごとに設定された フォーマットへの変更やデータのモニタリングを行う. 高輝度 LHC では、全ての検出器に FELIX が導 入されるため、これまで各検出器ごとに開発していた通信規格を共通化することができる. 表 6.1 に SL に必要な RX と TX の数をまとめている.



図 6.1: TGC BW において 1 つのトリガー判定ボードがカバーする領域を赤色で示している. 緑の点 線は MDT TP のカバーする領域を示しており,トリガー判定ボードとはカバーする領域が異な ることがわかる. そのため, 1 つのトリガー判定ボードの情報は最大で 3 つの MDT TP ボード に送られる.^[8]

通信先	RX の数	TX の数
TGC のフロントエンド回路	67	35
NSW TP	6	0
RPC (BIS78) ボード	2	0
Tile カロリメータボード	2	0
MDT TP	6	10
Level-0 MUCTPI	0	3
FELIX	1	4

表 6.1:エンドキャップ部のトリガー判定回路に必要な RX と TX の数.^[8]



図 6.2: トリガー判定ボードのブロック図.^[8] "12" と書かれているブロックは, 12 チャンネルで構成さ れる MiniPOD モジュールを示す. "4"と書かれている残りの 2 つのブロックは, 4 つの RX と TX で構成される QSFP+ モジュールを示す. MiniPOD モジュールと QSFP+ モジュー ルはいずれも光ファイバを用いた高速通信を行うモジュールである. SL ボードは Advanced Telecommunication Computing Architecture (ATCA) クレートに収められており, クレート全 体でデータが共有される. IPMC は IPMI Management Controller の略で, ATCA クレートの 制御や起動時の設定を行う. Zynq とは CPU と FPGA を合わせたもので, SL ボードの制御を 行う.

表 6.2: XCVU9P のリソース量.^[42]

ロジックセル (Kb)	GTY (チャンネル数)	Block RAM (Mb)	UltraRAM (Mb)
$2,\!586$	120	75.9	270.0

表 6.3: 36 Kb RAM で設定可能な入力アドレス幅と出力データ幅.

出力データ幅 (bit)	入力アドレス幅 (bit)	深さ
1	15	32,768
2	14	16,384
4	13	8,192
9	12	4,096
18	11	2,048
36	10	1,024

6.2 トリガーロジックを搭載する FPGA

SL には Xilinx 社の Virtex UltraScale+ FPGA の XCVU9P というチップを採用する予定である.^[41] XCVU9P にはロジックセル, Block RAM, UltraRAM や GTY トランシーバーなどが搭載されている. XCVU9P のリソース量を表 6.2 に示す.

FPGA のロジックセルは, 一般的に Look Up Table (LUT) とフリップフロップの2つから構成され ており, 小規模な論理演算で用いられる. ロジックセルは FPGA の全面に分散して配置されており, 内 部配線を繋ぎかえることで必要な機能を与えることができる.

XCVU9P に搭載されている高速通信用の GTY トランシーバーは, 1 チャンネルで最大 32.75 Gbps のシリアル通信を行うことができる.^[43]

XCVU9P には Block RAM と UltraRAM という2種類のメモリが搭載されており, データの保存や 大規模な演算を行う場合に用いる.

6.2.1 Block RAM

Block RAM は 36 Kb のデータを保存することができるメモリであり, 2 つの独立した 18 Kb RAM または 1 つの 36 Kb RAM として使用することができる. 36 Kb RAM で設定可能な出力データ幅と入 力アドレス幅を表 6.3 に示す.

6.2.2 UltraRAM

UltraRAM は 288 Kb のデータを保存することができる大容量のメモリであり, Block RAM 8 個分 の容量がある.しかし,入力アドレス幅と出力データ幅は固定されており,入力アドレス幅 12 bit,出力 表 6.4: バンチ衝突ごとに TGC から受け取るデータフォーマット. SL は PS ボードから 2 本のファイ バーを用いて, TGC からデータを受け取る. この表はファイバー 1 本あたりに送信されるデー タで, 128 チャンネル分のヒット情報を含む. BCID とは Bunch Crossing ID の略であり, バン チを識別する番号として用いられる. Word-9 の内容はまだ決まっていない.

Words (16-bit)	first byte	second byte	
Word-0	comma	BCID (last 8-bit)	
Word-1	16-bit B	CID data	
Word-2	16-bit B	CID data	
Word-3	16-bit B	CID data	
Word-4	16-bit B	CID data	
Word-5	16-bit B	CID data	
Word-6	16-bit B	CID data	
Word-7	16-bit B	CID data	
Word-8	16-bit B	CID data	
Word-9	send back (status etc.)	

データ幅 72 bit のメモリとしてのみ使用することができる.

6.3 Sector Logic が受け取るデータフォーマット

SL は TGC, RPC, Tile カロリメータ, NSW の4種類の検出器から情報を受け取り, ミューオンのト リガー判定に用いる. ここでは, 各検出器から受け取るデータフォーマットについて説明する.

6.3.1 TGC から受け取るデータフォーマット

Endcap SL は, TGC EI と TGC BW からヒットの有無を判定するために各チャンネル毎に 1 bit の 情報を PS ボードから受け取る. 3.3.3 節で述べたように, 1 枚の PS ボードは, バンチ交差あたり 256 チャンネルのヒット情報に加えて 64 bit のヘッダーとフッターを付加して後段に送る. パラレル信号 を 8b/10b 変換でシリアル信号に変換してデータの転送を行うため, 1 枚の PS ボードのデータ転送量は (256 + 64) bits × 40 MHz × 10/8 (8b/10b) = 16 Gb/s となる. PS ボードに搭載されている FPGA は, 10 GB/s ほどのデータ転送量までしか対応していないため, 2 本の光学リンクを用いてテータの転送を 行う. したがって, 1 本の光学リンクのデータ転送量は 8 Gb/s となり, FPGA のトランシーバーを用い て GTX 通信を行う. TGC からの最終的なデータフォーマットは決まっていないが, 1 本の光学リンク あたり転送するデータの暫定的なフォーマットを表 6.4 に示す.

bit 数	情報	内容	分解能
14	η	NSW で再構成された飛跡の位置 η	0.0001
8	ϕ	NSW で再構成された飛跡の位置 ϕ	15 mrad
5	$\Delta \theta$	NSW で再構成された飛跡の角度	1 mrad
1	Monitor	モニター用の bit	_

表 6.5: NSW で再構成した飛跡のデータフォーマット.

6.3.2 Tile カロリメータから受け取るデータフォーマット

Tile カロリメータは図 2.17 のように *R* 方向に 3 層に分かれており, Endcap SL は Extended Barrel の 3 層全ての情報を受け取る. 各 Tile モジュールからのセルの数は 15 個で,磁場領域における曲がり 方を考慮して 1 SL では 4 つのモジュールから情報を受け取るため, 1 SL が情報を受け取るセルの数は 60 個である. 各セルにおいて, 測定したエネルギーがある閾値を超えたかどうかを 1 bit で表現し, 送信 する. Tile カロリメータからの最終的なデータフォーマットは決まっていない.

6.3.3 NSW から受け取るデータフォーマット

NSW TP は飛跡を角度分解能 1 mrad で再構成するようにデザインされている. NSW TP で再構成 された飛跡の情報は表 6.5 のように 28 bit で表現されて SL に送信される. NSW に要求される分解能 は $\Delta \theta$ が 1 mrad (範囲は ±15 mrad), ϕ が 15 mrad, η が 0.0001 である.

6.3.4 RPC から受け取るデータフォーマット

Endcap SL は RPC BIS78 からのヒット情報を受け取ってトリガー判定を行う. RPC BIS78 では Triplet のヒットに対して 2-out-of-3 コインシデンスを取り, 得られた位置情報および角度情報を送信す る. 最終的なデータフォーマットは決まっていないが, 高輝度 LHC における RPC BIS78 を用いたト リガーロジックは Run-3 におけるものとほぼ同じになる予定のため, ここでは Run-3 におけるデータ フォーマットについて説明する.

RPC BIS78 のフロントエンド回路はバンチ衝突ごとに 4 トラック分の情報を送る. バンチ衝突ごと に受け取るデータフォーマットを表 6.6 に示す. 表 6.7 に 24 bit で表現される 1 トラック分のデータ フォーマットを示す.

6.4 MDT Trigger Processer へ送信するデータフォーマット

Endcap SL で再構成されたミューオンの候補の情報は表 6.8 のように 80 bit で表現されて MDT TP に送信される. データフォーマットは TGC のヒット情報を用いて再構成した飛跡の位置・角度情報と
表 6.6: バンチ衝突ごとに RPC BIS78 から受け取るデータフォーマット.^[22] BCID (Bunch Crossing ID) は, バンチを識別する番号として用いられる. CRC (Cyclic Redundancy Check) は, デー タ転送の際にエラーを検出するために用いられる. 各 track の中身のフォーマットは表 6.7 に 示している.

Words (16-bit)	first byte second byte				
Word-0	comma	comma			
Word-1	track-0				
Word-2					
Word-3	track-1				
Word-4	trac	ck-2			
Word-5					
Word-6	track-3				
Word-7	BCID (8-bit) CRC (8-bit)				

表 6.7: RPC BIS78 で再構成した飛跡のデータフォーマット.^[22]

bit 数	情報	内容
6	η index	ミューオンのη方向の位置情報
6	ϕ index	ミューオンのφ方向の位置情報
3	$\Delta \eta$	飛跡のη方向の角度情報
3	$\Delta \phi$	飛跡のφ方向の角度情報
9	2/3 flog	RPC BIS78 の 3 層のうち,
	2/5 hag	どの層にヒットがあったかを表す
4	reserved	予備

第6章 トリガー判定ボード Sector Logic

bit 数	情報	内容	範囲
2	Trigger candidate identifier	トリガー候補の識別子 (0: 1st, 1: 2nd, 2: 3rd, 3: 候補なし)	[0:3]
1	Trigger candidate sent to MDTTP?	トリガー候補が MDT TP に送られた 場合は 1, 送られなかった場合は 0.	[0:1]
12	η	TGC の最外層の位置 η	[-2.7:2.7]
9	ϕ	TGC の最外層の位置 ϕ	$[0{:}2\pi]$
4	$p_{\rm T}$ Threshold	トリガー候補が通過した最も高い <i>p</i> _T 閾値	e.g. 4, 5, 6, 7, 8, 9, 10, 12, 15, 18, (20), 25, (30), 40, (80), $1/p_{\rm T}$ flat
1	Charge	トリガー候補の電荷	0(-)/1(+)
10	r	TGC の最外層の位置 r	[0m:12m]
7	Δθ TGC で再構成した飛跡のθ方向の角度. 最後の1 bit は電荷を表す.		[0:160 mrad] (6bit) + $0/1$ [負/正] (1bit)
4	$\Delta \phi$	TGC で再構成した飛跡の φ 方向の角度. 最後の 1 bit は電荷を表す.	[0:32 mrad] (3bit) + $0/1$ [負/正] (1bit)
28	NSW segments	NSW TP の出力フォーマットと同様	(-)
2	Reserved	予備	(-)

表 6.8: Endcap SL から MDT TP へ送信するデータフォーマット.

NSW TP によって再構成された飛跡の情報を含む. NSW の飛跡情報は MDT TP で $p_{\rm T}$ の測定に使用 される.

6.5 MUCTPI へ送信するデータフォーマット

Endcap SL から MUCTPI へは最大 6 つのミューオン候補の情報を送信することができる. 1 つの ミューオン候補の情報は 80 bit で表現される. 80 bit に含まれている情報を表 6.9 に示す.

bit 数	情報	内容	範囲
2	Trigger candidate identifier	トリガー候補の識別子 (0: 1st, 1: 2nd, 2: 3rd, 3: 候補なし)	[0:3]
1	Trigger candidate sent to MDTTP?	トリガー候補が MDT TP に送られた 場合は 1, 送られなかった場合は 0.	[0:1]
12	TGC η	TGC の最外層の位置 η	[-2.7:2.7]
9	TGC ϕ	TGC の最外層の位置 ϕ	$[0:2\pi]$
8	TGC $p_{\rm T}$	TGC で測定した <i>p</i> _T	$[0:100 {\rm GeV}]$
4	TGC $p_{\rm T}$ Threshold	TGC でトリガー候補が通過した 最も高い <i>p</i> _T 閾値	e.g. 4, 5, 6, 7, 8, 9, 10, 12, 15, 18, (20), 25, (30), 40, $(80), 1/p_{\rm T}$ flat
1	TGC charge	TGC で測定したトリガー候補の電荷	0(-)/1(+)
14	MDT η	最も内側にあるステーションの MDT セグメントの位置 η	[-2.7:2.7]
8	MDT $p_{\rm T}$	MDT で測定した <i>p</i> T	[0:100 GeV]
4	MDT $p_{\rm T}$ Threshold	MDT でトリガー候補が通過した 最も高い <i>p</i> _T 閾値	[0:15]
1	MDT charge	MDT で測定したトリガー候補の電荷	0(-)/1(+)
4	MDT Processing Flag	再構成されたミューオンの種類	[0:15]
2	Number of segments	MDT セグメントの数	[0:3]
3	Segment quality flag	各セグメントのクオリティー	[0:1]×3 セグメント
15	Reserved	予備	_

表 6.9: Endcap SL から MUCTPI へ送信するデータフォーマット.

第7章 Sector Logic に実装するトリガー用ファー ムウェアの開発

7.1 ファームウェアの概要

ファームウェアとは FPGA に与える回路情報を指し, FPGA にファームウェアをダウンロードする ことでロジックや配線を書き換えることができる.

高輝度 LHC での初段エンドキャップ部ミューオントリガーにおいて, FPGA に実装するトリガーア ルゴリズムの全体図を図 7.1 に示す.まず TGC BW の全 7層の情報のみを用いて, ワイヤーとストリッ プのパターンマッチングにより飛跡の再構成を行い, ミューオンの位置, 角度, $p_{\rm T}$ を計算する. パターン マッチングで得た飛跡の位置・角度情報は, 磁場内部の検出器で得たミューオンの飛跡情報をデコード するためのモジュールである Decoder に送られる. Decoder では磁場内部の検出器と TGC BW の位 置のアライメントも行う.デコードされた飛跡情報とパターンマッチングで得た飛跡情報は BW-Inner Coincidence に送られ,より高い分解能で $p_{\rm T}$ の計算を行う. Track selector では MDT Trigger Processor へ送るミューオンの候補を選ぶ.エンドキャップ領域のトリガーセクター 2 つ, フォワード領域のトリ ガーセクター 1 つの計 3 つのトリガーセクターについて 1 つの SL で以上の処理を並列に行う.

開発したパターンマッチングアルゴリズムをハードウェア上で動作させるために, FPGA に載せる ファームウェアを作成し, シミュレーションを用いた動作検証を行った.以下では考案したファームウェ アの実装方法の概要および実装に必要なメモリ量について説明する.

7.2 パターンマッチングの実装

図 7.1 のパターンマッチング部分について説明する. パターンマッチングでは TGC BW の全ヒット 情報を用いてミューオンの位置, 角度, $p_{\rm T}$ を計算する. まず, ワイヤーとストリップのパターンマッチン グをそれぞれ独立に行い, 飛跡の位置 (η , ϕ), 角度 ($\Delta \theta$, $\Delta \phi$) を計算する. ワイヤーとストリップでそれ ぞれ独立に求めた飛跡の角度情報 ($\Delta \theta$, $\Delta \phi$) を飛跡の角度と $p_{\rm T}$ 閾値の対応関係を保存した Coincidence Window (CW) に入力することで, ミューオンの $p_{\rm T}$ を測定する. 図 7.2 にパターンマッチングファーム ウェアの概要を示す.

7.2.1 実装するロジックの概要

4.2 節で説明したパターンマッチングアルゴリズムのハードウェアへの実装方法について説明する.



図 7.1: SL に実装するトリガー用ファームウェアの概要. 1 つの SL はエンドキャップ領域のトリガー セクター2つ (上), フォワード領域のトリガーセクター 1 つ (下) の計 3 つのトリガーセクター から TGC のヒット情報や磁場内部の検出器の情報を受け取り, トリガー判定を行う. エンド キャップ領域では, TGC EI, Tile カロリメータ, RPC BIS78 と NSW からヒット情報を受け取 り, TGC BW とのコインシデンスをとる. フォワード領域では, NSW からのみヒット情報を受 け取り, TGC BW とのコインシデンスをとる.



図 7.2: パターンマッチングのファームウェアの概要. ワイヤーとストリップのパターンマッチングをそれぞれ独立に行い, 飛跡の位置 (η, ϕ) , 角度 $(\Delta \theta, \Delta \phi)$ を計算する. 飛跡の角度情報 $(\Delta \theta, \Delta \phi)$ を CW に入力することで, ミューオンの $p_{\rm T}$ を測定する.

ワイヤーパターンマッチング

第6章で述べたように,高輝度 LHC における SL ボードで採用予定の FPGA には, Block RAM と UltraRAM という2種類のメモリが搭載されている. パターンマッチングで使用するパターンリストに 必要なリソース量は非常に大きいため,大容量メモリである UltraRAM を使用する. UltraRAM は入力 アドレス幅と出力データ幅が固定されており,入力アドレス幅 12 bit,出力データ幅 72 bit のメモリと してのみ使用することができる. ワイヤーのパターンを表 7.1 に示すように 18 bit で表現した場合には, 4 つのパターンを 72 bit に詰めることでメモリを有効的に活用することができる. UltraRAM の入力ア ドレスは 12 bit のため, 1 つの UltraRAM ブロックに保存できるパターンの数は 12 bit × 4 = 14 bit 分になる.

4.2.1 節で述べたように、パターンマッチングを行う領域を M1 の代表点 128 チャンネル (= 7 bit)、 M2 の代表点 32 チャンネル (= 5 bit)、M3 の代表点 4 チャンネル (= 2 bit) として定義する. この場 合、全ての代表点の組み合わせは $128 \times 32 \times 4 = 2^{14}$ になるため、1 つの領域に対応するパターンリスト が 1 つの UltraRAM ブロックに保存できる. 1 つのヒットパターンすなわち 1 つのアドレスを指定し た時に UltraRAM から出力される 72 bit のデータには 4 つのパターンが保存されているため、その中 から正しいパターンを取り出す必要がある. 図 7.3 にワイヤーパターンマッチングの最小領域の範囲と

表 7.1: ワイヤーのパターンリストに保存する η 方向のミューオンのトラック情報. 6.4 節で述べたよう に、MDTTP に送るデータフォーマットでは η は 12 bit、 $\Delta \theta$ は 7 bit で表現される. このまま ではパターンを 18 bit に収めることができないため、 η の符号を表す 1 bit を除いてパターン として保存する. η の符号を表す 1 bit は SL ボードが A-side と C-side のどちらに配置されて いるかにより決まっているため、パターンの出力後に付け加える.

情報	η	$\Delta \theta$
ビット幅	11	7



図 7.3: ワイヤーパターンマッチングの最小領域の範囲とパターン抽出の概念図. ① M1 の代表点 128 チャンネル, M2 の代表点 32 チャンネル, M3 の代表点 4 チャンネルに対してパターンマッチ ングを行う. ただし, M1 の代表点を 4 チャンネルずつのグループに分けて, グループの番号を global ID, 4 チャンネルの中での位置を local ID とする. ② M1 global ID (= 5 bit), M2 ID (= 5 bit), M3 ID (= 2 bit) の組み合わせを UltraRAM の 12 bit の入力アドレスとする. ③ 入 力アドレスに対応する 72 bit のデータを UltraRAM から出力する. ④ M1 の local ID を用い て 18 bit のパターンを取り出す.

パターン抽出の概念図を示す.

代表点の組み合わせに対応するパターンの抽出を以下の手順で行う.

- M1 の代表点を 4 チャンネルずつのグループに分けて、グループの番号を global ID, 4 チャンネル の中での位置を local ID とする. M1 global ID (= 5 bit), M2 ID (= 5 bit), M3 ID (= 2 bit) の 組み合わせを UltraRAM の 12 bit の入力アドレスとする.
- 2) 入力アドレスに対応する 72 bit のデータを UltraRAM から出力する.
- 3) 72 bit のデータには 18 bit のパターンが 4 つ含まれているため, M1 の local ID を用いて対応す る 18 bit のパターンを取り出す.

ストリップパターンマッチング

ストリップパターンマッチングで使用するパターンリストの保存には, ワイヤーの場合と同様に UltraRAM を使用する. ストリップのパターンを表 7.2 に示すように 18 bit で表現した場合には, 4 つの

第7章 Sector Logic に実装するトリガー用ファームウェアの開発

表 7.2: ストリップのパターンリストに保存する φ 方向のミューオンのトラック情報.

情報	ϕ	$\Delta \phi$	予備
ビット幅	9	4	5

パターンを 72 bit に詰めることでメモリを有効的に活用することができる. ワイヤーの場合と同様に, 1 つの UltraRAM ブロックに保存できるパターンの数は 14 bit 分になる.

4.2.2 節で述べたように, パターンマッチングを行う領域を M1 の代表点 32 チャンネル (= 5 bit), M2 の代表点 16 チャンネル (= 4 bit), M3 の代表点 8 チャンネル (= 3 bit) として定義する. この場合, 全 ての代表点の組み合わせは $32 \times 16 \times 8 = 2^{12}$ になるため, 1 つの UltraRAM ブロックは最大で 4 つの 領域に対応するパターンリストを保存できる. UltraRAM は 1 クロックで 2 個のデータしか出力でき ないため, 1 つの UltraRAM に 2 つの領域のみのパターンを保存することで並列にパターンを出力す る. ワイヤーの場合と同様に, M1 の代表点を 4 チャンネルずつのグループに分けて, グループの番号を global ID, 4 チャンネルの中での位置を local ID とすることで 72 bit から正しいパターンを取り出す. 図 7.4 にストリップパターンマッチングの最小領域の範囲とパターン抽出の概念図を示す.

代表点の組み合わせからパターンの抽出を以下の手順で行う.

- M1 global ID (= 3 bit), M2 ID (= 4 bit), M3 ID (= 3 bit) の組み合わせは 10 bit で表現できる. UltraRAM は 2 つの領域のパターンリストを保存しているため, どちらの領域に対応するかを判 別するための 1 bit を加えた 11 bit を UltraRAM の入力アドレスとする.
- 2) 入力アドレスに対応する 72 bit のデータを UltraRAM から出力する.
- 3) 72 bit のデータには 18 bit のパターンが 4 つ含まれているため, M1 の local ID を用いて 18 bit のパターンを取り出す.

パターンマッチングの試行回数

各ステーションでヒットが増えるほど組み合わせによりパターンの候補数が多くなるため, ハードウェ ア上での処理時間が増えてしまう. そのため, パターンマッチングの試行回数を可能な限り減らすことは ハードウェアに実装する上で非常に重要である. 図 7.5 にミューオンが各層のワイヤーに 1 つずつヒッ トを残すときのパターンマッチングの試行回数の計算例を示す. 全ての代表点をパターンマッチングに 使用すると, ミューオンが各層のワイヤーに 1 つずつヒットを残すような理想的な場合にも, 各層が η 方向にずれて配置されているため, 代表点の数としては 5, 3, 3 となり, パターンマッチングの試行回数 が大幅に増えてしまうことが分かる.

図 7.6 にシングルミューオンサンプルを用いた場合のワイヤーパターンマッチングの試行回数を示す. M1, M2 の代表点の数はそれぞれ 2 から 3 にピークを持っており, M3 の代表点の数は 1 - 3 にピーク を持っているため, パターンマッチングの試行回数は 6, 12, 18 にピークがある. ミューオンが M1 の各



図 7.4:ストリップパターンマッチングの最小領域の範囲とパターン抽出の概念図. ① M1 の代表点 32 チャンネル, M2 の代表点 16 チャンネル, M3 の代表点 8 チャンネルに対してパターンマッチ ングを行う. ただし, M1 の代表点を 4 チャンネルずつのグループに分けて, グループの番号を global ID, 4 チャンネルの中での位置を local ID とする. ② M1 global ID (= 3 bit), M2 ID (= 4 bit), M3 ID (= 3 bit) の組み合わせは 10 bit で表現される. UltraRAM は 2 つの領域の パターンリストを保存しているため, どちらの領域に対応するかを判別するための 1 bit を加え た 11 bit を UltraRAM の入力アドレスとする. ③ 入力アドレスに対応する 72 bit のデータを UltraRAM から出力する. ④ M1 の local ID を用いて 18 bit のパターンを取り出す.



図 7.5: ミューオンが各層のワイヤーに 1 つずつヒットを残すときのパターンマッチングの試行回数の 計算例. M1 の代表点 4 チャンネルをまとめて 1 つのチャンネルとして扱う.



図 7.6: (左) シングルミューオンサンプルによる各ステーションのヒット数の分布. M1 の代表点が 2 にピークを持つのは, M1 の代表点 4 チャンネルをまとめて 1 つのチャンネルとして扱うため である. M3 の代表点が 1 - 3 にピークを持つのは, パターンマッチングを行う wire block が M3 の代表点 4 チャンネルに対して定義されているためである. (右) シングルミューオンサン プルによる各 wire block におけるパターンマッチングの試行回数の分布.



図 7.7: TGC Triplet における Declustering の概念図.

層のワイヤーに 1 つずつヒットを残す場合, 代表点の数としては 5 となるが, パターンマッチングでは M1 の代表点 4 チャンネルをまとめて 1 つのチャンネルとして扱うため, 代表点の数は 2 にピークを持 つ. M3 の場合, 代表点の数としては 3 となるが, パターンマッチングを行う wire block は M3 の代表 点 4 チャンネルに対して定義されているため, 2 つの wire block をまたぐ場合が多く, 代表点の数は 1 - 3 にピークを持つ.

パターンマッチングの試行回数を減らすために以下の手法を考えた. パターン候補を絞り込むのにマッ チしたレイヤー数が多いものを優先する場合には, 最終的にヒット数が多い代表点の組み合わせに対応 したパターンが選ばれる. 各ステーションで複数のヒットが密集しているクラスターが生じている場合 には, 隣接する代表点とヒット数を比較し, ヒット数が多い代表点のみをパターンマッチングに使用する. 以下では, この手法を Declustering と呼ぶ. 図 7.7 に TGC Triplet の場合の, 図 7.8 に TGC Doublet の場合の Declustering の概念図を示す.



図 7.8: TGC Doublet における Declustering の概念図.



図 7.9: シングルミューオンサンプルによる Declustering を用いた場合の各ステーションのヒット数の 分布 (左) と各 wire block におけるパターンマッチングの試行回数の分布 (右).

Declustering を用いた場合のワイヤーパターンマッチングの試行回数を図 7.9 に示す. M1, M2, M3 のヒットの数はそれぞれ1にピークを持っており, パターンマッチングの試行回数も1にピークがある. ヒット数が2以上となるのは TGC の検出効率により, 2層のうち1層のみにヒットを残す場合などで ある. この場合のヒットの数は図 7.8 に示すように2以上になるが, 4.2.3 節で述べたように TGC での ミューオンの検出効率の平均はワイヤーで 92.7% と高いため, ヒットの数が2以上となる確率は低い. パターンマッチングに使用する代表点をヒット数が多いものに限定することで, ミューオンが各層のワ イヤーに1 チャンネルのヒットを残すような理想的な場合には, パターンマッチングの試行回数を大き く削減できていることが分かる.

7.2.2 パターンマッチングファームウェアの概要

ワイヤーパターンマッチングとストリップパターンマッチングのファームウェアに必要な機能はほぼ 同じである. UltraRAM から 1 クロックで 2 つのデータを出力できるという点を考慮し, ストリップ パターンマッチングのファームウェアを作成した. 作成したストリップパターンマッチングのファーム ウェアを図 7.10 に示す. TGC Hit Processor, Address Specifier, UltraRAM, Track Selector というモ



- 図 7.10: ストリップパターンマッチングのファームウェアの概要. TGC BW の各層からヒット情報を 受け取り, TGC Hit Processor で代表点ごとのヒット数に変換される. Address Specifier では, TGC Hit Processor から代表点ごとのヒット数を受け取り, UltraRAM に代表点の組み合わせ とヒット数を送る. UltraRAM から出力されたパターン候補は, Track Selector で 1 つに絞ら れる.
- ジュールで構成されている.以下で各モジュールの役割について説明する.

TGC Hit Processor

TGC Hit Processor は, TGC からストリップ 6 層のヒット情報を受け取り, 各ステーションでコイ ンシデンスをとることで代表点を出力する. 複数の飛跡候補が存在する場合には, 4.2.3 で述べたように マッチしたレイヤー数が多いものを優先して候補を 1 つに絞り込む. TGC Hit Processor は, そのため に必要な代表点ごとのヒット数の情報を後段に送る. 7.2.1 節で示したように, ヒットのあった全ての代 表点をパターンマッチングに使用すると試行回数が多くなる. そこで, Declustering アルゴリズムによっ て隣接する代表点とヒット数を比較し, ヒット数が多い代表点のみをパターンマッチングに使用するこ とで, パターンマッチングの試行回数を大幅に減らすことができる. そのため, TGC Hit Processor は隣 り合う代表点のうち少なくとも一方のヒット数が多い場合は, 後段に送らないように設計した. 図 7.11 に TGC Hit Processor の概念図を示す.

Address Specifier

Address Specifier は TGC Hit Processor から各ステーションの代表点ごとのヒット数を受け取り, 後 段の UltraRAM に各ステーションの代表点の組み合わせを入力アドレスとして送る. 各ステーションで 複数の代表点が出力された場合には, マッチしたレイヤー数が多いものを優先して候補を 1 つに絞り込 む. そのため, あらかじめヒット数の多い代表点の組み合わせから順番に入力アドレスとして UltraRAM



図 7.11: TGC Hit Processor の概念図. TGC からヒット情報を受け取り, 重複している部分を代表点 として定義する. 後段には各代表点ごとのヒット数を送るが, 隣り合う代表点のうち少なくと も一方のヒット数が多い場合は後段に送らない.

の読み出しに送ることでパターンマッチングの処理時間を短縮できる.以上より, Address Specifier に 要求される機能は以下の 2 つである.

- 各ステーションでヒットのあった代表点の全ての組み合わせを入力アドレスとして後段の UltraRAM に送る.
- 2) ヒット数の多い代表点の組み合わせから順番に後段の UltraRAM に送る.

図 7.12 に Address Specifier のファームウェアの概要を示す. Address Specifier は TGC Hit Processor から受け取った代表点ごとのヒット数を保持しておくための 3 つの Buffer で構成されている. Buffer は 各ステーションごとに用意されており, 深さは代表点の数に設定されている. 各 Buffer にはヒット数が 2 の代表点の位置を指し示す 2 hit Read pointer, ヒット数が 1 の代表点の位置を指し示す 1 hit Read pointer が用意されており, 1 クロックごとにヒットのある次の代表点に移動する. ただし, 7.2.1 節で 説明したように, M1 の代表点は 4 チャンネルを 1 つのグループとして扱う. そこで, M1 Buffer では 図 7.13 のように, グループの中でヒット数が 2 の代表点が少なくとも 1 つある場合, グループのヒット 数は 2 として扱う. グループの中でヒット数が 1 の代表点のみの場合, グループのヒット数は 1 として 扱う.

Address Specifier から入力アドレスを出力する際には,表 7.3 に示す優先順位にしたがって後段の UltraRAM に送る. TGC BW にヒットを残した層の数が同じ場合には,分解能の良い M1, M3 にヒッ トが多いパターンを優先的に送る. 図 7.14 に Address Specifier の概念図を示す.

以下に Address Specifier で UltraRAM への入力アドレスを得るまでの一連の手順を示す.

 TGC Hit Processor から代表点ごとのヒット数を受け取り, M1, M2, M3 Buffer に値を保存する. 保存した代表点ごとのヒット数から, 表 7.3 に示した中で最も高い優先順位に合わせて, 各 Buffer で使用する Read pointer を 2 hit Read pointer または 1 hit Read pointer に切り替える.



- 図 7.12: Address Specifier のファームウェアの概要. M1, M2, M3 Buffer には各ステーションにおける 代表点ごとのヒット数を送る. Address Specifier から入力アドレスを出力する際には,表 7.3 に示す優先順位にしたがって後段の UltraRAM に送る.
 - M1, M2 Buffer の Read pointer を固定し、M3 Buffer の Read pointer をクロック毎に進める.
 M1, M2, M3 Buffer は Read pointer が指し示す位置および指し示す位置に保存されているヒット 数を出力する. 全ての Buffer の出力を組み合わせることで、入力アドレスとヒット数が得られる.
 - 3)各 Buffer の Read pointer は保存されている最後の代表点に到達した後、M3 Buffer (M2 Buffer) は M2 Buffer (M1Buffer) に M3 empty (M2 empty) 信号を送り、M2 Buffer (M1 Buffer)の Read pointer を 1 つ進める。M1 Buffer の場合は M2 Buffer と M3 Buffer に次の優先順位の Priority 信号を送る。3 つの Buffer は Priority 信号に合わせて、2 hit Read pointer と 1 hit Read pointer を切り替える。Priority 信号は表 7.3 に示す優先順位にしたがって出力される。
 - 4) 2) 3)の手順を繰り返すことで、ヒット数の多い代表点の組み合わせを優先的に後段の UltraRAM に送ることができる.全ての代表点の組み合わせを確認すると、M1 Buffer はリセット信号を出力 し、後述する Track Selector に送る.

UltraRAM

UltraRAM は Address Specifier から入力アドレスを受け取り,入力アドレスに対応した 72 bit のデー タを後段の Track Selector に送る. UltraRAM は 1 クロックで 2 つの入力アドレスを受け取り,同時に 2 つのデータを出力する (デュアルポート) ことができ,入力アドレスを受け取ってから 2 クロック後に データが出力される.



図 7.13: 各ステーションにおけるヒット数の定義. 上の図は, M2, M3 におけるヒット数の定義. M1 の 代表点は 4 チャンネルを 1 つのグループとして扱うため, グループごとのヒット数を下の図の ように定義する.

表 7.3 : Address Specifier から入力アト	ドレスを出力す	る際の優先順位
----------------------------------	---------	---------

Priority	ヒットを残した層の数				
	M1	M2	M3	TGC BW	
0	2	2	2	6	
1	2	1	2	5	
2	1	2	2	5	
3	2	2	1	5	
4	1	1	2	4	
5	2	1	1	4	
6	1	2	1	4	



図 7.14: Address Specifier の概念図. ① M1, M2, M3 Buffer に保存した代表点ごとのヒット数から 表 7.3 に示した中で最も高い優先順位に合わせて, 各 Buffer で使用する Read pointer を 2 hit Read pointer または 1 hit Read pointer に切り替える. ② M1, M2 Buffer の Read pointer を 固定し, M3 Buffer の Read pointer をクロック毎に進める. ③ 各 Buffer の Read pointer は 保存されている最後の代表点に到達した後, M3 Buffer (M2 Buffer) は M2 Buffer (M1Buffer) に M3 empty (M2 empty) 信号を送り, M2 Buffer (M1 Buffer) の Read pointer を 1 つ進め る. M1 Buffer の場合は M2 Buffer と M3 Buffer に次の優先順位の Priority 信号を送る. 3 つの Buffer は Priority 信号に合わせて, 2 hit Read pointer と 1 hit Read pointer を切り替 える.



図 7.15: Track Selector のファームウェアの概要. 1 つの Candidate Selector は入力された 2 つのパ ターンを比較し、マッチしたレイヤー数が多いものを次段に送る. 3 つの Candidate Selector を通過したパターンは Candidate Selector を用いて Register というモジュールに保持され ているパターンと比較される. ここで優先順位が高いパターンは Register に保存するため、 UltraRAM から全てのパターンが送られてくるまで Register は常に優先順位が高いパターン を保持し続ける.

Track Selector

UltraRAM から出力される 72 bit のデータは 4 つの 18 bit パターンによって構成されている. さら に、UltraRAM からは 1 クロックで 2 つのデータが出力されるため、Track Selector には 18 bit のパ ターンとヒット数のセットが 8 個入力される. Track Selector では、8 つのパターンからマッチしたレイ ヤー数が多いものを優先して 1 つの候補に絞り込む. 図 7.15 に Track Selector のファームウェアの概 要を示す.

以下に Track Selector がパターンを出力するまでの一連の手順を示す.

- Track Selector では Candidate Selector を用いて UltraRAM から受け取った 8 つのパターンを 1 つに絞り込む. Candidate Selector は入力された 2 つのパターンのヒット数を比較して、マッチ したレイヤー数が多いものを 1 クロックで選ぶモジュールである. UltraRAM から受け取った 8 つのパターンを Candidate Selector を用いて 2 つずつ比較していくことで、3 クロックで 1 つの パターンに絞り込む.
- 2) 1) で選ばれたパターンは Candidate Selector を用いて Register というモジュールに保持されてい るパターンと比較される.ここで優先順位が高いパターンは Register に保存するため, UltraRAM から全てのパターンが送られてくるまで Register は常に優先順位が高いパターンを保持し続ける.
- 3) Address Specifier は, 全ての代表点の組み合わせを UltraRAM に出力した後に, リセット信号を 出力する. Track Selector は 2 つの Address Specifier からリセット信号を受け取ると, Register

第7章 Sector Logic に実装するトリガー用ファームウェアの開発

に保存されているパターンを出力する. ただし, Address Specifier から最後の代表点の組み合わせ に対応するパターンが Register に到達するまでにかかるクロック数を考慮しなければならない. UtraRAM の出力に 1 クロック, Candidate Selector を用いたパターンの絞り込みに 4 クロック 必要とする. そのため, 2 つの Address Specifier からリセット信号を受け取ってから 5 クロック 後に Register に保存されているパターンを出力する.

7.3 パターンマッチングに必要なメモリ量の見積もり

ワイヤーとストリップのパターンマッチングでは, TGC BW の 3 つのステーションでの代表点の組 み合わせに対応した飛跡の位置, 角度情報をパターンリストとして保存するため, UltraRAM と呼ばれ る大容量メモリを使用する. パターンマッチングに必要なメモリ量は非常に大きいため, 大容量メモリで ある UltraRAM を使用する. $\Delta \theta : \Delta \phi$ コインシデンスを行う Coincidence Window には Block RAM を用いる. ここでは, ワイヤーとストリップのパターンマッチングに必要な UltraRAM のメモリ量およ び Coincidence Window に必要な Block RAM のメモリ量の見積もりの結果を示す.

7.3.1 ワイヤー

4.2.1 節で説明したように、1 つの wire block に必要なパターンは 1 つの UltraRAM に収まる. エンドキ ャップ領域のトリガーセクターの wire block 数は 148 個, フォワード領域のトリガーセクターの wire block 数は 62 個のため、1 つの SL あたりに必要な UltraRAM のメモリ量は (2×148+62)×295 Kb ~ 105.6 Mb である. これは XCVU9P の UltraRAM のリソース量 (270 Mb) の 39% に収まる.

7.3.2 ストリップ

4.2.2 節で説明したように、1 つの UltraRAM には 2 つの strip block を保存する. エンドキャップ領 域のトリガーセクターの strip block 数は 20 個, フォワード領域のトリガーセクターの strip block 数は 4 個のため、1 つの SL あたりに必要な UltraRAM のメモリ量は $(2 \times 20 + 4) \times 295$ Kb ~ 13.0 Mb で ある. これは XCVU9P の UltraRAM のリソース量 (270 Mb) の 5% に収まる.

7.3.3 Coincidence Window

4.2.4 節で述べたように、トリガーロジックの開発では使用したシミュレーションサンプルの統計量が 少ないことから $\Delta\theta$ を 6 bit, $\Delta\phi$ を 4 bit で表現し、CW を作成した. パターンマッチングでは $\Delta\theta$ を 最大 7 bit で表現できるため、この場合に必要なメモリ量の見積もりを行った. 1 つの block での LUT への入出力は、飛跡の $\Delta\theta$ を表す 7 bit, $\Delta\phi$ を表す 4 bit の合計 11 bit の入力と 4 bit の $p_{\rm T}$ 出力で ある. Block RAM の出力を 4 bit にした場合の入力アドレスは 13 bit となるため、4 つの block の Coincidence Window を 1 つの Block RAM に入れることができる. エンドキャップ領域のトリガーセ 第7章 Sector Logic に実装するトリガー用ファームウェアの開発

クターには 592 個の block があるため, 592/4 = 148 個の Block RAM が必要となる. フォワード領域 のトリガーセクターでは, 248/4 = 62 個の Block RAM が必要となる. 1 つの SL が担当する領域はエ ンドキャップ領域で 2 つのトリガーセクター, フォワード領域で 1 つのトリガーセクターである. した がって, CW に必要なメモリ量は 36 × (148 × 2 + 62) = 12.8 Mb となり, XCVU9P の Block RAM の リソース量 (75.9 Mb) の 17% に収まる.

7.4 シミュレーションによる動作試験

開発したストリップパターンマッチングファームウェアの動作確認のため,回路シミュレーションを 行った. Xilinx 社が提供する統合開発環境 Vivado^[44]を用いて TGC のヒット情報をファームウェアに 送り, TGC のヒット情報の組み合わせに対応するパターンが正しく出力されるか確認をした. Vivado に は回路の動作検証用のシミュレータやタイミング, 消費電力, 動作温度などの解析機能が用意されている. 以下では 7.1 節で示した各モジュールの動作確認結果について述べる.

7.4.1 TGC Hit Processor

図 7.16 に入力とした TGC のヒット情報の組み合わせと TGC Hit Processor の機能から予想される出 力の概念図を示す. TGC の各ステーションでコインシデンスを取ることで, 代表点ごとのヒット数を後 段に送る. ただし, TGC Hit Processor ではパターンマッチングの試行回数を減らすために Declustering アルゴリズムを使用するため, 隣り合う代表点のうち少なくとも一方のヒット数が多い場合は後段に送 らない.

図 7.17 にシミュレーションで得た TGC Hit Processor からの M1 代表点の出力結果を示す. 残りの M2, M3 の代表点の出力結果は, 付録 B.1 に示しておく. シミュレーションの結果から図 7.16 に対応す る組み合わせが出力されているため, TGC Hit Processor が正しく動作していることがわかる.

7.4.2 Address Specifier

TGC の各ステーションの代表点ごとのヒット数は Address Specifier に送られる. 今回シミュレー ションで入力した TGC のヒットは 2 つの Address Specifier が扱う領域にまたがっている. 以下では, 2 つの Address Specifier を「Address Specifier 0」と「Address Specifier 1」のように区別する. 2 つ の Address Specifier が扱う TGC のヒットと各代表点の ID を図 7.18 に示す. ここで M1 は 4 チャン ネルをまとめて 1 つのグループとして扱い, M1 global ID を用いて識別する. グループの中での位置は M1 local ID を用いて識別する.

Address Specifier では,表 7.3 に示したようにヒット数が多い代表点の組み合わせから優先的に UltraRAM への入力アドレスを出力する.後段の Track Selector ではヒット数の多い組み合わせに対応し たパターンを出力するため, M1 local ID ごとのヒット数も出力する. Address Specifier 0 が正しく動作 する場合には,表 7.4 に示す順序で入力アドレスとヒット数を出力する.



図 7.16: TGC のヒット情報の入力の組み合わせと TGC Hit Processor の機能から予想される出力の 概念図. ワイヤーのチャンネルが重複している部分を代表点として出力している. ただし, 隣 り合う代表点のうち少なくとも一方のヒット数が多い場合は後段に送らない.



図 7.17: TGC Hit Processor の回路シミュレーション. 上側は TGC の各層におけるチャンネルごとの ヒットを表すビット列で,1 の場合にはヒットがあることを示している. 下側は M1 の代表点 ごとのヒット数を示しており,図 7.16 に対応する組み合わせが出力されている.



図 7.18:2 つの Address Specifier が扱う TGC のヒットと各代表点の ID の図.

図 7.19 に, シミュレーションで得た Address Specifier 0 の入力アドレスとヒット数の出力結果を示 す. Address Specifier 1 のシミュレーション結果は, 付録 B.2 に示しておく. シミュレーションの結果で 表 7.4 に示した候補 ID ①-⑧ に対応する UltraRAM への入力アドレスが優先順位が高い順に出力され ている.

7.4.3 UltraRAM

UltraRAM は 2 つの Address Specifier から入力アドレスを受け取り, 対応するパターンを出力する. 今回シミュレーションで入力したヒットの組み合わせでは, 図 7.20 に示すような 5 本の飛跡が再構成で きる. シミュレーションでレイヤー数が多いものを優先してパターンを絞ることができているか確認した いため, 飛跡の角度の大きさに対応する値として表 7.5 に示す適当な値をパターン出力に保存しておく.

図 7.21 に, シミュレーションで得た UltraRAM の出力結果を示す. 保存した 5 本の全てのパターン が出力されていることから UltraRAM が正しく動作していることがわかる.

7.4.4 Track Selector

Track Selector は UltraRAM から 18 bit のパターンを 1 クロックで 8 つ受け取り, マッチしたレイ ヤー数が多いものを優先してパターンを 1 つに絞り込む. 今回シミュレーションで入力したヒットの組 表 7.4: 例として図 7.18 の Address Specifier 0 が正しく動作する場合に予想される出力. 上から,表 7.3 に示した順番に沿って, 優先順位が高い飛跡の候補を示している. UltraRAM へ送る入力アド レスは M1 global ID, M2 ID, M3 ID を組み合わせることで表現する. UltraRAM から出力さ れる 72 bit のデータには 4 つのパターンが保存されているため, M1 local ID ごとのヒット数 を後段に送り, Track Selector で 1 つに絞り込む.

属生順台	候補 ID	入力アドレス			(其 ID) 入力アドレス ヒ		ヒッ	ット数			
逻几顺位	近順位 候補 ID M1 global ID M2 ID M3 ID		M1 local ID	0	1	2	3				
高い	1	4	11	5		5	5	0	0		
	2	4	11	6		5	5	0	0		
	3	4	12	5		5	5	0	0		
	4	4	12	6		5	5	0	0		
	5	4	7	5		4	4	0	0		
	6	4	7	6		4	4	0	0		
	7	4	8	5		4	4	0	0		
低い	8	4	8	6		4	4	0	0		



図 7.19: Address Specifier 0 の回路シミュレーション. 表 7.4 に示す優先順位で候補 ID ①-⑧ に対応 する UltraRAM への入力アドレスとヒット数を出力する. 上側の M1, M2, M3 の数字はそれ ぞれ表 7.4 の M1 global ID, M2 ID, M3 ID に対応する.



図 7.20: シミュレーションで入力したヒットの組み合わせから再構成される飛跡. 図中の数字は,表 7.5 の飛跡 ID に対応している.

表 7.5 : 今回のテストで使用した UltraRAM に保存する飛跡の角度情報. 飛跡の角度の大きさに対応す る適当な値を UltraRAM に保存している.

		入力ア	レット粉	UltraRAM に		
	M1 global ID	M2 ID	M3 ID	M1 local ID		保存する値
1	4	8	5	0	4	2
2	2	4	1	1	6	15
3	2	3	1	0	6	24
4	2	4	2	1	6	31
5	2	4	2	0	6	32



図 7.21: UltraRAM の回路シミュレーション. 表 7.5 に示した 5 本の飛跡に対応したパターンが出力 されていることが分かる.

み合わせでは,表 7.5 に示した飛跡が再構成され, Track Selector が正しく動作している場合には飛跡 ID が ② の候補 (ヒットレイヤー数が多く, $\Delta \phi$ が小さい ($p_{\rm T}$ が大きい) もの) が選ばれる.

図 7.22 に, シミュレーションで得た Track Selector の出力結果を示す. シミュレーションの結果で正 しく飛跡 ID が ② の候補が選ばれている.



図 7.22: Track Selector の回路シミュレーション. UltraRAM から 8 つの 18 bit パターンとヒット数 を受け取り, マッチしたレイヤー数が多いものを優先する方法にしたがいパターンを1 つに絞 り込む. 2 つの Address Specifier からリセット信号を受け取ると, Track Selector から 1 つの パターンとヒット数が出力される. 正しく表 7.4 での $\Delta \phi$ の小さい ID ② の候補が選ばれてい ることが分かる.

第8章 結論と今後の展望

2027 年から開始予定の高輝度 LHC では, ルミノシティをこれまでの約 3 倍の 7.5×10³⁴ cm⁻²s⁻¹ に 増強する予定である. ATLAS 実験では, 高いルミノシティ環境に対応するため, ミューオントリガーの 大幅なアップグレードが必要となる.本研究では, TGC BW を用いて飛跡再構成を行うためのパター ンマッチングアルゴリズムを開発した. さらに, TGC BW で再構成された飛跡と磁場内部の複数の検 出器を用いてトリガー判定を行うロジックを開発した. シミュレーションとデータを用いた評価により, 開発したトリガーロジックが閾値以上の $p_{\rm T}$ を持つミューオンに対して 94% (現行システムのままでは 87%) と高い検出効率を持ちつつ, 閾値以下の $p_{\rm T}$ を持つミューオンと背景事象を大きく削減することで 20 kHz (現行システムのままでは約 60 kHz) というトリガーレートを達成できることを示した.

現行のトリガーシステムでは TGC の M2, M3 は $|\eta| < 2.4$ までしかカバーしておらず, TGC FI は カバーしていない. そのため, これまで最前方領域 (2.4 < $|\eta| < 2.6$) ではミューオンのトリガー判定は 行われていなかった. 本研究では, TGC の M1 で測定した位置と NSW で再構成した飛跡の位置を用い てトリガー判定を行うロジックの開発を行い, シミュレーションとデータを用いて検出効率とトリガー レートを評価した. 閾値以上の $p_{\rm T}$ を持つミューオンに対して 84% の検出効率を達成できることを示し た. TGC BW の M1 ステーションと NSW のみを使用したトリガーロジックのため, ノイズやアクシ デンタルなヒットにより 1.05 < $|\eta| < 2.4$ の領域と比較して $p_{\rm T}$ 閾値 20 GeV におけるトリガーレート が 83 kHz と高い. 初段ミューオントリガーでは精密測定用の MDT の情報を使用し, より高い $p_{\rm T}$ 分解 能でミューオン候補の判定を行うことでレートを削減する. そのため, MDT を用いることで最前方領域 におけるトリガーレートをどの程度削減できるかを評価することが今後の研究課題である.

TGC BW を用いたパターンマッチングアルゴリズムと磁場内部の複数の検出器を用いてトリガー判 定を行うロジックは、Sector Logic ボードに搭載した FPGA に実装する必要がある. そこで本研究で は、開発したパターンマッチングアルゴリズムをハードウェアへ実装するためのファームウェアを作成 した.また、トリガーロジックを実装するために必要なメモリ量の見積もりも行った.シミュレーショ ンによる動作検証の結果から、作成したファームウェアが正しく動作していることを確認した. Sector Logic ボードに採用する予定の FPGA には Block RAM, UltraRAM と呼ばれる 2 種類のメモリが搭載 されている.パターンマッチングアルゴリズムをハードウェアに実装するために必要なメモリ量の見積 もりから、使用するリソース量は UltraRAM の 44%、Block RAM の 17% に収まることを示した.今後 は XCVU9P が搭載されている評価ボードに作成したファームウェアを実装し、実際の入出力を用いて パターンマッチングアルゴリズムの性能を評価することが必要である.

本研究により, ミューオントリガーの性能が高輝度 LHC においても高く保たれ, 物理感度が改善され ることを示した.

謝辞

本研究を遂行し修士論文をまとめるに当たり,様々な方々にお世話になりました.

まず,日々の研究への指導や本論文を執筆するに当たり私の拙い日本語を最後まで修正してくださった隅田土詞助教に深く感謝しております.

Phase-2 アップグレードチームの皆様にも大変お世話になりました. Phase-2 ミーティングにおいて 様々な意見や質問を投げかけてくださったことで本研究を最後まで進めることができました.

赤塚俊一氏には、Sector Logic のファームウェアについて詳しく教えていただき感謝しております. ファームウェアデザインの経験が少ない中で基本的なことから丁寧に教えていただいたことで、パター ンマッチングアルゴリズムの実装を最後まで進めることができました。野口陽平氏には、ソフトウェアや トリガーロジックについてアドバイスをいただき感謝しております。特にソフトウェアはあまり得意な 分野ではなかったため、ATLAS のソフトウェアに関する質問に対して簡潔に答えていただいたことで、 特につまずくことなくソフトウェアの研究を進めることができました。岡崎佑太氏には、ファームウェア のデザインからトリガーロジックまで幅広く教えていただき感謝しております。また、CERN に滞在し た際には家に居候させていただき、生活面においても大変お世話になりました。國吉宏一郎氏には、同じ ミューオントリガーロジックの開発を行っていく中で様々なアイデアをいただき感謝しております。

高エネルギー物理学研究室の皆様には,修士の2年間でお世話になりました.特に同期の阿部倫史氏, 池満拓司氏,小田川高大氏,栗林宗一郎氏,田島正規氏,羽田野真友喜氏には感謝しております.本論文を 気が滅入ることなく書き上げることができたのは,最後まで皆様と切磋琢磨して書き進めたからだと思 います.

CERN Summer Student Program で CERN に 2 ヶ月間滞在した際には, 同じ Summer Student と してプログラムに参加した江角悠氏, 大杉真優氏, 釜野楓氏に大変お世話になりました. おかげさまで人 生の中で最も充実した 2 ヶ月間を過ごすことができました.

最後に,自分の思う道を進むことに対し,常に暖かく見守り支援してくださった両親に深く感謝します.

参考文献

- [1] LHC Higgs Cross Section Working Group. https://twiki.cern.ch/twiki/bin/view/ LHCPhysics/LHCHXSWG
- [2] Particle Data Group, Status of Higgs boson physics, 2019 http://pdg.lbl.gov/2019/reviews/ rpp2018-rev-higgs-boson.pdf
- [3] ATLAS collaboration, Combined measurements of Higgs boson production and decay using up to 80 fb^{-1} of proton-proton collision data at $\sqrt{s} = 13$ TeV collected with the ATLAS experiment, 6 September 2019 https://arxiv.org/abs/1909.02845
- [4] ATLAS collaboration, Projections for measurements of Higgs boson signal strengths and coupling parameters with the ATLAS detector at a HL-LHC, ATL-PHYS-PUB-2014-016. https://cds. cern.ch/record/1956710
- [5] Stephen P. Martin, A Supersymmetry Primer, 16 September 1997 https://arxiv.org/abs/ hep-ph/9709356
- [6] ATLAS Collaboration, SUSY October 2019 Summary Plot Update, 29 October 2019 http:// cdsweb.cern.ch/record/2697155
- [7] ATLAS collaboration, Prospects for searches for staus, charginos and neutralinos at the high luminosity LHC with the ATLAS Detector, 16 December 2018 http://cdsweb.cern.ch/record/ 2651927
- [8] ATLAS Collaboration, Technical Design Report for the Phase-II Upgrade of the ATLAS TDAQ system, CERN-LHCC-2017-020. https://cds.cern.ch/record/2285584
- [9] The ATLAS Collaboration, Letter of Intent for the Phase-2 Upgrade of the ATLAS Experiment, 23 January 2013 https://cds.cern.ch/record/1502664
- [10] CERN's Accelerator Complex, 28 October 2013 https://cds.cern.ch/record/1621583
- [11] ATLAS Collaboration, The ATLAS Experiment at the CERN Large Hadron Collider, JINST 3 (2008) S08003.
- [12] ATLAS Magnetic Field http://atlas.web.cern.ch/Atlas/GROUPS/MUON/magfield/

- [13] Karolos Potamianos, on behalf of the ATLAS Collaboration, The upgraded Pixel detector and the commissioning of the Inner Detector tracking of the ATLAS experiment for Run-2 at the Large Hadron Collider, 28 Aug 2016 https://arxiv.org/abs/1608.07850
- [14] ATLAS Collaboration, ATLAS Insertable B-Layer Technical Design Report, CERN-LHCC-2010-013. https://cds.cern.ch/record/1291633
- [15] ATLAS Collaboration, Technical Design Report for the Phase-II Upgrade of the ATLAS Muon Spectrometer, CERN-LHCC-2017-017. https://cds.cern.ch/record/2285580
- [16] ATLAS Collaboration, Performance of the ATLAS Trigger System in 2015, arXiv:1611.09661, 2017 https://arxiv.org/pdf/1611.09661.pdf
- [17] ATLAS Collaboration, 2015 start-up trigger menu and initial performance assessment of the ATLAS trigger using Run-2 data, March, 2016 https://cds.cern.ch/record/2136007
- [18] Konstantinos A. Ntekas, Performance characterization of the Micromegas detector for the New Small Wheel upgrade and Development and improvement of the Muon Spectrometer Detector Control System in the ATLAS experiment, CERN-THESIS-2016-019, 2016
- [19] Kawamoto Tatsuo et.al, New Small Wheel Technical Design Report, CERN-LHCC-2013-006. https://cds.cern.ch/record/1552862
- [20] Y. Kataoka, S. Leontsinis, K. Ntekas, Performance Studies of a Micromegas Chamber in the ATLAS Environment, 20 January 2014 https://arxiv.org/abs/1310.8603
- [21] ATLAS Collaboration, The ATLAS BIS78 Project, ATL-MUON-INT-2016-002, 2016 https: //cds.cern.ch/record/2161109
- [22] 岡崎佑太, LHC-ATLAS 実験 Run-3 に向けたミューオントリガーの改良とハードウェアへの実装, 修士論文, 2018 https://www-he.scphys.kyoto-u.ac.jp/theses/master/okazaki_mt.pdf
- [23] Crab cavities: colliding protons head-on https://home.cern/news/news/accelerators/ crab-cavities-colliding-protons-head
- [24] Apollinari G. et.al, High-Luminosity Large Hadron Collider (HL-LHC) : Technical Design Report
 V. 0.1, CERN-2017-007-M, 4 April 2017 https://cds.cern.ch/record/2284929
- [25] Gorzawski, Arkadiusz Andrzej, Luminosity control and beam orbit stability with beta star leveling at LHC and HL-LHC, 30 November 2016 https://cds.cern.ch/record/2238309
- [26] Benedikt, Michael et.al, Optimizing integrated luminosity of future hadron colliders, 09 December 2015 https://cds.cern.ch/record/2112115

- [27] ATLAS Collaboration, Technical Design Report for the ATLAS Inner Tracker Strip Detector, CERN-LHCC-2017-005. ATLAS-TDR-025 https://cds.cern.ch/record/2257755
- [28] ATLAS Collaboration, Technical Design Report for the ATLAS Inner Tracker Pixel Detector, CERN-LHCC-2017-021. https://cds.cern.ch/record/2285585
- [29] The ATLAS Collaboration, ATLAS Liquid Argon Calorimeter Phase-I Upgrade Technical Design Report, 20 September 2013 https://cds.cern.ch/record/1602230
- [30] J Anderson. et.al, FELIX: a High-Throughput Network Approach for Interfacing to Front End Electronics for ATLAS Upgrades, 2015 https://iopscience.iop.org/article/10.1088/ 1742-6596/664/8/082050/pdf
- [31] ATLAS Collaboration, ATLAS level-1 trigger : Technical Design Report, CERN-LHCC-98-014. https://cds.cern.ch/record/381429
- [32] 赤塚駿一, LHC-ATLAS 実験 Run-3 に向けたミューオントリガーの改良, 修士論文, 2017 https: //www-he.scphys.kyoto-u.ac.jp/theses/master/akatsuka_mt.pdf
- [33] 田代拓也, ATLAS 実験における新しいミューオントリガー回路の開発と実装, 修士論文, 2013 https://www-he.scphys.kyoto-u.ac.jp/theses/master/tashiro_mt.pdf
- [34] 木戸将吾, ATLAS 実験 Run2 におけるレベル 1 ミューオントリガーの性能評価及び最適化の研究, 修士論文, 2016 http://ppwww.phys.sci.kobe-u.ac.jp/seminar/pdf/Kido_thesis.pdf
- [35] 小野木宏太、LHC アップグレードに向けた ATLAS 実験のミューオントリガー開発,修士論 文, 2015 http://www.hepl.phys.nagoya-u.ac.jp/~kouta.nagoya/general_reports/master_ thesis/master_thesis_kouta.pdf
- [36] L1 Muon Trigger Public Results https://twiki.cern.ch/twiki/bin/view/AtlasPublic/ L1MuonTriggerPublicResults
- [37] XILINX, 7 Series FPGAs GTX/GTH Transceivers User Guide, 2016 https://www.xilinx.com/ support/documentation/user_guides/ug476_7Series_Transceivers.pdf
- [38] ATLAS Collaboration, Technical Design Report for the Phase-I Upgrade of the ATLAS TDAQSystem, ATLAS-TDR-023, 2013 https://cds.cern.ch/record/1602235
- [39] 川口智美, 高輝度 LHC-ATLAS 実験に向けたパターンマッチングを用いた TGC 飛跡トリガーの 開発, 修士論文, 2018
- [40] ATLAS Collaboration, ATLAS Muon Chamber Construction Parameters for CSC, MDT, and RPC chambers, 15 April 2008 http://cds.cern.ch/record/1099400

参考文献

- [41] XILINX, UltraScale Architecture and Product Data Sheet: Overview, 2019 https://japan. xilinx.com/support/documentation/data_sheets/ds890-ultrascale-overview.pdf
- [42] XILINX, UltraScale Architecture Memory Resources, 2019 https://www.xilinx.com/support/ documentation/user_guides/ug573-ultrascale-memory-resources.pdf
- [43] XILINX, Virtex UltraScale FPGAs Data Sheet, 2019 https://japan.xilinx.com/support/ documentation/data_sheets/ds893-virtex-ultrascale-data-sheet.pdf
- [44] XILINX, Vivado Design Suite, 2019 https://japan.xilinx.com/products/design-tools/ vivado.html

付 録 A 高輝度 LHC のためのミューオントリガー ロジックの性能評価

A.1 TGC 飛跡の角度分解能

本文中では省略した詳細のプロットを載せる.



図 A.1: pT が 80,5 GeV のミューオンが通過した場合に得られる飛跡の角度測定分解能. 左が電荷別, 右が層数別の角度分解能を示している. 左の分布より,電荷が異なる場合も角度分解能の差は ほぼ変わらないことが分かる. 右の分布より,マッチした層数が多いほど角度分解能が良いこ とが分かる.



A.2 電荷識別を用いたトリガーロジック

図 A.2: TGC BW の $|\eta| = 1.05$ 付近で p_T 閾値 15 GeV のトリガーが発行された場合に, ミューオン が TGC EI にヒットを残す確率の分布. TGC EI にヒットを残す確率が 98% 以上になる領域 を, TGC EI とコインシデンスをとる領域として定義した. 赤い点線 (T11-standard) と青い点 線 (T11-special) よりも右に位置する wire block で TGC EI とコインシデンスをとる.



図 A.3: TGC BW の $|\eta| = 1.3$ 付近で p_T 閾値 15 GeV のトリガーが発行された場合に, ミューオンが TGC EI にヒットを残す確率の分布. TGC EI にヒットを残す確率が 98% 以上になる領域を, TGC EI とコインシデンスをとる領域として定義した. 赤い点線 (T11-standard) と青い点線 (T11-special) よりも右に位置する wire block で TGC EI とコインシデンスをとる.



図 A.4: TGC BW の $|\eta| = 1.05$ 付近で p_T 閾値 10 GeV のトリガーが発行された場合に, ミューオン が TGC EI にヒットを残す確率の分布. TGC EI にヒットを残す確率が 98% 以上になる領域 を, TGC EI とコインシデンスをとる領域として定義した. 赤い点線 (T11-standard) と青い点 線 (T11-special) よりも右に位置する wire block で TGC EI とコインシデンスをとる.



図 A.5: TGC BW の $|\eta| = 1.3$ 付近で p_T 閾値 10 GeV のトリガーが発行された場合に、ミューオンが TGC EI にヒットを残す確率の分布. TGC EI にヒットを残す確率が 98% 以上になる領域を、 TGC EI とコインシデンスをとる領域として定義した. 赤い点線 (T11-standard) と青い点線 (T11-special) よりも右に位置する wire block で TGC EI とコインシデンスをとる.



図 A.6: TGC BW の $|\eta| = 1.05$ 付近で p_T 閾値 5 GeV のトリガーが発行された場合に, ミューオンが TGC EI にヒットを残す確率の分布. TGC EI にヒットを残す確率が 98% 以上になる領域を, TGC EI とコインシデンスをとる領域として定義した. 赤い点線 (T11-standard) と青い点線 (T11-special) よりも右に位置する wire block で TGC EI とコインシデンスをとる.



図 A.7: TGC BW の $|\eta| = 1.3$ 付近で p_T 閾値 5 GeV のトリガーが発行された場合に, ミューオンが TGC EI にヒットを残す確率の分布. TGC EI にヒットを残す確率が 98% 以上になる領域を, TGC EI とコインシデンスをとる領域として定義した. 赤い点線 (T11-standard) と青い点線 (T11-special) よりも右に位置する wire block で TGC EI とコインシデンスをとる.



図 A.8:上から *p*_T 閾値 15, 10, 5 GeV における (左) ミューオンの検出効率と (右) 電荷情報を用いた トリガーロジックを用いる場合と用いない場合の検出効率の比.
A.3 実データを用いたトリガーレートの評価



図 A.9: $1.05 < |\eta| < 2.4$ における p_T 閾値 15, 10, 5 GeV でのルミノシティとトリガーレートの関係. η の領域ごとにトリガーアルゴリズムは異なるため, 領域ごとにトリガーレートを示している. 高輝度 LHC で予定されているルミノシティ (7.5 ×10³⁴ cm⁻²s⁻¹) は黒い点線で示されている.



図 A.10: 2.4 < |η| < 2.6 における p_T 閾値 15, 10, 5 GeV でのルミノシティとトリガーレートの関係. 高輝度 LHC で予定されているルミノシティ (7.5 ×10³⁴ cm⁻²s⁻¹) は黒い点線で示されてい る.

付 録 B パターンマッチングファームウェアのシ ミュレーション結果

B.1 TGC Hit Processor



図 B.1: TGC Hit Processor の回路シミュレーション. 上側は TGC の各層におけるチャンネルごとの ヒットを表すビット列で,1の場合にはヒットがあることを示している. 下側は M2 の代表点ご とのヒット数を示しており,図 7.16 に対応する組み合わせが出力されている.



図 B.2: TGC Hit Processor の回路シミュレーション. 上側は TGC の各層におけるチャンネルごとの ヒットを表すビット列で,1の場合にはヒットがあることを示している. 下側は M3 の代表点ご とのヒット数を示しており,図 7.16 に対応する組み合わせが出力されている.

B.2 Address Specifier

表 B.1: Address Specifier 1 が正しく動作する場合に予想される出力.上から,表 7.3 に示した順番に 沿って,優先順位が高い飛跡の候補を示している. UltraRAM へ送る入力アドレスは M1 global ID, M2 ID, M3 ID を組み合わせることで表現する. UltraRAM から出力される 72 bit のデー タには 4 つのパターンが保存されているため, M1 local ID ごとのヒット数を後段に送り, Track Selector で 1 つに絞り込む.

優先順位	候補 ID	入力アドレス			ヒット数				
		M1 global ID	M2 ID	M3 ID	M1 local ID	0	1	2	3
高い	1	2	3	1		6	6	0	0
	2	2	3	2		6	6	0	0
	3	2	4	1		6	6	0	0
	4	2	4	2		6	6	0	0
	5	2	0	1		5	5	0	0
低い	6	2	0	2		5	5	0	0



図 B.3: Address Specifier 1 の回路シミュレーション. 表 B.1 に示す優先順位で候補 ID ①-⑥ に対応 する UltraRAM への入力アドレスとヒット数を出力する. 上側の M1, M2, M3 の数字はそれ ぞれ表 B.1 の M1 global ID, M2 ID, M3 ID に対応する.